

SKRIPSI

PERANCANGAN DAN PEMBUATAN DETEKTOR SALAH LETAK GAGANG TELEPON YANG MEMPUYAI FASILITAS MEMO BERBASIS MIKROKONTROLER ATMEGA 8535



Disusun Oleh :

LALU RIYADUSSOLIHIN

NIM : 02.17.093

**MILIK
PERPUSTAKAAN
ITN MALANG**

**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

SEPTEMBER 2007

SECRET

1. The following information is being furnished to you for your information and use only. It is not to be distributed outside your organization.

2. This information is being furnished to you for your information and use only. It is not to be distributed outside your organization.

SECRET

3. The following information is being furnished to you for your information and use only. It is not to be distributed outside your organization.

SECRET

LEMBAR PERSETUJUAN

PERANCANGAN DAN PEMBUATAN DETEKTOR SALAH LETAK GAGANG TELEPON YANG MEMPUNYAI FASILITAS MEMO BERBASIS MIKROKONTROLER ATMEGA 8535

SKRIPSI

*Diajukan Sebagai Salah Satu Syarat Untuk Memperoleh Gelar Sarjana Teknik
Pada Jurusan Teknik Elektro Strata Satu (S-1) Konsentrasi Elektronika*


Disusun oleh :

LALU RIYADUSSOLIHIN

NIM : 02.17.093

Diperiksa dan Disetujui

Dosen Pembimbing I


Ir. Purwanto, MS
NIP. P. 131574847

Dosen Pembimbing II


M. Ashar, ST.MT
NIP.1030500408

Mengetahui

Ketua Jurusan Teknik Elektro S-1




Ir. F. Yudi Limpraptono, MT
NIP.Y. 1039500274



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
Jl. Karanglo KM. 2 Malang

BERITA ACARA UJIAN SKRIPSI FAKULTAS TEKNOLOGI INDUSTRI

Nama : Lalu Riyadussolihin
NIM : 02.17.093
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Masa Bimbingan : 10 Maret 2007 s/d 10 September 2007
Judul Skripsi : "Perancangan Dan Pembuatan Detektor Salah Letak Gagang Telepon Yang Mempunyai Fasilitas Memo Berbasis Mikrokontroler ATmega8535"

Dipertahankan di hadapan Tim Penguji Skripsi Jenjang Strata Satu (S-1) pada :

Hari : Selasa
Tanggal : 4 September 2007
Nilai : 79,965 (B+)



PANITIA UJIAN SKRIPSI

KETUA

(Ir. Mochtar Asroni, MSME)
NIP.Y. 1018100036

SEKRETARIS

(Ir. F. Yudi Limpraptono, MT)
NIP.Y. 1039500274

ANGGOTA PENGUJI

PENGUJI I

(Ir. Teguh Herbasuki, MT.)
NIP.Y. 1038900209

PENGUJI II

(Ir. Eko Nurcahyo)
NIP.Y. 1028700172

LEMBAR PERSEMBAHAN

Syukur Alhamdulillah aku panjatkan kepada Allah SWT Zat pengenggami jiwa dan ragaku. Tadikan aku hambaMu yang selau mencintaiMu dan aku harapkan ridho dan rahmat Mu selalu.

Keluargaku Ayahku Lalu Melayn Haradi dan Ibuku Baiq Muflihun tercinta terimakasih atas kasih sayang dan cintamu selama ini kepadaku. Kakak dan adik adikku Kung, Ley, Ema, dan Iyan yang selalu memberikan support dan do'a selama ini, trimakasih ya. Buat Ema n Iyan 'Pada Pacuan Belajar Ndek'. Trims juga buat semua keluargaku yang di Lombok yang selalu mendo akan.

Teman teman elka3 yang lulus Dika, Atik, Ipul sukses slalu juga temen2 yang laen cepetan lulus aja. Spesial buat Bayu makasih banget udah banyak membantu.

Spesial buat "Geng Poros Tengah" Smunsa-ku yang sampe skarang persahabatanya tak pernah putus, Dian, Ranu, Fery, Erfan, Arif smoga nyambung terus slamanya. Tuk Ranu dan Arif jangan males n maen PS aja cepetan lulus yach. Dan semua teman kos kontrakan Lombok dan smua keluarga yang di Malang yang gak bisa disebutin namanya disini sukses aja lah. Dan juga special yang di Mataram met kuliah aja ya...

L Riyadhus

**KONSENTRASI ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2007**

**Perancangan Dan Pembuatan Detektor Salah Letak Gagang
Telepon Yang Mempunyai Fasilitas Memo Berbasis
Mikrokontroler ATmega8535**

Lalu Riyadussolihin
Institut Teknologi Nasional Malang
Jurusan Teknik Elektro S-1, Konsentrasi Teknik Elektronika
Pembimbing : Ir. Purwanto, MS
M.Ashar, ST. MT

ABSTRAKSI

Kata Kunci : *Telepon Kabel, Memo, Mikrokontroler ATmega8535*

Berbagai macam teknologi komunikasi diciptakan untuk memberikan kemudahan dan akses bagi manusia dalam interaksinya dengan sesama. Telepon kabel merupakan salah satu pelopor teknologi komunikasi yang sangat populer dikalangan masyarakat. Akan tetapi terkadang terjadi kesalahan saat meletakkan gagang telepon yang menyebabkan sentral telepon memutuskan hubungan dengan telepon kita bila letaknya tidak diperbaiki pada waktu tertentu. Hal ini menyebabkan telepon kita tidak bisa berfungsi dengan normal. Alat ini dirancang untuk mengantisipasi hal tersebut sehingga sentral telepon tidak melakukan pemutusan dan kita bisa menerima dan melakukan panggilan. Alat ini juga dirancang untuk bisa menyimpan memo dan mengaktifkannya pada waktu yang ditentukan. Semua sistem ini menggunakan mikrokontroler ATmega8535 sebagai pengendali utama. Diharapkan semua fasilitas yang dimiliki alat ini dapat memberikan kemudahan dalam penggunaan dan memperkaya fitur – fitur yang sudah ada pada telepon rumah.

KATA PENGANTAR

Alhamdulillah, puji syukur kehadiran-Mu Ya Allah yang telah memberikan kemudahan sehingga penyusun dapat menyelesaikan skripsi yang berjudul "Pereancangan Dan Pembuatan Detektor Salah Letak Gagang Telepon Yang Mempunyai Fasilitas Memo Berbasis Mikrokontroler ATmega8535" ini dengan lancar. Skripsi ini merupakan persyaratan kelulusan Studi di Jurusan Teknik Elektro S-1 Konsentrasi Teknik Elektronika ITN Malang dan untuk meraih gelar Sarjana Teknik.

Keberhasilan penyelesaian laporan skripsi ini tidak lepas dari dukungan dan bantuan berbagai pihak. Untuk itu penyusun menyampaikan terima kasih kepada :

1. Bapak Prof. DR. Ir. Abraham Lomi, MSEE selaku Rektor ITN Malang.
2. Bapak Ir. Mochtar Asroni, MSME selaku Dekan FTI.
3. Bapak Ir. F. Yudi Limpraptono, MT selaku Ketua Jurusan Teknik Elektro S-1.
4. Bapak Ir. Purwanto, MS selaku Dosen Pembimbing I.
5. Bapak M.Ashar, ST. MT selaku Dosen Pembimbing II.
6. Ayah dan Ibu serta keluarga besar yang telah memberikan do'a, restu, dorongan, semangat dan biaya.
7. Rekan-rekan mahasiswa Elektronika 2002 yang telah memberikan semangat dan motivasi dalam penyelesaian skripsi ini.

8. Semua yang telah membantu dalam penyelesaian penyusunan skripsi ini.

Penyusun telah berusaha semaksimal mungkin dan menyadari sepenuhnya akan keterbatasan pengetahuan dalam menyelesaikan laporan ini. Untuk itu penyusun mengharapkan saran dan kritik yang membangun dari pembaca demi kesempurnaan laporan ini.

Harapan penyusun semoga laporan skripsi ini dapat memberikan manfaat bagi perkembangan ilmu pengetahuan dan bagi pembaca.

Malang, September 2007

Penyusun

DAFTAR ISI

LEMBAR PERSETUJUAN	i
ABSTRAKSI	ii
KATA PENGANTAR	iii
DAFTAR ISI	v
DAFTAR GAMBAR	ix
DAFTAR TABEL	xi
BAB I.PENDAHULUAN	1
1.1. Latar Belakang	1
1.2. Tujuan.....	2
1.3 Rumusan Masalah	2
1.4. Batasan Masalah	3
1.5. Metodologi	3
1.6. Sistematika Penulisan	4
BAB II KAJIAN PUSTAKA	5
2.1. Sistem Telepon	5
2.2. Pesawat Telepon.....	5
2.2.1 Rangkaian Bicara Dasar	8
2.2.2 Sistem Pensinyalan	10
2.2.3 Nada-nada Telepon	10
2.2.4 Penomoran Telepon.....	11
2.2.5 Pensinyalan Telepon.....	12
2.3. Mikrokontroler ATMega8535	13

2.3.1. Konfigurasi Kaki Pada MCU ATmega8535	16
2.3.2. Organisasi Memori	18
2.3.2.1. Memori Program	18
2.3.2.2. Memori Data	18
2.3.2.3. EEPROM	20
2.3.2.4. Reset Dan Interupsi	21
2.3.2.5. Port Port I/O	23
2.3. Tone Dekoder LM567	24
2.4. DTMF <i>Receiver</i> MT8870	25
2.5. RTC DS1307.....	31
2.6. LCD M1632	34
2.7. Optocoupler	35
2.8. Trafo IT	37
2.9 Relay	37
2.10. Transistor	38
2.11. Dioda	40
2.12. Buzzer	41
BAB III PERANCANGAN DAN PEMBUATAN ALAT	42
3.1. Gambaran Umum Sistem	42
3.2. Blok Diagram Sistem	43
3.3. Perencanaan Hardware	45
3.3.1 Rangkaian Relay.....	45
3.3.2 Rangkaian Detektor Dering Sentral Telepon	46
3.3.3 Rangkaian Detektor Hook	49

3.3.4	Rangkaian DTMF Receiver	51
3.3.5	Rancangan Mikrokontroler	52
3.3.6	Rangkaian Detektor Tone	54
3.3.7	Rangkaian RTC	55
3.3.8	Rangkaian LCD	55
3.4.	Perencanaan Software/perangkat lunak	56
3.4.1	Sub Program Inisialisasi	57
3.4.2	Sub Program Detektor Salah Letak	58
3.4.3	Sub Program Memo	59
3.4.4	Sub Program Pengingat Saat Melakukan Panggilan .	60
BAB IV	PENGUJIAN ALAT	61
4.1.	Pengujian perangkat keras	61
4.1.1.	Pengujian Hook	61
4.1.1.1.	Peralatan Yang Digunakan	61
4.2.1.2	Gambar Pengujian.....	62
4.2.1.3	Langkah Pengujian.....	62
4.2.1.4	Hasil Percobaan.....	62
4.2.1.5	Kesimpulan	63
4.1.2.	Pengujian Detektor Ring Telepon	63
4.1.2.1	Peralatan yang digunakan	63
4.1.2.2	Gambar Pengujian.....	63
4.1.2.3	Langkah Pengujian.....	64
4.1.2.4	Hasil Pengujian	64
4.1.2.5	Kesimpulan	64

4.1.3. Pengujian Rangkaian DTMF	64
4.1.3.1 Peralatan yang digunakan	64
4.1.3.2 Gambar pengujian	65
4.1.3.3 Langkah Pengujian.....	65
4.1.3.4 Hasil Pengujian	66
4.1.3.5 Kesimpulan	66
4.1.4. Pengujian Detektor Tone	66
4.1.4.1 Peralatan yang digunakan	66
4.1.3.2 Gambar pengujian	67
4.1.4.3 Langkah pengujian.....	67
4.1.4.4 Hasil Pengujian	67
4.1.4.5 Kesimpulan	67
4.1.5. Pengujian LCD	67
4.1.5.1 Peralatan yang digunakan	68
4.1.5.2 Langkah pengujian.....	68
4.1.5.3 Hasil Pengujian	68
4.1.5.4 Kesimpulan	68
4.2. Pengujian Memo Dan pengingat Saat Melakukan Panggilan..	69
BAB V PENUTUP	70
5.1. Kesimpulan	70
5.2. Saran	70
DAFTAR PUSTAKA	71
DAFTAR ACUAN	72
LAMPIRAN-LAMPIRAN	

DAFTAR GAMBAR

Gambar 2.1 Dial pulsa standart	6
Gambar 2.2 Pengaturan tombol tekan menurut standar CCIT	8
Gambar 2.3 Rangkaian telepon standar.....	9
Gambar 2.4 Arsitektur AVR ATmega8535	14
Gambar 2.5 Diagram Blok AVR ATmega8535	15
Gambar 2.6 Konfigurasi Pin AVR ATmega8535.....	16
Gambar 2.7 Map Memori Data	20
Gambar 2.8. Rangkaian Dasar <i>Tone Decoder</i> LM 567	25
Gambar 2.9. Konfigurasi pin MT8870.....	27
Gambar 2.10. Pin Out Serial RTC DS1307	32
Gambar 2.11. <i>Memory Map</i> Pada DS1307.....	33
Gambar 2.12. Map Register Pada DS1307.....	33
Gambar 2.13 Konfigurasi kaki LCD	35
Gambar 2.14 Konfigurasi Pin Optocoupler.....	36
Gambar 2.15 Trafo IT 1: 1	37
Gambar 2.16 Relay DPDT.....	37
Gambar 2.17 Susunan Transistor Dwi Kutub	38
Gambar 2.18 Karakteristik Transistor NPN	39
Gambar 2.19 Karakteristik Transistor PNP	40
Gambar 2.20 Lambang Dioda dan LED.....	40
Gambar 2.21 Lengkungan Dioda.....	41
Gambar 3.1 Diagram Blok Sistem	43

Gambar 3.2 Rangkaian Relay.....	45
Gambar 3.3 Rangkaian RetektorDering.....	49
Gambar 3.4 Rangkaian Detektor Hook.....	50
Gambar 3.5. Rangkaian Penerima Sinyal DTMF.....	52
Gambar 3.6. Rancangan Mikrokontroler ATmega8535	53
Gambar 3.7 Rangkaian Reset Mikrokontroler	54
Gambar 3.8. Rangkaian Detektor Tone.....	54
Gambar 3.9. Rangkaian RTC	55
Gambar 3.10. Rangkaian LCD	56
Gambar 3.11. Diagram Alir Program Utama	57
Gambar 3.12. Diagram Alir Program Detektor Salah Letak Gagang Telepon ...	58
Gambar 3.13. Diagram Alir Memo	59
Gambar 3.14. Diagram Alir Pengingat Saat Melakukan Panggilan	60
Gambar 4.1 Blok Diagram Pengujian Detektor Hook	62
Gambar 4.2. Blok Diagram Pengujian Detektor Ring.....	63
Gambar 4.3 : Diagram Pengujian Penerima DTMF.....	65
Gambar 4.4. Pengujian Detektor Tone	67
Gambar 4.5. Hasil Pengujian LCD.....	68

DAFTAR TABEL

Tabel 2.1 Reset dan Interupsi	22
Tabel 2.2 Pengkodean Sinyal DTMF ke kode biner oleh IC MT 8870	30
Tabel 2.3 Nama dan fungsi penyemat pensinyalan pada modul LCD	35
Tabel 4.1 Hasil pengujian tegangan Detektor Hook	62
Tabel 4.2 Hasil pengujian Rangkaian detektor ringing sentral telepon	64
Tabel 4.3 Hasil pengujian penerima nada DTMF	66
Tabel 4.4. Hasil pengujian rangkaian detector salah letak gagang telepon.....	67



BAB I

PENDAHULUAN

1.1 Latar Belakang

Teknologi komunikasi saat ini telah berkembang sedemikian pesatnya seiring dengan berkembangnya jaman dimana peranan komunikasi tidak bisa dilepaskan dalam setiap aspek kehidupan manusia. Berbagai macam teknologi komunikasi diciptakan untuk memberikan kemudahan dan akses bagi manusia dalam interaksinya dengan sesama. Telepon kabel merupakan salah satu pelopor teknologi komunikasi yang sudah lama ada dan sejak keberadaanya sangat sedikit mengalami perkembangan yang berarti. Telepon yang ditemukan oleh Alexander Graham Bell tahun 1876 dan di Indonesia sekarang dikelola oleh PT. Telkom Indonesia telah menjadi bagian dari kegiatan kehidupan manusia dalam tukar informasi.

Meskipun sekarang ini teknologi telepon seluler telah berkembang pesat tetapi masyarakat tetap saja menggunakan telepon kabel sebagai pilihan utama untuk berkomunikasi antar rumah. Hal ini mungkin saja disebabkan oleh biaya panggilan yang relatif lebih murah daripada telepon kabel.

Pada saat kita meletakkan gagang telepon kadang kadang terjadi kesalahan letak gagang. Jika hal ini terjadi maka setelah nada sibuk dalam waktu tertentu TELKOM akan memberikan peringatan berupa nada dering pada pesawat telepon berdurasi beberapa detik. Apabila kita tidak memperbaiki letak gagang telepon dalam waktu tersebut maka operator TELKOM akan memutuskan sambungan telepon kita. Untuk menghindari hal ini maka kita menggunakan

rangkaian detektor salah letak gagang telepon. Rangkaian ini akan membuat seolah olah gagang telepon tersebut tidak salah letak sehingga tidak akan terjadi pemutusan saluran telepon. Akan tetapi jika ada panggilan telepon pada saat tersebut maka deringnya tidak akan terdengar ini disebabkan oleh salah peletakan gagang tersebut. Untuk itu diperlukan dering cadangan supaya panggilan telepon dapat terdengar. Selain merancang detektor salah letak gagang telepon maka alat ini juga dilengkapi dengan fasilitas memo dan pengingat saat melakukan panggilan. Diharapkan dengan adanya fasilitas fasilitas ini dapat memberikan kenyamanan dan memperkaya fitur telepon kabel yang selama ini tidak banyak berkembang.

1.2. Tujuan

Tujuan penulisan laporan ini adalah untuk membuat detektor salah letak gagang telepon yang mempunyai fasilitas memo dan pengingat saat melakukan panggilan.

1.3. Rumusan Masalah

Terkait dengan latar belakang yang sudah disampaikan diatas, maka rumusan masalah yang dapat ditampilkan adalah sebagai berikut :

- a. Bagaimana cara mengaplikasikan MCU sebagai penyimpan dan pengolah data
- b. Bagaimana merancang rangkaian *DTMF Receiver*
- c. Bagaimana merancang detektor dering sentral telepon
- d. Bagaimana merancang detektor terhadap frekuensi peringatan dari sentral telepon
- e. Bagaimana merancang rangkaian RTC
- f. Bagaimana merancang rangkaian LCD

1.4. Batasan Masalah

- a. Menggunakan mikrokontroler sebagai penyimpan dan pengolah data
- b. Alat ini dibuat di luar pesawat telepon tanpa melakukan modifikasi pesawat telepon
- c. Memo yang bisa disimpan sebanyak 14 memo
- d. Menggunakan telepon yang berbasis DTMF, bisa menerima dan melakukan panggilan dan hanya menggunakan satu telepon (tidak pada telepon yang dipasang paralel) dari PT.Telkom

1.5. Metodologi

Untuk mencapai tujuan yang direncanakan, maka pada tugas akhir ini menggunakan metodologi sebagai berikut :

- **Studi literatur**

Yaitu dengan melakukan studi kepustakaan dari berbagai sumber untuk memperoleh berbagai teori serta gambaran tentang masalah yang akan dibahas untuk mempermudah proses perancangan pada alat ini.

- **Perancangan Dan Pembuatan Alat**

Dalam pembuatan alat ini menggunakan konsep sebagai berikut :

- Perencanaan sistem secara keseluruhan (pembuatan blok diagram sistem).
- Mendeskripsikan fungsi dari masing-masing blok diagram.
- Membuat perangkat keras (*hardware*) dan perangkat lunaknya (*software*).
- Implementasi *software* yang telah dirancang ke dalam Mikrokontroler.

1.6. Sistematika Penulisan

Adapun sistematika dari penyusunan laporan tugas akhir ini adalah sebagai berikut :

- BAB I** Berisi latar belakang, rumusan masalah, batasan masalah, tujuan, metodologi dan sistematika penyusunan laporan tugas akhir.
- BAB II** Membahas tentang dasar teori sistem telepon, Dual Tone Multi Frekuensi (DTMF) *Decoder*, Rangkaian Relay, Liquid Crystal Display (LCD), Sistem Mikrokontroler, dan teori –teori lain yang menunjang perancangan tugas akhir ini.
- BAB III** Membahas tentang perencanaan *Hardware* dan *software* dari sistem yang akan dibuat.
- BAB IV** Membahas tentang pengujian *hardware* dan *software* dari sistem yang telah dibuat.
- BAB V** Berisi kesimpulan, saran dan daftar pustaka.

BAB II

TINJAUAN PUSTAKA

2.1. Sistem Telepon

Sistem telepon merupakan bagian dari sistem komunikasi yang berfungsi sebagai media pengirim dan sekaligus media penerima. Untuk berkomunikasi antar pesawat telepon diperlukan pensinyalan yang menandai kondisi-kondisi komunikasi yang sedang berlangsung. Sinyal yang dikirim akan memberi tahu tentang adanya panggilan atau tentang kondisi terminal lain yang sedang dipanggil. Pada sistem telepon otomatis sinyal yang dikirim akan langsung mengoperasikan alat-alat penghubung saluran pada lokasi sentral, sehingga tidak diperlukan seorang operator. Pemanggilan dari pelanggan dengan mengirimkan informasi yang berupa nomor telepon ke sentral untuk memanggil pelanggan lain disebut *dialing*.

2.2. Pesawat Telepon

Saat ini, berdasarkan pada cara untuk memanggil pelanggan lain, pesawat telepon kabel dibedakan menjadi dua, yaitu jenis dial putar dan tombol tekan. Jenis tombol tekan dibedakan lagi menjadi dua yaitu tombol tekan isyarat DC dan tombol tekan yang memakai sistem DTMF.

Pesawat telepon pada umumnya terdiri dari

1. Gagang telepon (*handset*).

Handset terdiri dari *receiver* (berupa speaker untuk mendengarkan suara dari lawan bicara) dan *transmitter* (berupa mikropon untuk mengirim

suara ke lawan bicara). *Handset* juga berfungsi untuk menahan saklar buka tutup supaya tetap berada pada kedudukannya.

2. Saklar buka tutup (*switch-hook*).

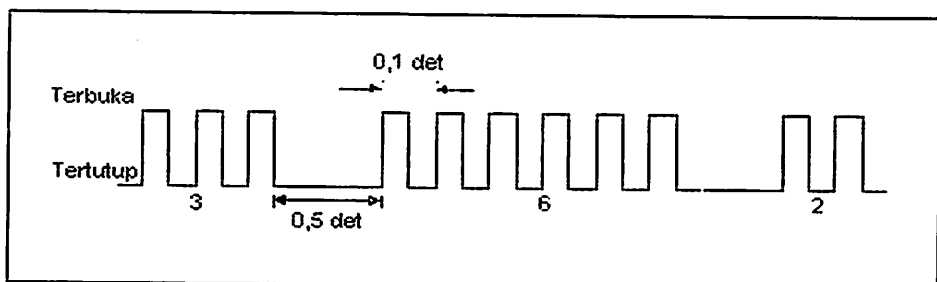
Saklar buka tutup merupakan saklar penghubung dan pemutus hubungan antara rangkaian pesawat telepon dengan saluran ke sentralnya. Pemilihan nomor, bisa berupa roda pilih atau tombol tekan, berfungsi untuk mengirim nomor telepon terpanggil ke sentralnya

3. Pemilihan nomor (*dialer*), bisa berupa roda pilih atau tombol tekan.

Pemilihan nomor (*dialer*), bisa merupakan tombol tekan atau roda pilih. berfungsi untuk pengiriman nomor. Ada dua jenis pengiriman nomor, yaitu:

a. Dialing dengan Pulsa

Pada sistem ini pulsa dikirim ke sentral melalui roda pilih atau tombol tekan yang menghasilkan pulsa. Kontak dalam pesawat membuka dan menutup sesuai dengan nomor yang ditekan. Pulsa dial yang dipakai dalam sistem telepon telah mempunyai standart seperti pada Gambar 2.1.

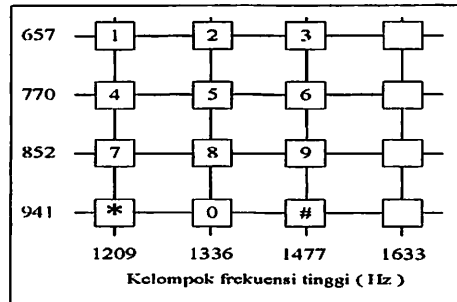


Gambar 2.1 Dial pulsa standar ^[1]

Kecepatan pulsa yang digunakan adalah sepuluh pulsa per detik, dengan toleransi antara 8-11 pulsa per detik. Siklus kerja adalah sebesar 50 persen, sehingga besarnya waktu buka sama dengan besarnya waktu tutup. Pada gambar tampak dialing pulsa untuk nomor 362 yang berarti nomor sesuai dengan banyaknya buka tutup saklar.

b. Dialing dengan Nada

Sistem *dialing* menghasilkan sinyal yang tersusun atas sebuah kombinasi dari dua buah frekuensi sehingga lebih dikenal dengan sistem *Dual Tone Multiple Frequency (DTMF)*. Kombinasi frekuensi yang digunakan adalah merupakan kombinasi frekuensi rendah dan frekuensi tinggi. Frekuensi yang digunakan masih dalam kawasan frekuensi audio yaitu 300 Hz sampai 3400 Hz dengan alasan alokasi frekuensi yang dapat ditransmisikan lewat kabel telepon adalah frekuensi audio. Karena frekuensi signal yang digunakan DTMF masih dalam audio frekuensi maka saat penekanan tombol akan terdapat terdengar *tone* secara jelas. Penggunaan kombinasi antara frekuensi rendah dan frekuensi tinggi untuk menghasilkan signal sebuah nomor dimaksudkan untuk membedakan antara penekanan tombol yang berarti *tone* dengan sinyal pembicaraan. Alokasi frekuensi untuk setiap tombol tekan menurut CCIT ditunjukkan pada Gambar 2.2.



Gambar 2.2. Pengaturan tombol tekan menurut standar CCIT ^[2]

Terdapat empat tombol yang belum digunakan dalam sistem telepon sekarang ini dimaksudkan digunakan pada pengembangan fungsi tombol pada masa yang akan datang.

4. Saklar Pemilih Tipe Pendialan (*dial switch*)

Saklar ini berfungsi untuk memilih tipe dari dialing yang akan digunakan.

Dua jenis *dialing* yang disediakan yaitu dengan pulsa dan dengan menggunakan sinyal DTMF.

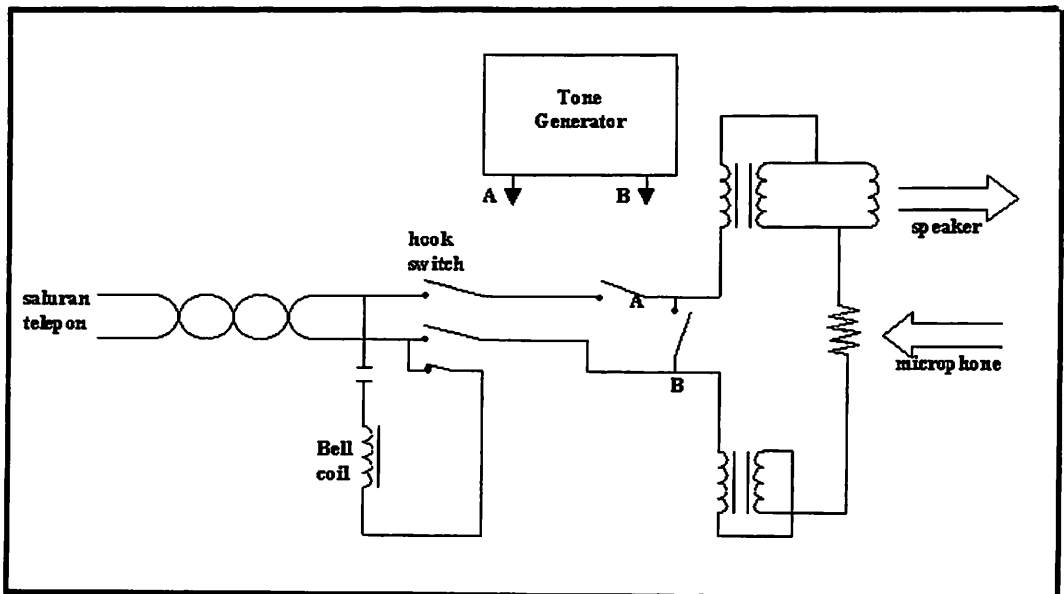
5. Bel (*ringer*).

Bell ini adalah sarana sinyal pemberitahuan bahwa ada panggilan yang ditujukan pada pesawat telepon penerima.

2.2.1. Rangkaian Bicara Dasar

Rangkaian bicara dasar merupakan rangkaian yang digunakan dalam pesawat telepon. Rangkaian dasar mempunyai fasilitas nada bel, penghasil nada *tone*, saklar buka tutup, saklar *hook*, rangkaian mikropon dan rangkaian speaker. Apabila pada saluran telepon terdapat sinyal AC sebesar sekitar 90 Vrms yang berasal dari sentral telepon, maka sinyal tersebut akan

membangkitkan nada bel dengan frekuensi 25 Hz selama 2 detik hidup dan 4 detik mati.



Gambar 2.3 Rangkaian telepon standar^[1]

Nada bel akan terus berbunyi sampai akhirnya switch *hook* diangkat (*off hook*). Pada saat *off hook* saklar ke bel akan terputus sehingga nada bel akan mati dan saklar yang menghubungkan saluran ke rangkaian telepon akan terhubung. Pada awalnya saluran tidak langsung terhubung ke rangkaian telepon dengan maksud untuk menghindarkan tegangan bel masuk ke rangkaian dan untuk membuat loop terbuka antara saluran dengan rangkaian telepon. Suara yang dilewatkan saluran dari sentral oleh speaker telepon diubah menjadi suara dan sebaliknya suara oleh mikropon diubah menjadi energi listrik untuk disalurkan ke sentral telepon.

Pada saat akan melakukan panggilan ke luar maka penghasil *tone* akan menghasilkan nada yang merupakan kombinasi frekuensi antara frekuensi rendah dan frekuensi tinggi, nada yang dihasilkan merupakan suatu pengkodean nomor telepon. Penghasil nada hanya digunakan bila digunakan dialing nada saja, apabila pendialan berupa pulsa maka yang diperlukan saklar buka tutup (*dial switch*) untuk menghasilkan pulsa.

Hubungan telepon diakhiri dengan peletakan kembali handset pesawat telepon. Keadaan ini memberitahukan kepada sentral untuk memutuskan jalur hubungan antara ke dua pesawat telepon.

Rangkaian bicara dasar merupakan rangkaian yang digunakan dalam pesawat telepon tampak pada Gambar 2.3.

2.2.2. Sistem Pensinyalan

Agar pelanggan dapat berkomunikasi dengan sentral, maka pelanggan maupun sentral harus dilengkapi dengan perangkat pensinyalan yang akan digunakan untuk sinyal pemberitahuan antara sentral dengan pelanggan. Dengan adanya pensinyalan ini maka akan terlaksana hubungan antara sentral dengan pesawat penelpon maupun dengan pesawat telepon yang dituju. Karakteristik pensinyalan lengkap diberikan pada lampiran.

2.2.3. Nada-Nada Telepon

Untuk dapat mengetahui telepon tersebut terhubung dengan sentral atau dengan pelanggan yang dituju, kita harus mengerti arti dari nada-nada yang dikirim oleh sentral. Nada-nada tersebut adalah :

1. *Dial Tone*

Dial Tone akan terdengar bila kita mengangkat gagang telepon. Berarti sentral mengirim sinyal terhadap kita. Dengan nada ini berarti telah siap untuk menerima nomor yang akan kita tuju. Disini nada dial terdengar kontinyu

2. *Ring Tone*

Ring Tone akan terdengar apabila nomor telepon yang kita tuju berhasil dihubungi. Nada ini mempunyai mark dan space satu banding empat yaitu 1 detik on dan 4 detik off.

3. *Busy Tone*

Nada ini akan terdengar apabila nomor yang akan kita hubungi sedang sibuk. Nada ini mempunyai mark dan space dengan periode yang sama atau mempunyai perbandingan satu banding satu.

2.2.4. **Penomoran Telepon**

Penomoran telepon di Indonesia diatur oleh Ditjen POSTEL dan administrasi yang terkait (PT. TELKOM, PT. INDOSAT dan lain-lain), tetapi peraturan tersebut dapat diubah sesuai dengan perkembangan. Karena jaringan telepon nasional merupakan bagian dari jaringan telepon internasional, maka penomoran nasional secara ketat mengikuti kaidah-kaidah penomoran internasional, yang ditetapkan CCITT.

Persyaratan yang terpenting dalam suatu penomoran telepon adalah harus:

- a. Tiada duanya dalam satu area.
- b. Dengan diawali kode area, tiada duanya di seluruh negara.

c. Dengan diawali kode negara, tiada duanya di seluruh dunia.

Struktur penomoran Internasional untuk melakukan panggilan internasional adalah sebagai berikut:

Prefik Internasional + Kode negara + Penomoran Nasional

Sedangkan untuk penomoran nasional di Indonesia dibuat aturan seperti dibawah :

Perfik Nasional + Kode Area + Nomor Pelanggan

2.2.5. Pensinyalan Telepon

Untuk pegontrolan, pengawasan dan interaksi bekerjanya masing-masing bagian dari sentral dan juga untuk keperluan komunikasi antara sentral dan juga untuk keperluan komunikasi antara sentral dan pemakainya, maka dibangkitkan sinyal-sinyal dan nada-nada sebagai tanda/ informasi.

Pensinyalan ialah pertukaran informasi antar perangkat dalam jaringan telekomunikasi yang diperlukan untuk pembentukan, pemantauan dan penyelesaian hubungan. Pertukaran informasi tersebut diwujudkan dengan sinyal-sinyal yang telah disepakati artinya dalam suatu aturan / standar tertentu. Pada pemakaian yang lebih luas, pensinyalan tidak hanya dipergunakan untuk fungsi-fungsi yang berkaitan dengan pengaturan hubungan pembicaraan, akan tetapi juga untuk mendukung fungsi-fungsi yang berkaitan dengan jaringan telekomunikasi itu sendiri, seperti misalnya manajemen jaringan, pentarifan, pengoperasian jaringan, administrasi jaringan, pemeliharaan jaringan dan sebagainya.

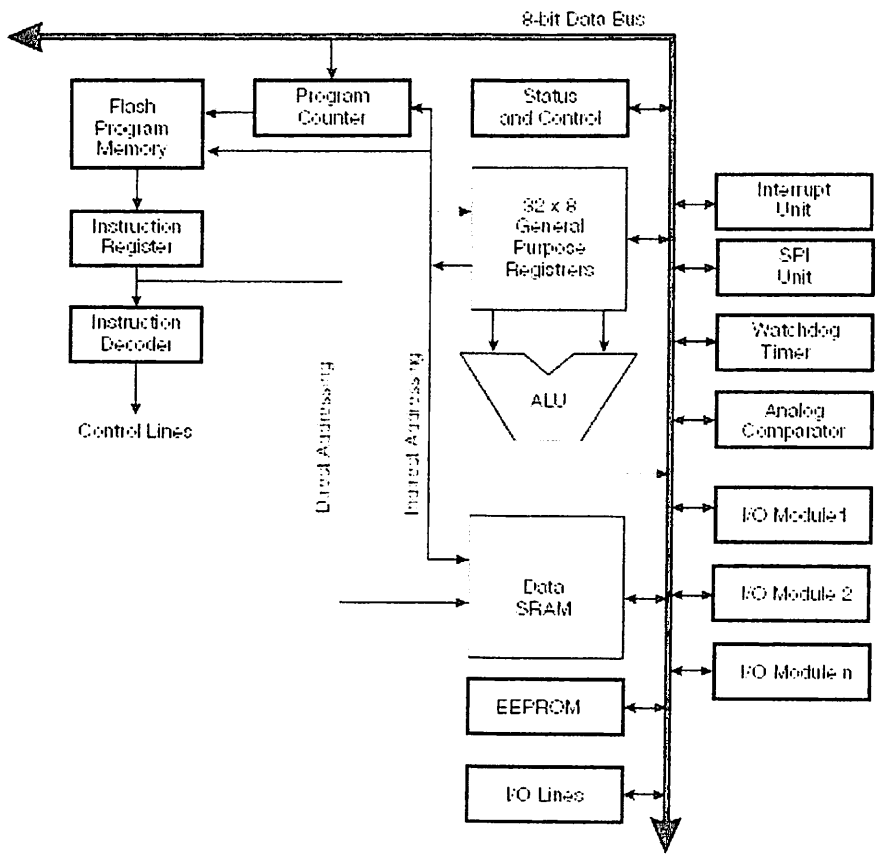
2.3. Mikrokontroler AVR ATmega8535

Mikrokontroler AVR ATmega8535 adalah merupakan 8-bit CMOS, low power yang berdasar pada bentuk arsitektur AVR RISC (*Reduced Instruction Set Computer*), yang hampir semua instruksinya selesai dikerjakan dalam satu siklus clock. AVR ATmega8535 menggunakan instruksi tunggal (*single clock cycle*), yaitu sistem mikrokontroler yang frekuensi kerja dalam chip sama dengan frekuensi kristal untuk osilator tanpa memerlukan rangkaian pembagi frekuensi setelah osilator yang diperlukan untuk memperoleh perbedaan fase dan clock, sehingga AVR lebih cepat dibanding mikrokontroler generasi MCS51.

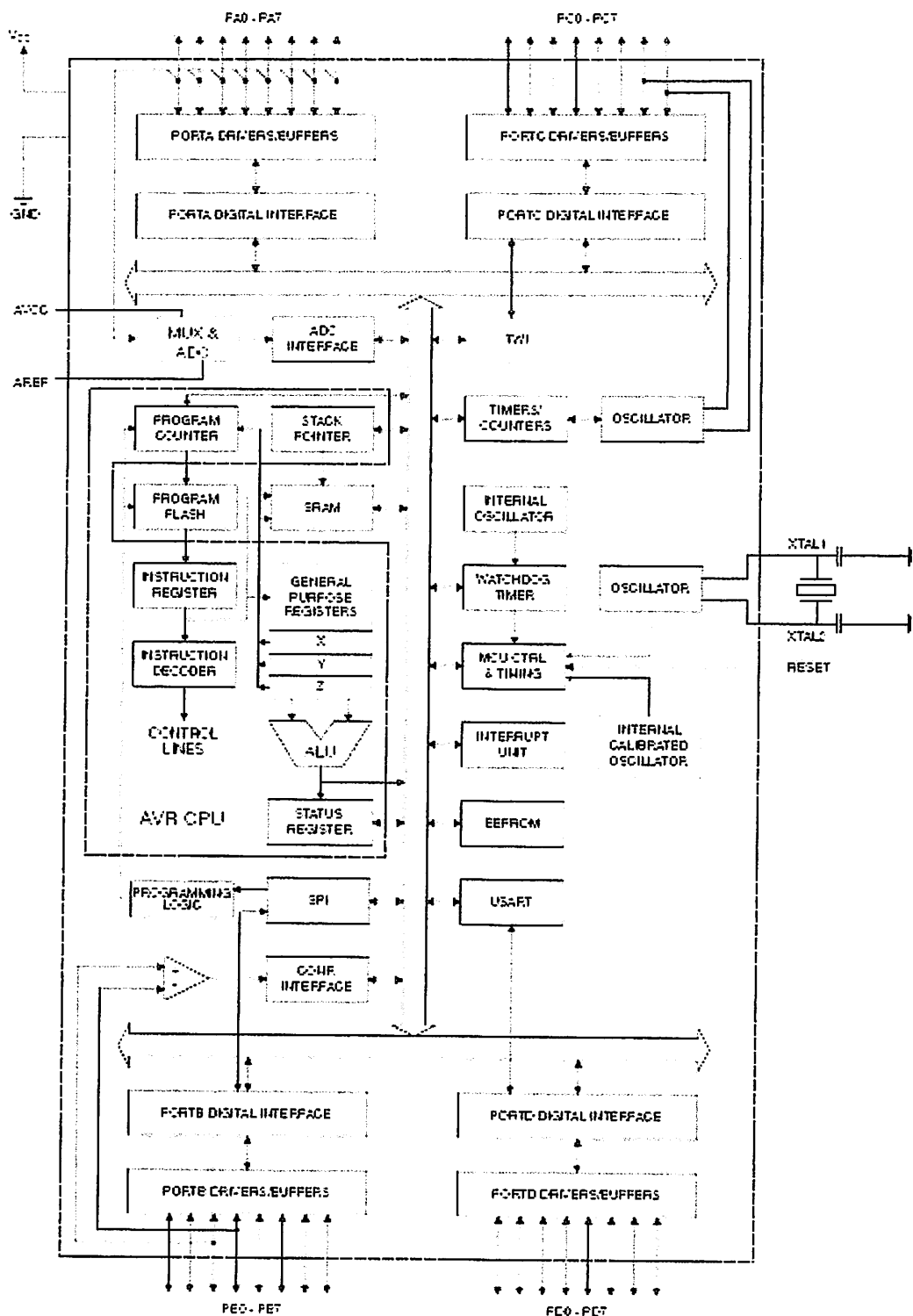
Arsitektur MCU ATmega8535 mempunyai spesifikasi sebagai berikut:

1. 8Kbytes In System *Programmable Flash*
2. 512 Bytes EEPROM (*Electrical Erasable Programmable Read Only Memory*).
3. 512 bytes SRAM (*Static Random Acces Memory*).
4. Memiliki 32 jalur I/O.
5. Memiliki 32 *general purpose working register*
6. Memiliki 8 chanel ADC 10 bit
7. Timer/Counter yang fleksibel dengan mode pembanding
8. Interupsi internal dan eksternal
9. Pemrograman serial USART (*Universal Asynchronous Receiver and Transmitter*.)
10. Serial Port SPI (*Serial Pheriperal Interface*)

Adapun gambar dari diagram blok dari mikrokontroller AVR
ATMega8535 dapat digambarkan sebagai berikut:



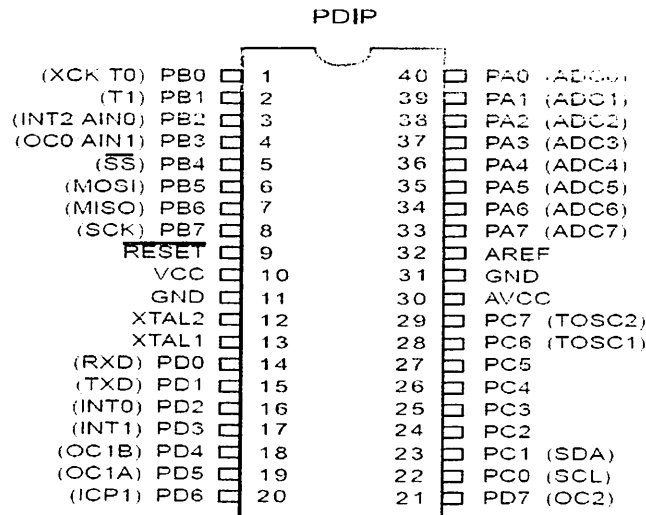
Gambar 2.4. Arsitektur AVR ATMega8535 [3]



Gambar 2.5. Diagram Blok AVR ATmega8535 [3]

2.3.1. Konfigurasi Kaki Pada MCU ATmega8535

Bentuk fisik dan konfigurasi kaki-kaki AVR ATmega8535



Gambar 2.6. Konfigurasi Pin AVR ATmega8535 ^[3]

Deskripsi pin pada ATmega8535 adalah sebagai berikut:

- Vcc: dihubungkan dengan sumber tegangan +5
- Gnd: Dihubungkan dengan ground rangkaian.
- Port A (PA0-PA7): Merupakan input analog untuk ADC, jika tidak digunakan port A dapat berfungsi sebagai port dua arah I/O 8-bit, kaki portnya dapat menyediakan resistor pull-up internal (dipilih untuk masing masing bit).
- Port B (PB0-PB7): Port dua arah I/O 8-bit dengan resistor pull-up internal, digunakan pada fungsi khusus dan karakteristik ATmega8535

- Port C (PC0-PC7): Port dua arah I/O 8-bit dengan resistor pull-up internal, digunakan sebagai alamat keluaran saat SRAM eksternal digunakan.
- Port D (PD0-PD7): Port dua arah I/O 8-bit dengan resistor pull-up internal, digunakan untuk berbagai karakteristik khusus dari ATmega8535.
- RESET: Input reset jika kaki pinnya mendapat input 0 (low) dalam jangka waktu lebih dan 50 ns maka akan menghasilkan kondisi reset, hal ini terjadi jika clock tidak berfungsi.
- XTAL1: Merupakan input untuk oscillator inverting amplifier dan input untuk clock internal pada operasi rangkaian.
- XTAL2: Output dan inverting oscillator amplifier
- ICP: Pin input untuk timer/counter, berfungsi sebagai penangkap masukan (input capture).
- OCIB: Pin Output untuk Timer/Counter, berfungsi sebagai output compare B.
- ALE (Address Latch Enable), berfungsi sebagai pengunci alamat ketika memori eksternal digunakan. ALE berfungsi sebagai pengunci alamat ketika memori eksternal digunakan. ALE berfungsi untuk mengunci logic 0 (low) pada alamat yang diminta kedalam pengunci alamat selama siklus akses pertama dan kaki AD0-AD7 digunakan pada siklus yang kedua.

2.3.2. Organisasi Memori

Organisasi memory pada mikrokontroler ATMega8535 dibagi menjadi dua bagian utama yaitu memori program(Flash memory) dan memori data. Pembagian tersebut didasarkan atas fungsi dan penyimpanan data.

Berikut ini adalah penjelasam memori pada mikrokonroler ATMega8535:

2.3.2.1. Memori Program

Memori program ATMega8535 disusun sebagai sistem memori program 4K x 16bit, yang dinomori mulai dari \$000 sampai \$FFF seperti terlihat pada gambar. Memori program pada ATMega8535 menggunakan *Programable Flash Program Memory*, tidak ada fasilitas untuk menambah memori program diluar chip ATMega8535.

Memori program tersebut dapat diisi ulang lewat saluran SPI (*Serial Pheriperal Interface*) dengan cukup menggunakan +5Volt, sehingga rangkaian pengisi memori program sangat sederhana bahkan bisa dibuat dengan sistem ISP (*In-System Programming*),yaitu pengisian program langsung pada rangkaian peralatan tanpa menggunakan alat khusus untuk mengisi memori program.

2.3.2.2. Memori Data

Memori data terdiri dari register serbaguna, register I/O, dan SRAM

- **Register serbaguna (*General Porpose Working Register*)**

ATMega8535 mempunyai 32 register serbaguna yang masing masing berkapasitas 8 bit, menempati memori data dengan nomor \$0000 sampai \$001F yang disebut sebagai R0 samoppai R31. Semua

register serbaguna mempunyai kemampuan yang hampir simetris. Semuanya bisa berfungsi sebagai accumulator sehingga bisa melakukan proses menunjang kerja ALU dengan sangat baik dan menghasilkan kecepatan kerja yang sangat tinggi.

- **Register I/O.**

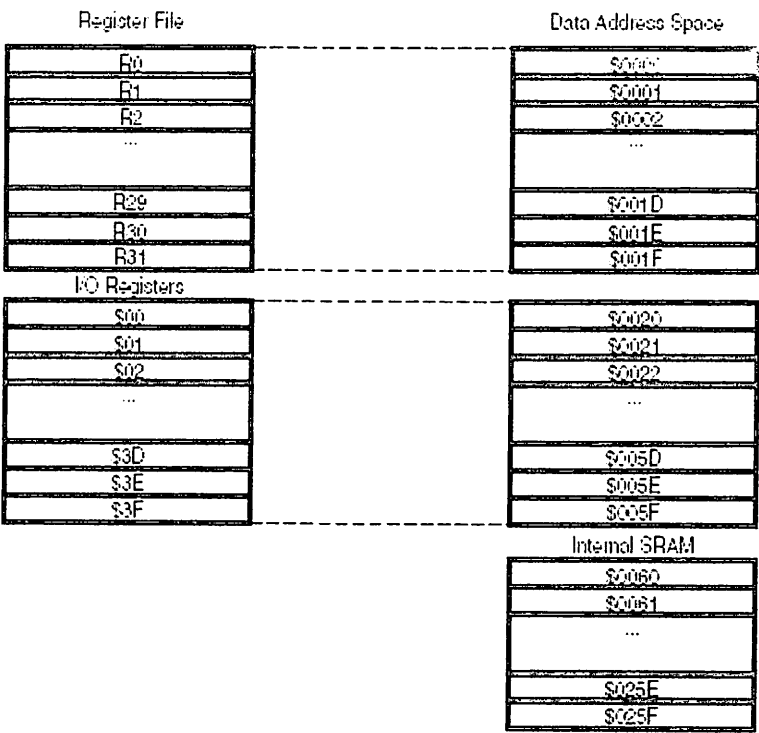
AVR ATMega8535 mempunyai 64 register I/O yang masing masing berkapasitas 8 bit, menempati memori data dengan nomor \$0020 sampai \$005F. Selain bisa dikenali dengan nomor memori data tersebut ke 64 register ini bisa dikenali juga dengan nomor register I/O dan nomor \$00 sampai \$3F. Dalam prakteknya register I/O ini lebih dikenal sebagai I/O dengan instuksi IN atau OUT dan pada sebagian memori data biasa. Register untuk timer 8 bit ditempatkan di memori data nomor \$0052 dan \$0053, dan untuk watchdog timer ditempatkan di \$0041.

Selain untuk tempat register I/O, sebagian memori data nomor \$0020 sampai \$005F dipakai untuk menyimpan informasi prosesor dan pengaturan kerja prosesor, Misalnya memori data nomor \$005F dipakai sebagai status register (SREG) yang bertugas untuk menampung petanda (*Flags*) dan hasil kerja ALU.

- **SRAM (*Static Random Acces Memory*)**

Seluruh data untuk memori data terdiri atas 8 jalur, menghubungkan register serbaguna, register I/O dan memori data

internal membentuk sistem memori 8 bit. Sistem memori data ini dibentuk dengan SRAM ,seperti terlihat pada gambar.



Gambar 2.7. Map Memori Data ^[3]

2.3.2.3.EEPROM (*Electrical Erasable Programmable Read Only Memory*).

EEPROM dalam AVR dikatakan sebagai memori-data khusus,karena saluran data, saluran alamat bahkan sinyal kontrol untuk EEPROM terpisah dari saluran data,saluran alamat dan sinyal control untuk SRAM dan registerI/O,meskipun sama sama dalam satu chip.

EEPROM dapat ditulis ulang sampai 100.000kali, waktu yang diperlukan untuk mengganti isi satu byte EEPROM berkisar antara 2,5ms-4ms. Agar pengisian EEPROM dapat dilakukan dengan baik, sediakan sinyal yang

menandai proses pengisian sudah selesai. Sesaat setelah EEPROM diisi, AVR akan berhenti bekerja selama 2 siklus clock. Hal ini juga terjadi saat setelah EEPROM dibaca isinya, AVR akan berhenti bekerja selama 4 siklus clock.

Dari segi pemrograman EEPROM merupakan perangkat register I/O yang terdiri dari 3 bagian yaitu:

- EECR (*EEPROM Control Register*), yang ditempatkan di register I/O nomor \$1C berfungsi untuk membangkitkan perintah mengisi EEPROM atau membaca isi EEPROM.
- EEDR (*EEPROM Data Register*), ditempatkan di register I/O nomor 1D, diperlakukan sebagai pengganti saluran data.
- EEAR (*EEPROM Address Register*), ditempatkan di register I/O nomor \$1E, diperlakukan sebagai pengganti saluran alamat yang terdiri dari EEARH (*EEAR High Byte Register I/O nomor \$1E*) dan EEARL (*EEAR Low Byte Register I/O nomor \$1F*).

2.3.2.4. Reset Dan Interupsi

ATMega 8535 menyediakan 12 sumber interupsi yang berbeda. Instruksi instruksi tersebut dan vektor pemisah reset masing masing memiliki vektor pemisah program dalam memori program. Semua interupsi yang ditentukan oleh bit pengaktif individual harus diset pada logic 1 (high) bersama bit-1 pada status register untuk mengaktifkan perintah interupsi.

Alamat terendah dalam ruang memori program secara otomatis didefinisikan sebagai reset dan vector interupsi. Daftar reset dan vektor interupsi secara lengkap ditunjukkan pada tabel dibawah ini:

Tabel2.1. Reset Dan Interupsi^[3]

Vector No.	Program Address ⁽²⁾	Source	Interrupt Definition
1	0x000 ⁽¹⁾	RESET	External Pin, Power-on Reset, Brown-out Reset and Watchdog Reset
2	0x001	INT0	External Interrupt Request 0
3	0x002	INT1	External Interrupt Request 1
4	0x003	TIMER2 COMP	Timer/Counter2 Compare Match
5	0x004	TIMER2 OVF	Timer/Counter2 Overflow
6	0x005	TIMER1 CAPT	Timer/Counter1 Capture Event
7	0x006	TIMER1 COMPA	Timer/Counter1 Compare Match A
8	0x007	TIMER1 COMPB	Timer/Counter1 Compare Match B
9	0x008	TIMER1 OVF	Timer/Counter1 Overflow
10	0x009	TIMER0 OVF	Timer/Counter0 Overflow
11	0x00A	SPI, STC	Serial Transfer Complete
12	0x00B	USART, RXC	USART, Rx Complete
13	0x00C	USART, UDRE	USART Data Register Empty
14	0x00D	USART, TXC	USART, Tx Complete
15	0x00E	ADC	ADC Conversion Complete
16	0x00F	EE_RDY	EEPROM Ready
17	0x010	ANA_COMP	Analog Comparator
18	0x011	TWI	Two-wire Serial Interface
19	0x012	INT2	External Interrupt Request 2
20	0x013	TIMER0 COMP	Timer/Counter0 Compare Match
21	0x014	SPM_RDY	Store Program Memory Ready

Tabel diatas juga membatasi tingkat prioritas dan interupsi yang berbeda. Alamat terendah merupakan prioritas tertinggi,reset merupakan

prioritas tertinggi dan selanjutnya adalah INT0 (*Eksternal Interrupt Request 0*).

Interupsi eksternal dipicu (trigger) oleh pin INT1 dan INT0. Interupsi akan aktif jika pin INT1/INT0 dikonfigurasi sebagai output.

ATMega8535 memiliki 3 sumber reset yaitu:

1. Power-On Reset.

MCU akan direset secara otomatis jika tegangan catudaya lebih rendah dan tegangan ambang batas reset (Power-On Reset Treshold- V_{pot}) Tegangan V_{pot} berkisar antara 0,4V-1V.

2. Eksternal Reset

MCU akan direset jika kaki RESET bernilai '0' dalam waktu lebih lama dari 50 ns.

3. Watchdog reset

Jika watchdog diaktifkan, MCU akan direset jika dalam batas waktu yang ditentukan Watchdog timer tidak juga diaktifkan.

2.3.2.5. Port-Port I/O

Semua port pada AVR memiliki kebenaran fungsional read-modify-write ketika digunakan sebagai port I/O umum. Ini berarti bahwa arah dari satu pin port dapat diubah tanpa bermaksud mengubah arah dari pin yang lain dengan instruksi SBI dan CBI.

- Port A

Port A merupakan port I/O 8bit bidirectional yang masing masing pinnya dapat dikonfirmasi secara individual. Masing masing dalam

port ini juga memiliki fasilitas resistor pull up internal yang berguna untuk memberikan kondisi yang tentu (tidak mengambang) pada saat dikonfigurasi sebagai input tanpa harus memberikan pull up eksternal.

- **PORT B**

Format Port B mirip dengan Port A dalam hal konfigurasi I/O dan penggunaan resistor pull up.

- **PORT C**

Format Port C mirip dengan Port A dan Port A dalam hal konfigurasi I/O dan penggunaan resistor pull-up.

- **PORT D**

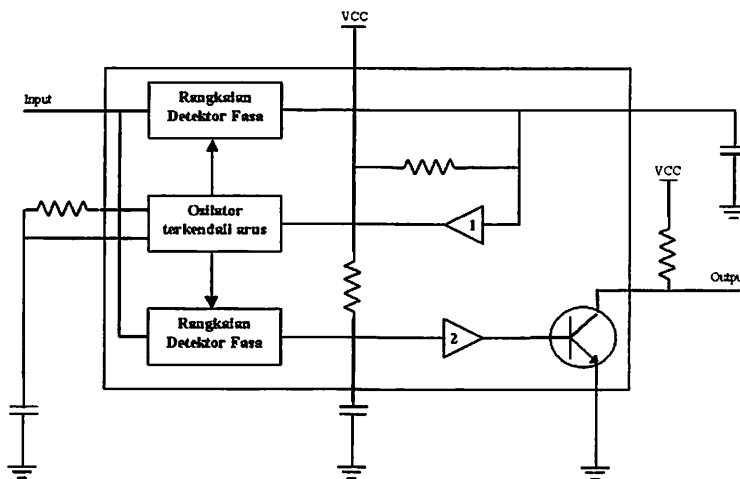
Format Port D mirip dengan Port A, Port B, dan Port C dalam hal konfigurasi I/O dan penggunaan resistor pull-up.

2.3. Tone Decoder

Tone decoder adalah rangkaian elektronik yang memiliki kemampuan untuk mendeteksi keberadaan suatu sinyal pada frekuensi tertentu dengan respon keluaran berupa sinyal logika '1' atau '0'. IC *tone decoder* yang sering digunakan adalah IC LM 567. Pada IC ini memiliki sebuah osilator terkendali oleh arus yang frekuensi gerak bebasnya / frekuensi kerjanya ditentukan R dan C yang telah ditentukan pada kaki 5 dan 6 pada IC tersebut. Besarnya frekuensi kerja yang diharapkan dihitung berdasarkan rumus :

$$f_o = \frac{1}{1,1 \times R \times C} \text{ Hz}$$

Sinyal masukan (V_{in}) akan dibandingkan dengan keluaran osilator. Selisih tegangan (V_{error}) akan menggeser fasa osilator melalui penguat 1 sehingga diperoleh fasa yang sama. Detektor kuadratur akan melakukan perbandingan dengan kelipatannya. Jika pada kelipatan fasanya juga memiliki tegangan yang sama maka tegangan masukan (V_{in}) akan memiliki frekuensi yang sama pula dengan frekuensi sidik yang dikehendaki sehingga penguat 2 akan memicu transistor untuk mengeluarkan respon keluaran sinyal logika.



Gambar 2.8. Rangkaian Dasar *Tone Decoder* LM 567^[4]

2.4. DTMF Receiver

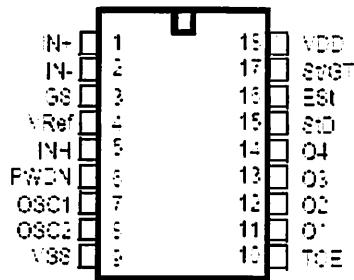
DTMF (*Dual Tone Multiple Frequency*) merupakan sistem pendialan kode pelanggan dimana setiap angka dikodekan oleh kombinasi dua frekuensi yang disusun dari 4 frekuensi atas dan 4 frekuensi bawah. Adapun frekuensi yang digunakan dalam batas frekuensi komunikasi telepon, yaitu 300 Hz – 3400

Hz. Pesawat telepon yang menggunakan sistem dial DTMF mempunyai kelebihan yaitu :

1. Waktu panggilan lebih singkat
2. Mengurangi kesalahan dalam pemanggilan

Sistem pengkodean sinyal DTMF menjadi populer dalam 15 tahun terakhir ini dan mungkin salurannya akan menggantikan sistem pengkodean dengan pulsa listrik. DTMF ini digunakan pada sentral telepon otomatis yang bersumber pada catuan listrik yang berasal dari sentral DTMF nya. Untuk melakukan panggilan keluar digunakan tombol digit. Penekanan tombol tersebut menyebabkan pesawat DTMF mengirim gabungan sinyal yang berupa sinyal dengan frekuensi tinggi dan sinyal dengan frekuensi rendah.

Dekoder DTMF adalah rangkaian yang berfungsi untuk menterjemahkan kembali nada-nada DTMF ke data-data digital. Dekoder DTMF yang lengkap mempunyai 2 buah filter frekuensi nada untuk *low group* dan *high group* beserta *decoder digital*. Pada bagian *filter* menggunakan teknik “*switched Capacitor*” untuk filter *low group* dan *high group* yang menyerupai teknik pengisian dan pengosongan kapasitor. Dekoder menggunakan teknik penghitungan *digital* untuk mendeteksi dan mengkodekan kembali semua pasangan frekuensi DTMF ke dalam bentuk biner 4 bit. Dekoder DTMF dapat dibuat dengan menggunakan IC MT 8870. Setiap data biner 4 bit diterjemahkan disertai dengan sinyal Std. Sinyal ini dapat dimanfaatkan sebagai tanda bahwa pengkodean telah selesai dilakukan. Gambar 2.10 dibawah ini menunjukkan rangkaian dasar dari *tone decoder* MT8870.



Gambar 2.9. Konfigurasi pin MT8870^[5]

Keterangan :

- Pin IN+ merupakan masukan *non inverting op amp* yang dihubungkan ke pin 4 Vref sehingga tegangan input positif sama dengan $\frac{Vdd}{2}$.
- Pin 2 IN- merupakan masukan *inverting op amp*, setiap input akan dibandingkan dengan $Vin+$ ($\frac{Vdd}{2}$). Input ini dapat berupa frekuensi-frekuensi dari *Encoder DTMF*.
- Pin 3 GS (*Gain Select*) memberi masukan ke output dari ujung penguat pembeda untuk hubungan ke *resistor feedback*.
- Pin 4 Vref merupakan tegangan referensi (output) yang harganya $\frac{Vdd}{2}$ dan merupakan tegangan bias input transistor.
- Pin 5 INH (*Input Enable*) dihubungkan ke *ground* secara internal.
- Pin 6 PWDN (*Power Down Input*) bersifat aktif *high* bila dihubungkan ke *ground* secara internal.

- Pin 7 OSC 1 merupakan *input clock* yang berasal dari frekuensi *output* kristal.
- Pin8 OSC 2 merupakan *output clock* yang diumpankan ke kristal. Kristal 3,579545 MHz dihubungkan antara pin 7 dan 8 untuk melengkapi rangkaian osilator internal.
- Pin 9 Vss merupakan input *ground*.
- Pin 10 TOE (*three state enable*) merupakan input yang digunakan untuk mengaktifkan/mengontrol *three state* terhadap keluaran Q1 – Q4 dan sekaligus menguncinya.
- Pin 11 – 14 merupakan *output three state* data. Apabila TOE berlogika “0” maka output adalah *high impedance*. Output ini berupa bilangan 4 bit.
- Pin 15 Std (*delayed steering*) merupakan output yang menghasilkan logika “1” saat nada ganda yang diterima telah disimpan dan outputnya di *latch*, Std kembali ke logika “0” bila tegangan St turun dibawah level tegangan *steering threshold* (VTst). Std ini digunakan sebagai *clock/trigger* dari rangkaian pengolah 3 digit.
- Pin 16 Est (*early Steering*) merupakan *output* yang menghasilkan logika “1” apabila *steering logic* menerima sepasang nada yang valid. Apabila kurang valid mengakibatkan pin Est menjadi *low*.
- Pin 17 St/Gt (*Steering input/Guard time*) output *bidirectional*. Input ini berfungsi untuk mengemudikan rangkaian timing RC *eksternal*. Apabila tegangan *input* St lebih besar dibandingkan dengan tegangan *threshold*

menyebabkan register akan terdeteksi oleh sepasang nada dan dikeluarkan. Sedangkan bila lebih kecil dari V maka pada register akan dikosongkan dan siap untuk menerima sepasang nada yang baru. *Gt output* akan bertindak mereset waktu konstan *steering eksternal*.

- Pin 18 memasukkan catu daya $\pm 5V$.

Penerima DTMF harus memenuhi karakteristik sebagai berikut :

- Dapat mendeteksi sinyal dengan penyimpangan 1,5 % dari harga nominal dan mengakibatkan sinyal-sinyal dengan penyimpangan melebihi $\pm 3,5\%$.
- Mampu mendeteksi satu dalam satu *group* dalam interval 40 milidetik dan tidak akan mendeteksi angka jika selang waktu antara kurang dari 20 milidetik.
- Mampu mendeteksi sinyal dengan level -16 dBm sampai -3dBm untuk setiap frekuensi.
- Dapat mengkode sinyal yang mempunyai perbandingan daya perfrekuensi -25dBm sampai dengan 0 dBm, dengan nada *group* tinggi +4 sampai dengan -8dBm relatif terhadap nada *group* rendah.

Pada *decoder* DTMF pensaklaran oleh kapasitor memisahkan pasangan nada DTMF dan menterjemahkan ke dalam bentuk digit heksadesimal sesuai matrik dari DTMF dan dikeluarkan melalui 4 output yaitu Q1, Q2, Q3, Q4. Untuk mengurangi *level* sinyal input maka dibatasi dengan resistor apabila input yang merupakan pasangan nada DTMF maka output akan berlogika "0". Pemisahan nada-nada *low group* dan *high group* diperoleh dengan

memasukkan sinyal DTMF ke input dari filter *bandpass switched capacitor*, *bandwide* masing-masing tergantung frekuensi-frekuensi *low* dan *high group*. *Output* masing-masing *filter* diikuti suatu *single switched capacitor* yang menghaluskan sinyal-sinyal prioritas menjadi terbatas. Pembatasan ditampilkan dengan komparator-komparator gain tinggi yang disediakan dengan histeris untuk mencegah pendeteksian sinyal-sinyal rendah yang tidak diinginkan. Teknik penghitungan *digital* oleh *decoder* menentukan frekuensi-frekuensi nada yang masuk dan membuktikan bahwa nada-nada itu sesuai dengan nada-nada standard frekuensi DTMF. Suatu blok algoritma rata-rata melindungi nada simulasi melawan sinyal ekstra, misal suara yang mentolerir frekuensi yang deviasinya kecil dan bervariasi. Blok ini dibuat terutama untuk mencegah adanya interferensi frekuensi (nada ketiga) dan juga *noise*.

Tabel pengkodean sinyal DTMF ke kode biner oleh MT8870 ditunjukkan oleh tabel berikut :

Tabel 2.2. Pengkodean Sinyal DTMF ke Kode Biner Oleh IC MT8870 ^[5]

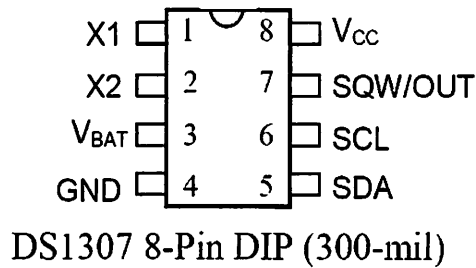
F _{low}	F _{igh}	DIGIT	D ₃	D ₂	D ₁	D ₀
697	1209	1	0	0	0	1
697	1336	2	0	0	1	0
697	1477	3	0	0	1	1
770	1209	4	0	1	0	0
770	1336	5	0	1	0	1
770	1477	6	0	1	1	0
852	1209	7	0	1	1	1

852	1336	8	1	0	0	0
852	1477	9	1	0	0	1
941	1336	0	1	0	1	0
941	1209	*	1	0	1	1
941	1477	#	1	1	0	0
697	1633	A	1	1	0	1
770	1633	B	1	1	1	0
852	1633	C	1	1	1	1
941	1633	D	0	0	0	0

2.5. RTC DS 1307

Pada sistem ini RTC difungsikan sebagai .referensi waktu (detik,menit,jam,tanggal,bulan,hari,dan tahun). RTC (*Real Time Clock*) adalah serial RTC produksi MAKSIM. Serial RTC DS107 memiliki beberapa kelebihan jika dibandingkan dengan jenis RTC lainnya,yaitu:

- Akses datanya secara serial.sehingga menghemat pin out untuk perangkat pengaksesnya.
- Dilengkapi pin untuk baterai back up,sehingga tidak repot menambah rangkaian untuk baterai back up.
- Y2K compatible,sehingga tidak perlu lagi adanya penambahan penanggalan.
- Konsumsi daya yang relatif kecil,dengan hanya memakai 3,1volt baterai CR2032 bisa untuk masa pakai 10 tahun.



Gambar 2.10. Pin Out Serial RTC DS1307 ^[6]

Dari gambar 2.2, terlihat bahwa untuk lalu lintas data hanya menggunakan 2 pin out, yaitu SCL (Serial Clock, pin 6) dan SDA (Serial Data, pin 5).

Fungsi masing masing pin out pada DS1307 adalah sebagai berikut:

- VCC-GND, kedua pin out ini untuk suplay tegangan.
- Vbat, pin untuk baterai back up. Baterai back up digunakan baterai dengan tegangan 3.1V.
- SCL (Serial Clock Input), merupakan pin input untuk clock yang dikirim oleh peripheral master (peripheral yang mengakses DS1307).
- SDA (Serial Data), merupakan pin bidirectional, dapat berfungsi sebagai input atau output, tergantung proses yang sedang berlangsung. Saat proses read (baca) pin SDA berfungsi sebagai pin output, sebaliknya saat proses write (tuliskan data) pin SDA berfungsi sebagai pin input.
- X1, X2, merupakan pin out untuk kristal. Kristal yang dipakai adalah *standart quartz kristal* yang bernilai 3,2768KHz.
- SQW (*Square Wave Output*) adalah pin out yang mengeluarkan sinyal kotak dengan nilai yang dapat diset. Tetapi fungsi ini dapat dimatikan kalau memang tidak dibutuhkan.

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

Gambar 2.11. *Memory Map* Pada DS1307 ^[6]

Peta pengalamanatan pada RTC pada DS1307 dapat dilihat pada gambar 2.3. Dari gambar tersebut terlihat bahwa untuk lokasi memori 08H sampai dengan lokasi 3FH berupa RAM yang dapat digunakan untuk menyimpan data untuk fungsi fungsi tertentu.

	BIT7								BIT0	
00H	CH	10 SECONDS				SECONDS				00-59
	0	10 MINUTES				MINUTES				00-59
	0	12 / 24	10 HR A/P	10 HR	HOURS					01-12 00-23
	0	0	0	0	0	DAY				1-7
	0	0	10 DATE		DATE					01-28/29 01-30 01-31
	0	0	0	10 MONTH	MONTH					01-12
	10 YEAR				YEAR					00-99
07H	OUT	0	0	SCWE	0	0	RS1	RS0		

Gambar 2.12. *Map Register* Pada DS1307 ^[6]

Dari gambar2.4, dapat dilihat bahwa untuk alamat 00H pada bit ke-7 terdapat bit CH (*Clock Halt*) yang bila berlogic 0,maka clock akan berjalan (run) tetapi bila CH berlogic 1,clock akan berhenti (*halt*). Kondisi ini perlu diperhatikan saat inialisasi RTC DS1307.

2.6. LCD (*Liquid Crystal Display*)

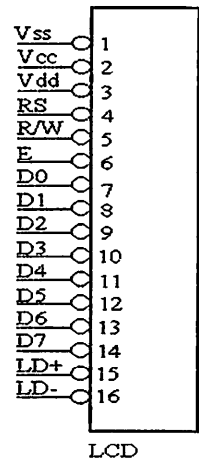
LCD atau *Liquid Crystal Display* merupakan sarana tampilan yang terdiri dari tumpukan tipis antar sel dari dua lembar kaca yang pinggirnya tertutup rapat. Diantara kedua lapisan tersebut diberi kristal cair yang tembus cahaya. Permukaan luar masing – masing *negative* kaca memiliki lapisan penghantar tembus cahaya. Sel memiliki ketebalan kira – kira 1×10^{-5} m yang diisi dengan kristal cair. Pada modul LCD M1632 keluaran Seiko *Instrument*, LCD memiliki 2 baris tampilan dengan 16 karakter setiap barisnya.

Tabel 2.3. Nama dan fungsi penyemat pensinyalan pada modul LCD ^[7]

Nama	Fungsi
D0 – D7	Saluran data yang berisi perintah dan data LCD
<i>Enable</i>	Sinyal pengaktif komponen ‘1’ untuk mengaktifkan ‘0’ untuk tidak memilihnya
R/W	Selektor baca tulis ‘1’ untuk membaca ‘0’ untuk menulis
RS	Pemilih register ‘0’ untuk register inisialisasi (hanya tulis / <i>write only</i>) ‘1’ untuk register data (baca dan tulis)
VLC	Pengendali terang redupnya cahaya LCD

VCC	Catu daya positif (5 V)
VSS	Catu negatif (<i>ground</i>)

Konfigurasi kaki pada modul LCD dapat dijelaskan pada Gambar 2.13. ini :



Gambar 2.13 Konfigurasi kaki LCD [7]

2.7. *Optocoupler*

Optocoupler disebut juga dengan Optoisolator yang merupakan gabungan dari LED pada sisi input dan *photodiode* pada sisi output dalam satu kemasan. Fungsi dari *optocoupler* adalah mengisolasi antara satu bagian rangkaian dengan bagian rangkaian yang lainnya. Tujuan daripada pengisolasiaan ini adalah untuk mencegah agar tidak terjadi kerusakan komponen pada suatu bagian sebagai akibat dari munculnya tegangan tinggi yang tidak diinginkan pada bagian lainnya.

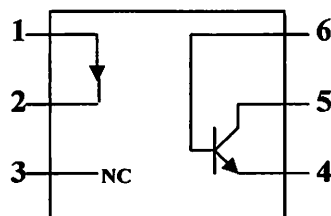
Keuntungan pokok dari *optocoupler* adalah terjadinya isolasi elektrik antara rangkaian input dan output. Dengan optocoupler, hanya terdapat kontak input dan output dalam bentuk pancaran sinar. Oleh karena itu, dimungkinkan

untuk mengisolasi resistansi antara dua rangkaian dalam orde ribuan mega ohm. Isolasi yang seperti ini berguna dalam aplikasi tegangan tinggi dimana beda potensial dua rangkaian sampai dengan ribuan *volt*.

Optocoupler dirancang sebagai rangkaian isolasi yang memberikan isolasi tingkat tinggi antara terminal input dan terminal output. Keuntungan daripada *optocoupler* selain yang diatas adalah:

1. Kecepatan operasi tinggi
2. Ukuran kecil
3. Tahan terhadap benturan dan getaran
4. Tidak mempunyai bagian yang bergerak yang dapat saling melekat

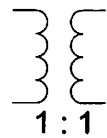
Isolasi merupakan parameter yang sangat penting pada *optocoupler*. Tiga parameter isolasi kritis adalah resistansi, kapasitas isolasi dan ketahanan dielektrik. Resistansi isolasi adalah resistansi DC dari input ke *output coupler*. Resistansi isolasi dengan nilai 10M ohm adalah umum, nilai ini mungkin lebih tinggi daripada resistansi antara titik penempatan dari pcb dimana *coupler* ditempatkan, oleh sebab itu penanganan pcb harus hati – hati agar tingkat parameter tidak menurun.



Gambar 2.14. Konfigurasi Pin Optocoupler ^[4]

2.8. Trafo IT

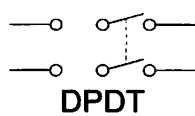
Fungsi trafo IT yang digunakan dalam perancangan yaitu sebagai antar muka saluran telepon dengan alat penerima dan pembangkit DTMF. Trafo ini akan mengkopling / melewatkan sinyal audio yang berasal dari saluran telepon. Selain itu penggunaan trafo IT juga dimaksudkan untuk mengisolasi DTMF dari tegangan yang tidak diinginkan yang berasal dari saluran telepon.



Gambar 2.15. Trafo IT 1 : 1

2.9. Relay

Relay adalah suatu alat yang digunakan untuk membuka atau menutup kontak-kontak dengan tujuan tertentu, dengan maksud untuk mentransfer suatu fungsi dari suatu rangkaian ke rangkaian lainnya. *Relay* merupakan suatu perangkat elektromagnetis yang menggunakan magnet listrik untuk mengoperasikan kontak-kontak tersebut. *Relay* yang banyak digunakan saat ini adalah *relay* elektro mekanis yang bekerja berdasarkan prinsip elektro mekanis.



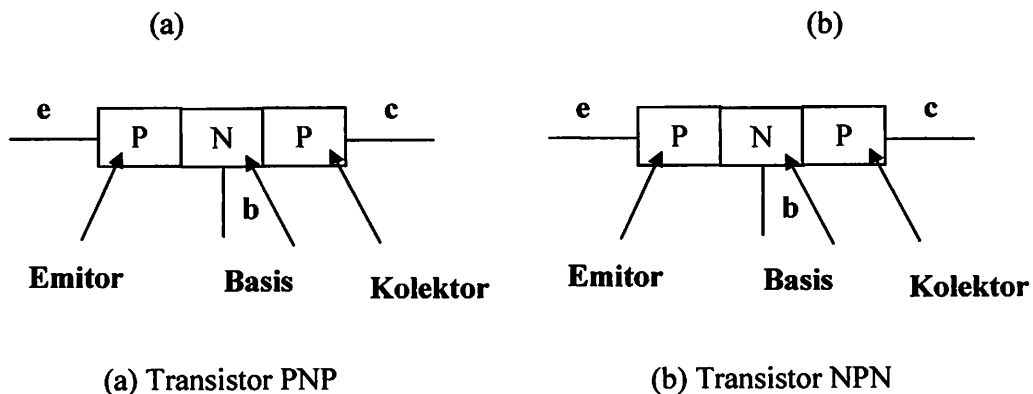
Gambar 2.16. Relay DPDT

2.10. Transistor

Transistor adalah suatu komponen aktif dari bahan semi konduktor.

Ada dua macam transistor, yaitu transistor dwi kutub (*bipolar*) dan transistor efek medan (*Field Effect Transistor*).

Transistor digunakan dalam rangkaian untuk memperkuat isyarat artinya isyarat lemah pada masukan diubah menjadi isyarat yang kuat pada keluaran. Pada masa kini transistor ada dalam setiap peralatan elektronika. Transistor dwi kutub dibuat dengan menggunakan semi konduktor ekstrinsik jenis P dan N.

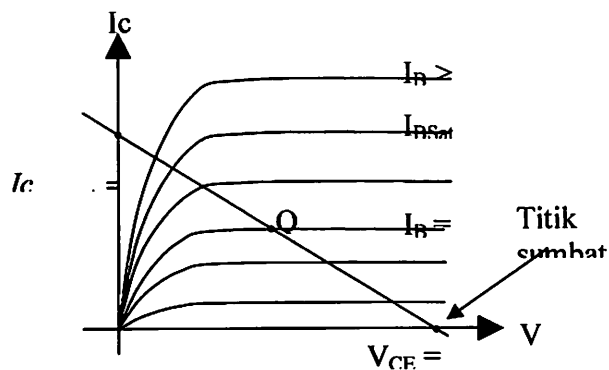


Gambar 2.17. Susunan Transistor Dwi Kutub ^[8]

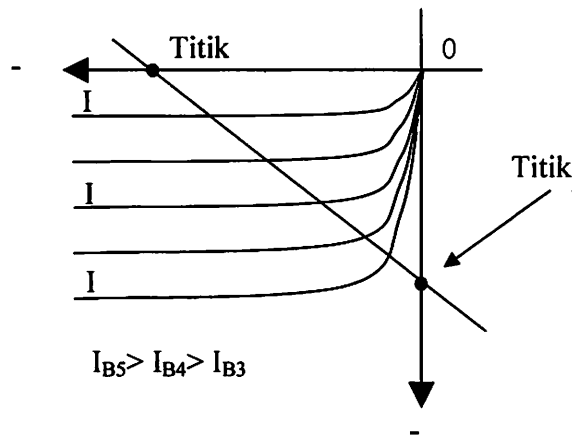
Ketiga bagian transistor disebut emitor, basis, dan kolektor. Masing-masing bagian transistor ini dihubungkan keluaran transistor dengan menggunakan konduktor sebagai kaki transistor. Pada transistor dwi kutub sambungan p-n antara emitor dan basis diberi bias maju sehingga arus mengalir dari emitor ke basis. Bias adalah tegangan dan arus DC yang harus lebih dahulu dipasang agar rangkaian transistor bekerja. Agar mudah dibayangkan kita gunakan transistor PNP untuk mempelajari cara kerja transistor.

Mayoritas yang dikeluarkan oleh emitor bertumpu di basis, dan ditampung oleh kolektor. Sekarang jelaslah makna nama-nama bagian transistor. Emitor berasal dari bahasa inggris “Emitter” yang berarti pengeluar. Basis berasal dari bahasa inggris “Base” yang berarti tumpuan atau landasan. Dan kolektor berasal dari kata “Collector” yang berarti pengumpul.

Kerja transistor berdasarkan kepekaan arus yang dihasilkan oleh emitor akibat beda tegangan antara emitor dan basis (tumpuan). Jika tegangan emitor naik sedikit sehingga beda tegangan antara basis emitor naik sedikit, arus yang dikeluarkan oleh emitor akan berubah banyak. Arus ini dikumpulkan oleh kolektor yang diberi bias mundur oleh V_{cc} sehingga arus tidak dapat membalik dari kolektor ke basis.



Gambar 2.18. Karakteristik Transistor NPN ^[9]



Gambar 2.19.Karakteristik Transistor PNP ^[9]

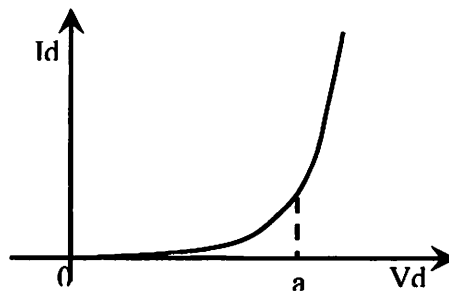
2.11. Dioda

Dioda adalah suatu komponen elektronik yang dapat melewatkan arus pada satu arah saja. Ada berbagai macam dioda yaitu dioda tabung, dioda sambungan p-n, dioda kontak titik (point kontak dioda) dan sebagainya. Dioda memegang peranan penting dalam elektronika diantaranya adalah untuk menghasilkan tegangan searah dari tegangan bolak-balik untuk mengeskan gelombang radio, untuk membuat berbagai bentuk gelombang isyarat, untuk mengatur tegangan searah agar tidak berubah dengan beban maupun perubahan tegangan jala-jala (PLN), bentuk saklar elektronik, LED, laser semi konduktor, mengeskan gelombang mikro dan lain-lain.



Gambar 2.20. Lambang Dioda dan LED ^[8]

Ciri atau karakteristik dioda adalah hubungan antara arus dioda dan beda tagangan antara dua ujung dioda. Pada tegangan mundur arus yang mengalir amat kecil dan sampai batas-batas tertentu tak bergantung pada tegangan dioda. Arus ini terdiri dari arus pembawa muatan minoritas mengalir dari anoda ke katoda. Dan itu disebut arus penjumlahan dioda. Dioda penyearah ada yang mempunyai $V_{PIV}=50V, 100V, 200V$, hingga beberapa kilo volt



Gambar 2.21. Lengkungan Dioda ^[9]

2.12. *Buzzer*

Buzzer merupakan komponen yang mengkonversikan energi listrik menjadi suara (speaker). *Buzzer* yang dipakai menggunakan tegangan +5Volt.

BAB III

PERANCANGAN DAN PEMBUATAN ALAT

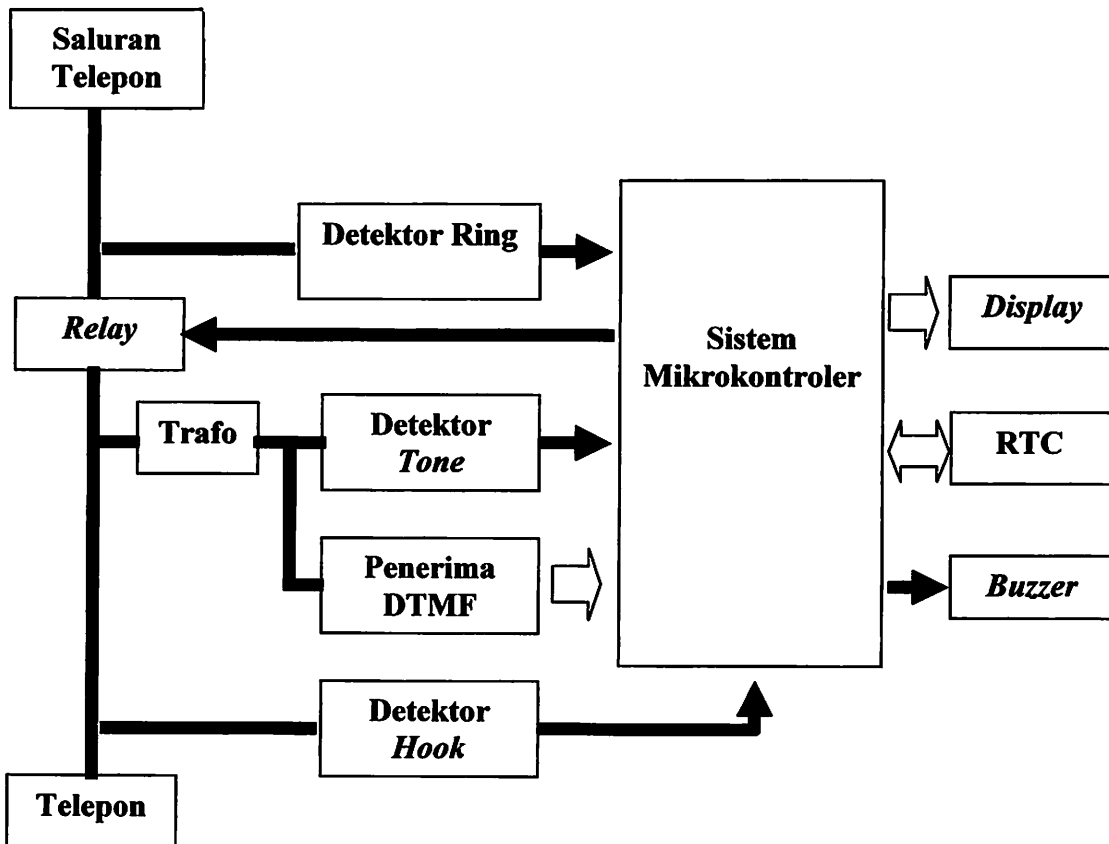
3.1. Gambaran Umum Sistem

Pada bab ini akan membahas tentang perancangan dan pembuatan detektor salah letak gagang telepon yang mempunyai fasilitas pengingat saat melakukan panggilan dan fasilitas memo. Perancangan tersebut meliputi perencanaan sistem, perencanaan blok rangkaian dan perencanaan software.

Alat ini dirancang sebagai aksesoris tambahan untuk pesawat telepon rumah. Alat ini utamanya dirancang untuk mengantisipasi salah peletakan gagang telepon sehingga operator dari sentral telepon tidak melakukan pemutusan dan pesawat telepon bisa menerima panggilan dengan normal. Kemudian alat ini juga bisa menyimpan memo dan dapat diaktifkan pada waktu yang ditentukan. Kapasitas penyimpanan memo sebanyak 14 memo dan setiap memo mempunyai karakter huruf atau angka maksimal sebanyak 30 digit, sesuai dengan besarnya memori pada mikrokontroler yaitu 512 Bytes. Selain itu juga terdapat fasilitas pengingat saat kita melakukan panggilan yang waktunya bisa disetting. Sistem ini menggunakan pengendali mikrontroler ATMega8535 yang menggunakan pesawat telepon berbasis DTMF (*Dual Tone Multiple Frequency*). Dengan adanya alat ini diharapkan dapat memberikan kemudahan untuk pengguna telepon dan juga memperkaya fitur telepon rumah yang selama ini hanya digunakan untuk keperluan komunikasi.

3.2. Blok Diagram Sistem

Blok diagram rangkaian terintegrasi dari rancangan alat ini dapat dilihat pada Gambar 3.1 di bawah ini.



Gambar3.1. Diagram Blok rangkaian Terintegrasi

Prinsip kerja dari diagram blok diatas adalah:

➤ **Relay**

Relay ini berfungsi untuk memutuskan hubungan dengan saluran sentral dan menggantinya dengan menghubungkan rangkaian dengan catudaya lokal.

➤ **Detektor Dering**

Ini berfungsi untuk mendeteksi apakah ada sinyal dering yang dikirimkan oleh sentral yang menunjukkan adanya panggilan masuk.

➤ ***Tone Detektor***

Prinsipnya adalah mendeteksi frekuensi sinyal peringatan dari sentral . Sinyal ini digunakan untuk memindahkan posisi relay ke catudaya lokal sehingga seakan-akan gagang telepon seperti tidak salah letak. Hal ini menyebabkan sentral tidak melakukan pemutusan.

➤ ***DTMF Receiver***

Rangkaian ini berfungsi untuk menerima nada-nada DTMF dari pesawat telepon untuk diolah menjadi output data biner agar bisa diolah oleh mikrokontroler

➤ ***Detektor Hook***

Fungsi dari rangkaian ini dirancang untuk mengetahui posisi dari hook atau gagang telepon apakah terbuka atau tertutup. Prinsip kerja rangkaian ini adalah memanfaatkan resistansi dc dari pesawat telepon pada saat terjadi loop tertutup antara pesawat telepon dan catu lokal.

➤ ***Sistem Mikrokontroler***

Sistem Mikrokontroler ini berfungsi untuk mengontrol setiap rangkaian dalam sistem.

➤ ***Display***

Display digunakan sebagai penampil semua data yang dikeluarkan oleh mikrokontroler. Dalam hal ini digunakan LCD

➤ ***RTC***

Rangkaian *Real Time Clock* (RTC) digunakan untuk perhitungan detik, menit, jam, tanggal, bulan, dan tahun. Rangkaian ini digunakan untuk fasilitas memo menggunakan IC DS1307.

➤ **Buzzer**

Berfungsi untuk menghasilkan dering pada saat salah letak gagang dan pada fasilitas memo.

➤ **Pesawat Telepon**

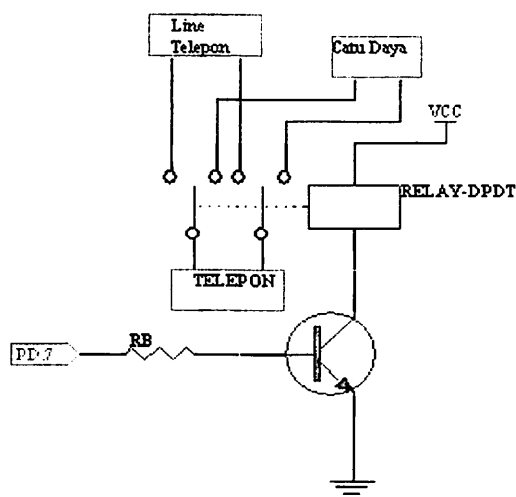
Sebagai komponen utama alat yang dirancang. Keypadnya sebagai input dari alat.

3.3. Perancangan *Hardware*

Pada bagian ini akan diuraikan rancangan tiap tiap *hardware* yang membentuk sistem secara keseluruhan yang meliputi prinsip kerja dan perhitungan masing masing bagian *hardware*

3.3.1. Rangkaian *Relay*

Relay yang digunakan adalah relay DPDT. Prinsip kerja dari rangkaian ini adalah mendeteksi arus listrik yang melewati kumparan magnet pada *relay* untuk proses membuka dan menutupnya *relay* yang akan menghubungkan dan memutuskan rangkaian keseluruhan dengan pesawat telepon atau sentral telepon



Gambar 3.2. Rangkaian *Relay*

Besarnya V_{cc} adalah 5 V. Hambatan dari relay dari pengukuran adalah sebesar 300Ω . Sehingga besarnya arus pada kolektor (I_C) adalah $I_C = \frac{5}{300} = 0,0166A$. Besarnya β_{dc} dari transistor adalah 200 sehingga besarnya arus basis adalah $I_B = \frac{0,0166}{200} = 83\mu A$. Dan besarnya resistor yang digunakan adalah $\frac{5}{83 \times 10^{-6} A} = 60240\Omega$

Pada saat tegangan dari mikrokontroler aktif maka tegangan itu akan membias basis dari transistor sehingga transistor dalam keadaan jenuh dan arus yang berasal dari V_{cc} akan mengalir menuju ke *ground*. Pada saat arus mengalir kumparan akan menimbulkan medan magnet yang akan menarik *switch* pada *relay* sehingga *switch* akan tertarik. Sebaliknya jika tidak ada tegangan maka *switch* akan menutup.

3.3.2. Rangkaian Detektor Dering Sentral Telepon

Prinsip kerja dari rangkaian ini adalah mendeteksi tegangan AC yang dikirimkan oleh sentral untuk memberitahukan bahwa ada permintaan sambungan yang ditujukan pada pesawat telepon tujuan. Kemudian tegangan yang sudah disearahkan diberikan tahanan untuk membatasi arus yang diinginkan yang akan membias *photo dioda opto coupler*. *Capasitor* (C1) didepan jembatan dioda berfungsi sebagai kopling untuk menahan tegangan dc agar tidak ikut terdeteksi oleh rangkaian. Prinsip kerjanya adalah capasitor akan terhubung jika ada frekuensi dimana kondisis dalam keadaan AC, dan *capasitor* akan terbuka jika tidak ada frekuensi yang masuk dimana kondisi ini adalah pada keadaan DC.

Saat sinyal *ringing* terdeteksi rangkaian maka tegangan tersebut disearahkan menjadi tegangan dc oleh jembatan dioda. Dengan mengambil rata – rata tegangan ringing yang dikirim adalah $90 V_p$ maka tegangan dc dapat diketahui dengan perhitungan :

$$\begin{aligned} V_{dc} &= \frac{2.V_p}{\pi} \\ &= \frac{2.90}{\pi} \\ &= 57,3248 \text{ Volt} \end{aligned}$$

Berdasarkan data yang ada atau hasil dari pengukuran arus mengalir pada *photo dioda* sebesar 10mA dan tegangan dioda V_F adalah 1,5V sehingga tahanan R dihitung sebagai berikut

$$\begin{aligned} R &= \frac{V_{dc} - V_F}{I} \\ R &= \frac{57,3248 - 1,5}{10 \times 10^{-3}} \end{aligned}$$

$$R = 5582,48 \Omega$$

$$P = I_B^2 \times R_B$$

$$P = (10 \times 10^{-3})^2 \times 5582,48$$

$$P = 0,55W$$

Dari perhitungan di atas tahanan R dipilih yang mempunyai nilai yang mendekati perhitungan yaitu sebesar $5K5 \Omega$ / 0,5 watt, pada saat *photo*

dioda terbias sebesar 10 mA, arus I_C transistor dapat diketahui dengan perbandingan transfer arus (CTR) :

$$I_C = I_F \times CTR$$

$$I_C = 10 \times 10^{-3} \times 20\%$$

$$I_C = 2 \text{ mA}$$

sedangkan resistor *pull up* R_C dapat dicari dengan memberikan nilai V_{CE} adalah tegangan maksimal yang dapat dideteksi oleh mikrokontroler sebagai logika rendah (V_{IL}) yaitu 0,9 volt. perhitungan sebagai berikut :

$$R = \frac{V_{CC} - V_{CE}}{I_{C \max}}$$

$$R_C = \frac{5 - 0,9}{2 \times 10^{-3}}$$

$$R_C = \frac{4,1}{2 \times 10^{-3}}$$

$$R_C = 2050 \ \Omega$$

menyesuaikan harga tahanan yang ada di pasaran, maka tahanan yang dipilih adalah 2200 Ω .

Pada saat tidak ada panggilan maka tidak ada sinyal tegangan AC yang terdeteksi, *photo dioda* tidak mendapat arus (I_F) untuk membias *photo transistor* pada kondisi ini tidak ada I_C yang mengalir pada R_C .

$$I_{C(opto)} = I_F \times CTR$$

$$I_{C(opto)} = 0 \times 20\%$$

$$I_{C(opto)} = 0 \text{ Ampere}$$

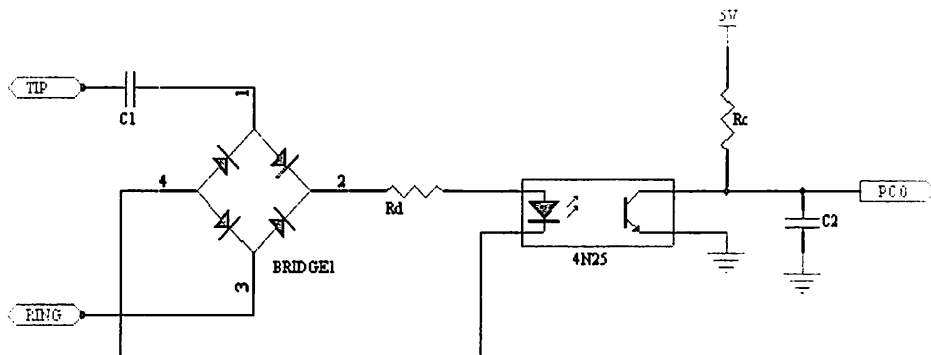
Dengan nilai $I_C = 0$ A, sehingga V_{CE} sebagai tegangan yang dideteksi oleh mikrokontroler dapat diketahui sebesar :

$$V_{CE} = V_{CC} - I_C R_C$$

$$V_{CE} = 5 - 0$$

$$V_{CE} = 5 \text{ Volt}$$

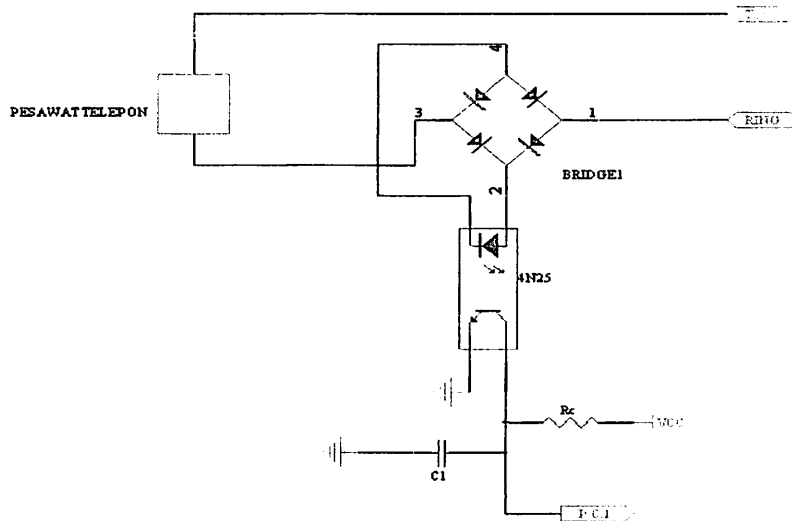
Tegangan tersebut akan dideteksi sebagai sinyal kondisi logika tinggi.



Gambar 3.3. Rangkaian Detektor Dering

3.3.3. Rangkaian Detektor Hook

Fungsi dari rangkaian ini dirancang untuk mengetahui posisi dari *hook* atau gagang dari pesawat telepon dengan menggunakan tegangan lokal. Prinsip kerja dari rangkaian ini adalah memanfaatkan resistansi dc dari pesawat telepon pada saat terjadi loop tertutup antara pesawat telepon catu lokal. Saat *hook* tutup resistansi dc telepon akan bernilai minimal 30 k Ω .



Gambar 3.4 : Rangkaian Detektor Hook

Dari gambar rangkaian diatas maka dapat dihitung yaitu I_{opto} dibuat sebesar 1 mA dengan ketentuan $I_{max\ opto} = 100\ mA$ dibuat faktor keamanan 100 kali.

$$I_{opto} = \frac{100mA}{100}$$

$$= 1\ mA$$

Sedangkan untuk V_{CE} drop tegangan ditetapkan sebesar 0,8 Volt

$$V_{RC} = V_{CC} - V_{CE}$$

$$= 5 - 0,8$$

$$= 4,2\ volt$$

$$R_c = \frac{V_{RC}}{I_{OPTO}}$$

$$= \frac{4,2}{1mA}$$

$$= 4200\ \Omega$$

dengan menyesuaikan harga tahanan yang ada di pasaran, maka tahanan yang dipilih adalah 4,7 K Ω .

$$\begin{aligned}P_{RC} &= I_{OPTO} \times V_{RC} \\&= 1 \text{ mA} \times 4,2 \\&= 4,2 \text{ mw}\end{aligned}$$

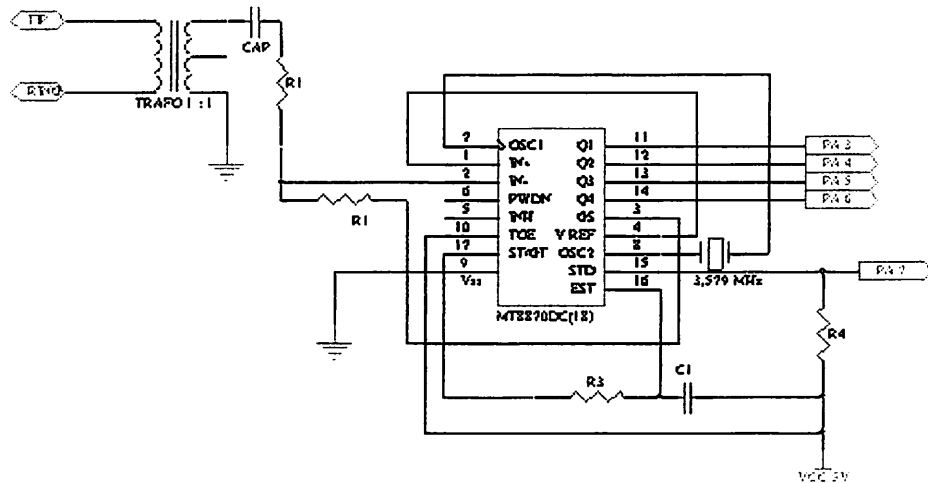
Dari hasil perhitungan diatas maka tahanan R_C dipilih 4,7 K Ω / $\frac{1}{2}$ Watt.

3.3.4. Rangkaian *DTMF Receiver*

Rangkaian DTMF berfungsi untuk menerima sinyal DTMF yang dikirim oleh pesawat telepon sebagai sarana komunikasi dengan sentral telepon untuk mengirimkan nomor tujuan panggilan. Pada alat ini rangkaian ini ditambahkan fungsinya sebagai sarana untuk menulis karakter (*alphabet* dan angka) untuk disimpan sebagai memo dalam memori..

Pada rangkaian *DTMF Receiver*,komponen yang dipakai adalah IC MT8870. Rangkaian ini menggunakan konfigurasi *single ended* dengan R₁ dan R₂ disusun sebagai penguat deferensial *inverting* dengan penguatan satu kali dan input *non inverting* terhubung dengan tegangan referensi Dengan komposisi *single ended* ini dimungkinkan untuk merubah nilai penguatan yang sesuai dengan syarat sinyal yang dapat diterima baik oleh IC MT8870.

Untuk rangkaian lengkap penerima dan pengirim sinyal DTMF dapat dilihat pada Gambar 3.5.



Gambar 3.5. Rangkaian Penerima Sinyal DTMF

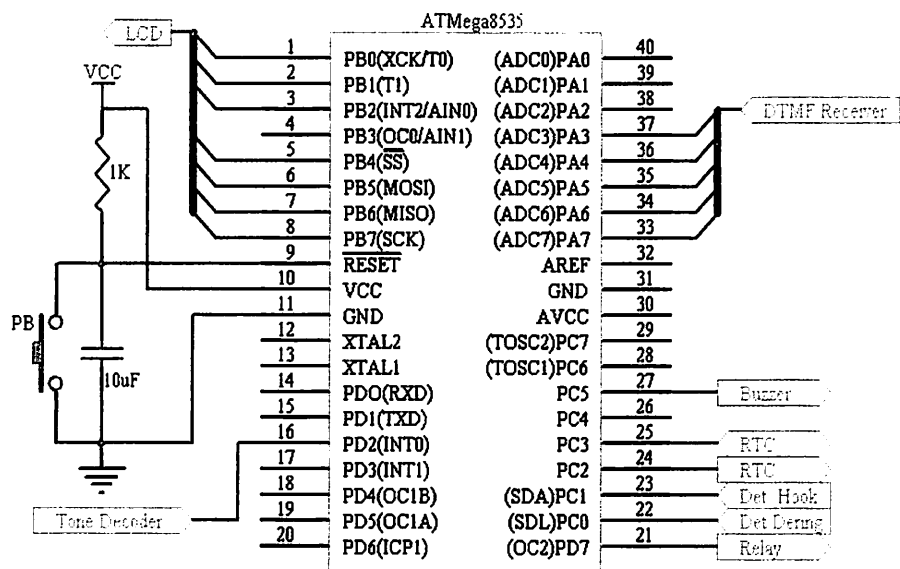
3.3.5. Rancangan Mikrokontroler

Mikrokontroler yang digunakan adalah mikrokontroler ATmega8535. Mikrokontroler ini mempunyai 32 I/O, 10 bit ADC internal dan dilengkapi dengan 8K Byte *Flash Programmable and Erasable Read Only Memory* (Flash PEROM) sebagai tempat menyimpan program. ATmega8535 juga memiliki 512 Bytes EEPROM (*Electrical Erasable Programmable Read Only Memory*) untuk menyimpan data program. ATmega8535 dalam alat ini berfungsi sebagai pengolah data utama.

Hubungan pin pin mikrokontroler pada alat sebagai berikut:

1. PB.0-PB.2 dan PB.4-PB.7 dihubungkan ke pin LCD
2. PA.3-PA.7 dihubungkan ke pin *DTMF Receiver*
3. PC.2 dan PC.3 dihubungkan ke pin RTC
4. PC.0 dihubungkan ke Detektor Dering
5. PC.1 dihubungkan ke Detektor Hook
6. PC.5 dihubungkan ke *Buzzer*
7. PD.2 dihubungkan ke *Tone Decoder*

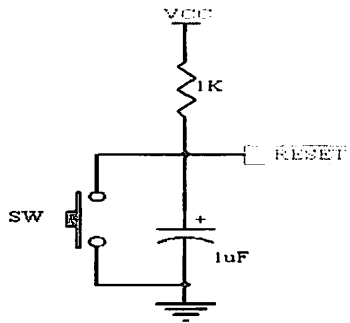
8. PD.7 dihubungkan ke *Relay*
9. Vcc dihubungkan ke +5VOLT
10. GND dihubungkan ke Ground



Gambar 3.6. Rancangan Mikrokontroler ATmega8535

Perancangan Rangkaian Reset.

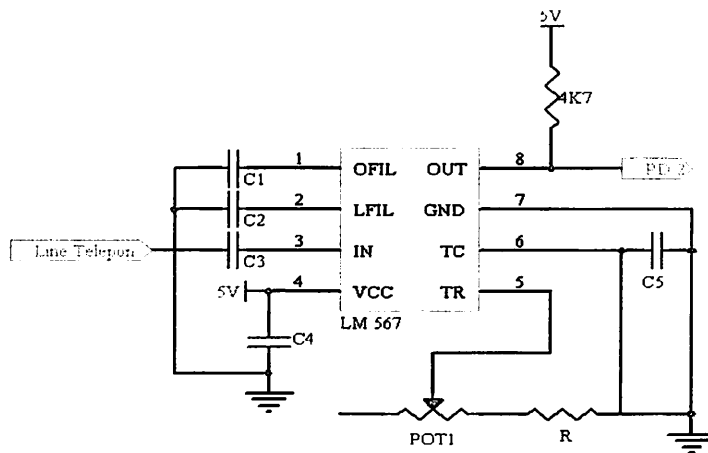
Rangkaian pendukung mikrokontroler adalah rangkaian clock dan reset. Akan tetapi untuk clock pada ATmega8535 kita menggunakan oscilatoir internal sehingga tidak memerlukan rangkaian clock eksternal. Untuk rangkaian reset pada mikrokontroler ATmega8535 merupakan masukan aktif *low* "0" dan dirancang untuk mereset pada saat catu daya dinyalakan (*Power On Reset*). Selain itu juga disediakan *Switch Button* (SW) untuk mereset mikrokontroler ke alamat 0000H secara manual.



Gambar 3.7. Rangkaian Reset Mikrokontroler

3.3.6. Rangkaian Detektor Tone

Rangkaian ini dirancang untuk mengetahui sinyal tone yang dikirim dari sentral. Rancangan rangkaian ini menggunakan LM 567 yang memiliki frekuensi kerja dari 0,01 sampai 500 kHz.



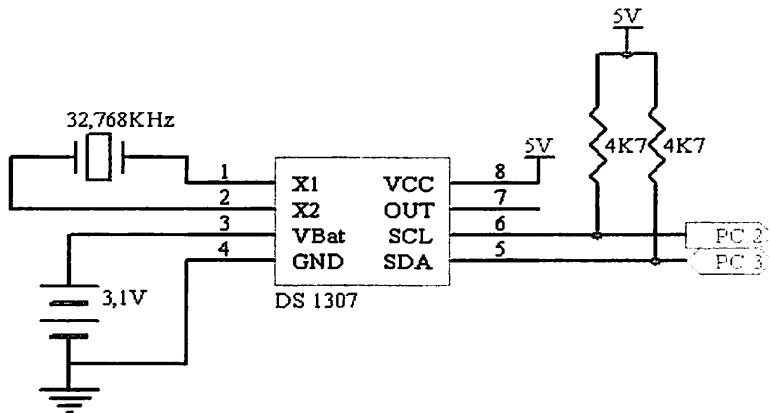
Gambar 3.8. Rangkaian Detektor Tone

Sentral mengirimkan frekuensi 3000Hz saat gagang telepon salah letak. Penerapan rangkaian ini sesuai dengan datasheet yang diberikan, yaitu C1 22uF, C2 22nF, C3 100 nF dan C4 100uF, dan harga C5 yang ditetapkan sebesar 100nF dengan menggunakan frekuensi peringatan dari sentral yang menyatakan bahwa sambungan akan diputus akibat hook yang diangkat maka nilai R dapat dicari

$$f_o = \frac{1}{1,1 \times R \times C}$$

3.3.7. Rangkaian RTC (*Real Time Clock*)

Dalam sistem yang dirancang ini RTC berfungsi sebagai referensi waktu yaitu peripheral yang menyediakan data detik ,menit,jam,tanggal,hari,bulan dan tahun. Data waktu ini nantinya akan diolah oleh mikrokontroler dan ditampilkan pada LCD serta dijadikan sebagai inputan data untuk mengatur setting waktu pada fasilitas memo. RTC yang dipilih adalah RTC produksi MAXIM yaitu DS1307



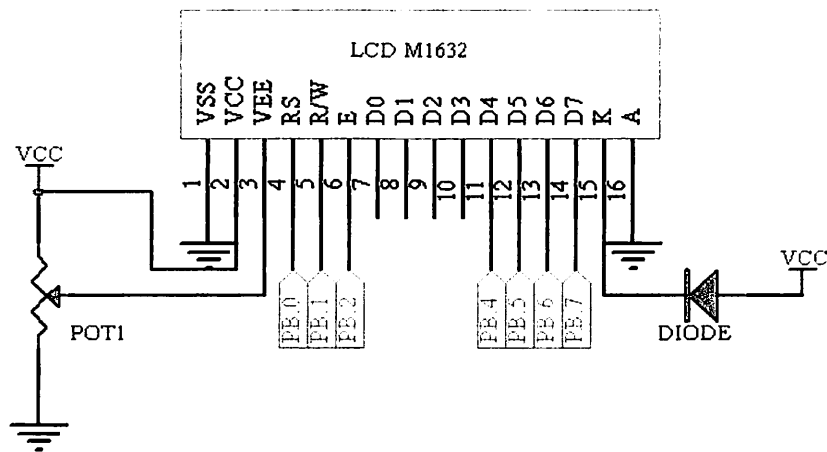
Gambar 3.9. Rangkaian RTC

Dari gambar diatas dapat dilihat bahwa pin SDA dan SCL terhubung dengan mikrokontroler tepatnya pada PC.3 dan PC.2 . Bateri backup yang digunakan adalah betari backup 3,1 Volt CR 2032 yang dapat bertahan selama 10 tahun. Kristal yang digunakan adalah *Standart Quartz Crystal* dengan nilai 32,768KHz.

3.3.8. Rangkaian LCD

Untuk tampilan digunakan LCD *Dot Matrik* 2x16 karakter. Sinyal sinyal yang diperlukan oleh LCD adalah RS dan *Enable*. Sinyal RS dan

Enable digunakan sebagai input yang outputnya dipakai untuk mengaktifkan LCD. LCD akan aktif apabila mikrokontroler memberikan interaksi tulis pada alamat LCD. Saat kondisi RS, *Don't care* dan *Enable* "0", maka LCD tetap pada kondisi semula. Pengiriman data ke LCD dilakukan saat RS berlogika "0" dan *Enable* berlogika "1". Instruksi dikirim pada LCD bila keadaan RS "1" dan *Enable* "1".



Gambar 3.10. Rangkaian LCD

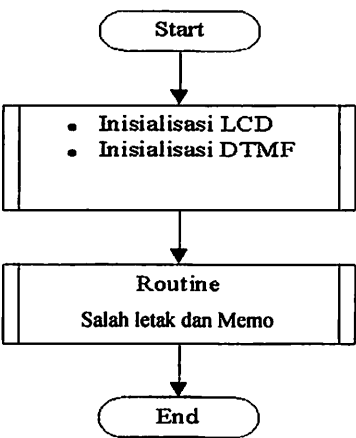
3.4. Perencanaan *Software* / Perangkat Lunak

Selayaknya sebagai komponen pengendali / *controler* pada alat yang akan dibuat ini khususnya pada komponen mikrokontroler ATmega8535 membutuhkan *software* / perangkat lunak dalam bentuk bahasa pemrograman agar tujuan yang diharapkan dari pembuatan alat ini bisa terpenuhi. Untuk keperluan tersebut pada pembuatan alat ini digunakan bahasa C dalam pemrogramannya. Agar mempermudah dalam pembuatan dan pengoreksian terhadap program yang dibuat maka sebelum program dikerjakan dibuat dahulu gambaran alur program yang akan dikerjakan dan program dibuat dalam bentuk sub program / *routine* yang

menangani bagian – bagian dari rangkaian – rangkaian yang telah dibuat. Pembuatan program akan dimulai dengan *looping* program utama yang isinya adalah *scanning* terhadap *interface – interface* yang dikehendaki yaitu hook dan detektor tegangan *line* telepon, keypad telepon untuk proses *memo* serta sub rutin kontrol *ringing* panggilan dari sentral. Masing – masing sub program akan dibuat secara terpisah sehingga mempermudah pembuatannya.

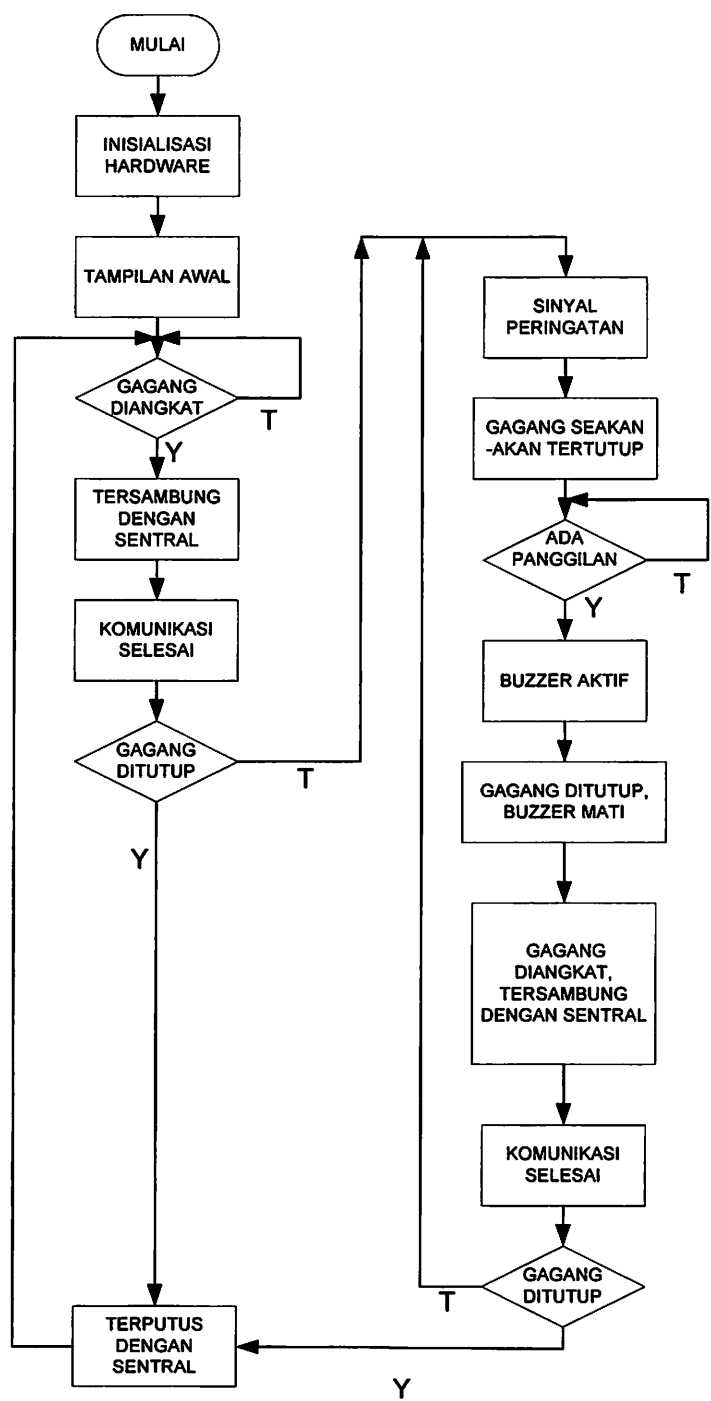
3.4.1. Sub Program Inisialisasi

Pada bagian ini dilakukan inisialisasi terhadap semua komponen yang memerlukan pengenalan dan setting awal terhadap komponen itu sendiri.. Inisialisasi ini dilakukan agar komponen – komponen yang perlu diinisialisasi tersebut dapat bekerja sesuai dengan karakter yang dimilikinya dan sesuai dengan yang kita inginkan.



Gambar 3.11. Diagram Alir Program Utama

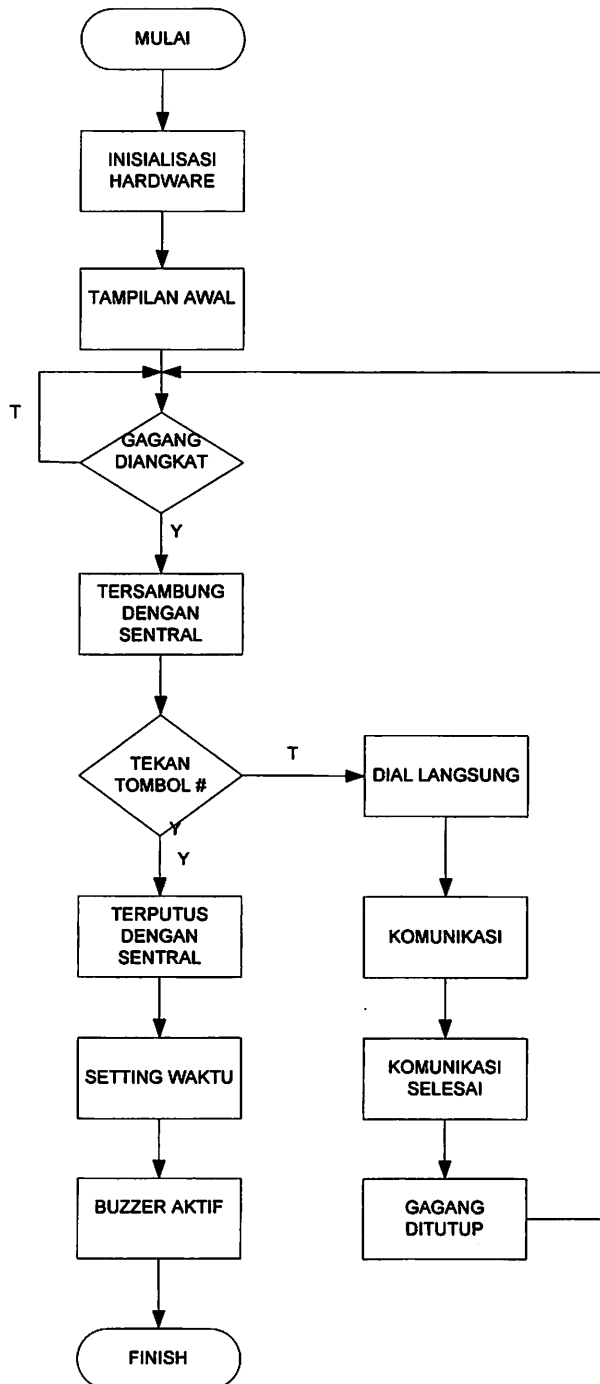
3.4.2 Sub Program Detektor Salah Letak Gagang Telepon



Gambar 3.12. Diagram Alir Program Detektor Salah Letak Gagang Telepon

3.4.3 Sub Program Memo

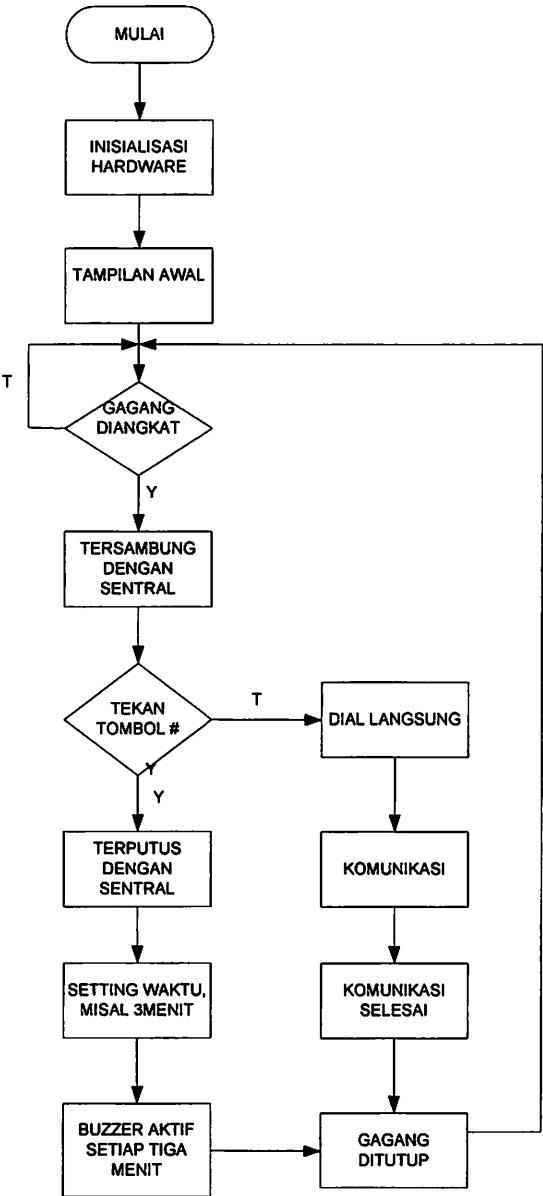
Sub program ini berisi tentang proses untuk mensetting waktu memo yang akan ditampilkan ke LCD



Gambar 3.13 : Diagram Alir Memo

3.4.4. Sub Program Pengingat Saat Melakukan Panggilan

Sub Program ini berisi tentang diagram alir untuk mensetting waktu pengingat



Gambar 3.14. Diagram Alir Pengingat Saat Melakukan Panggilan

BAB IV

PENGUJIAN ALAT

Pengujian alat ini dilakukan untuk mengetahui kerja dari rangkaian baik rangkaian secara sub rangkaian maupun rangkaian yang telah terintegrasi antara satu dengan yang yang lain. Dalam pengujian alat dilakukan dua hal yaitu pengujian perangkat keras dan pengujian memo. Dengan pengujian ini diharapkan rangkaian yang dirancang dapat dipenuhi.

Bab ini menguraikan tentang bagian alat yang diuji, tujuan pengujian, langkah – langkah pengujian dan hasil dari pengujian atau kesimpulan yang menunjukkan unjuk kerja dari tiap – tiap bagian alat.

4.1. Pengujian Perangkat Keras

Pengujian perangkat keras akan dilakukan terhadap rangkaian DTMF *receiver, tone detector*, detektor *ringing* dan detektor *hook*. Adapun tujuan pengujian, peralatan yang digunakan, langkah percobaan serta hasil percobaan dijelaskan pada tiap sub bab.

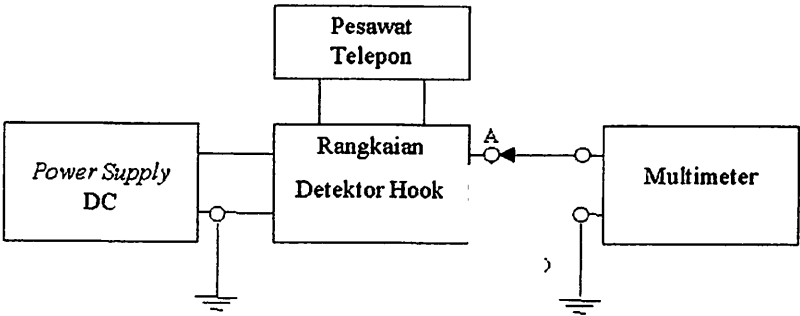
4.1.1. Pengujian Hook

Tujuan pengujian rangkaian ini adalah untuk mengetahui posisi dari *hook* apakah terangkat atau tertutup

4.1.1.1. Peralatan Yang Digunakan

1. 1 buah Multimeter DT-830B
2. 1 buah *Power Supply* DC
3. 1 buah Pesawat Telepon
4. Rangkaian detektor *hook*

4.1.1.2. Gambar Pengujian



Gambar 4.1 Blok Diagram Pengujian Detektor Hook

4.1.1.3. Langkah pengujian

- 1. Rangkai pengujian seperti Gambar 4.1 dengan rangkaian detektor *hook* tergambar pada lampiran gambar.
- 2. Hidupkan *Power Supply*.
- 3. Kemudian lakukan pengukuran untuk pengujian tegangan pada output dari *detector hook* dengan colok positif (+) pada *output detector hook* dan colok *negative* (-) pada *ground*.
- 4. Lakukan pengukuran yang sama dengan langkah diatas tetapi dengan kondisi *hook* dalam keadaan terangkat (*off Hook*)

4.1.1.4. Hasil Percobaan

Pengujian Detektor *Hook*

Tabel 4.1. Hasil Pengujian Tegangan Keluaran Detektor *Hook*

Nama Pengujian	Penguku ran1	Penguku ran2	Penguku ran3	Rata rata	Error
VCE saat hook tertutup	4,9V	4,9V	4,9V	4,9V	2%
VCE saat hook terangkat	0,7V	0,7V	0,7V	0,7V	14%

4.1.1.5. Kesimpulan

Rangkaian detektor hook dapat berfungsi mendekati nilai presentasi perencanaan, walaupun terdapat ketidaksamaan antara nilai perencanaan dan pengukuran hal ini disebabkan pemilihan komponen tahanan yang secara fisik tidak tepat sama dengan yang direncanakan tetapi memilih nilai komponen yang paling mendekati dengan yang direncanakan

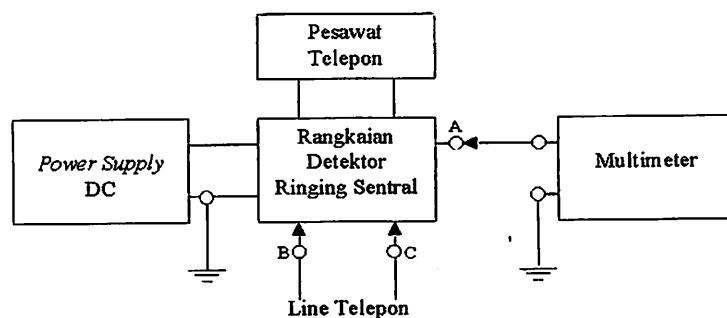
4.1.2. Pengujian Detektor *Ringing* Telepon

Rangkaian detector dering ini berfungsi untuk mendeteksi tegangan AC yang dikirimkan oleh sentral untuk memberitahukan bahwa ada permintaan sambungan untuk pesawat telepon tujuan.

4.1.2.1. Peralatan yang digunakan

1. 1 buah Multimeter DT-830B
2. 1 buah *Power Supply* DC
3. 1 buah Pesawat Telepon
4. *Line* Telepon
5. Rangkaian detektor *ringing* sentral

4.1.2.2. Gambar pengujian



Gambar 4.2. Blok Diagram Pengujian Detektor Ring

4.1.2.3. Langkah pengujian

- 1. Rangkai pengujian seperti Gambar 4.4. dengan gambar rangkaian detektor dering sentral tergambar pada lampiran gambar.
- 2. Hidupkan *Power Supply*.
- 3. Berikan panggilan pada pesawat telepon (bisa menggunakan HP)
- 4. Ukur tegangan keluaran pada saat ada ringing dan saat tidak ada *ringing*.

4.1.2.4.Hasil Pengujian

Pengujian Detektor Dering

Tabel 4.2. Hasil Pengujian Keluaran Rangkaian Detektor *Ringing* Sentral

Dering	Pengukuran1	Pengukuran2	Pengukuran3	Rata Rata	Error
Tidak ada	5V	5V	5V	5V	0%
Ada	0,04V	0,04V	0,04V	0,04V	0,8%

4.1.2.5.Kesimpulan

Rangkaian detektor dering dapat bekerja baik, memberikan respon sesuai yang diharapkan pada saat ada dering panggilan masuk ke pesawat telepon..

4.1.3.Pengujian Rangkaian DTMF

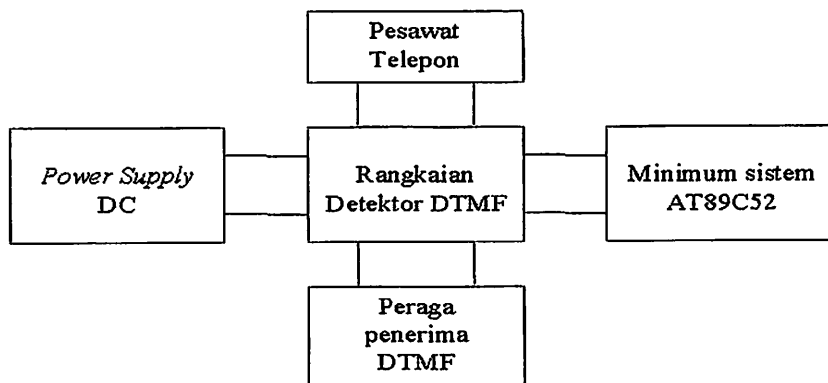
Pengujian penerima dan pengirim nada DTMF terlaksana pada satu rangkaian pengujian dengan menerima nada dari telepon kemudian dikirim kembali

4.1.3.1.Peralatan Yang Digunakan

- 1. 1 buah *Power Supply* DC

2. 1 buah pesawat telepon
3. 1 set minimum sistem ATmega8535
4. Rangkaian detektor DTMF
5. Rangkaian pengirim dan penerima nada DTMF

4.1.3.2. Gambar Diagram Pengujian



Gambar 4.3 : Diagram Pengujian Penerima DTMF

4.1.3.3. Langkah Pengujian

1. Buat program uji seperti pada lampiran.
2. *Compile* program untuk diisikan pada IC ATmega8535
3. Susun rangkaian pengujian seperti yang terlihat pada Gambar 4.6 di atas.
4. Hidupkan *Power Supply*
5. Tekan tombol – tombol pada pesawat telepon, nomornya akan tertampil pada layar LCD

4.1.3.4.Hasil Pengujian

Tabel 4.3. Hasil Pengujian Penerima Nada DTMF

Tombol yang ditekan	Angka tertampil di LCD
1	1
2	2
3	3
4	4
5	5
6	6
7	7
8	8
9	9
0	10
*	11
#	12

4.1.3.5.Kesimpulan

Dari pengujian rangkaian yang dirancang dapat bekerja sesuai dengan rancangan, dapat menerima nada DTMF yang terkirim dari pesawat telepon.

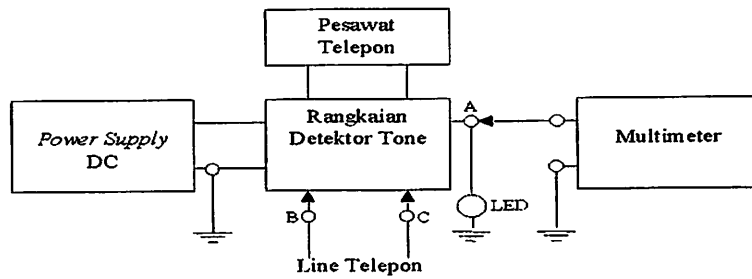
4.1.4. Pengujian Detektor *Tone*

Rangkaian detector *tone* ini berfungsi untuk mendeteksi frekuensi peringatan tegangan AC yang dikirimkan oleh sentral apabila terjadi salah peletakan gagang telepon.

4.1.4.1. Peralatan yang dipakai

- 1. 1 buah *Power Supply* DC
- 2. 1 buah Multimeter DT-830B
- 3. Rangkaian detektor tone

4.1.4.2. Gambar Pengujian



Gambar 4.4. Pengujian Detektor Tone

4.1.4.3. Langkah Pengujian

1. Susun rangkaian seperti pada gambar 4.9.
2. Hidupkan *Power Supply*
3. Ukur tegangan pada kaki 8 IC LM 567 dengan menggunakan multimeter.
4. Angkat handset telepon, biarkan sampai terdengar nada peringatan salah peletakan gagang telepon ($f = 3000\text{Hz}$)
5. Atur potensiometer sehingga tegangan terukur sama dengan 0 volt

4.1.4.4. Hasil Pengujian

Tabel 4.4. Hasil pengujian rangkaian detektor salah letak gagang telepon

Frekuensi	Logika
3000Hz	0
Selain 3000Hz	1

4.1.4.5. Kesimpulan

Dari pengujian diketahui bahwa rangkaian detektor tone dapat bekerja dengan baik mendeteksi frekuensi yang dikeluarkan oleh sentral telepon untuk memberikan peringatan bahwa terjadi kesalahan peletakan gagang telepon.

4.1.5. Pengujian LCD

Tujuan pengujian LCD adalah untuk mengetahui keadaan LCD tersebut sebagai penampil kerja dari rangkaian.

4.1.5.1. Peralatan Yang Digunakan

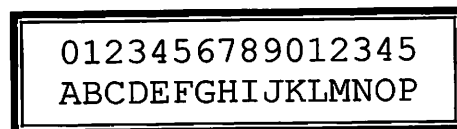
1. 1 set minimum sistem mikrokontroler ATmega8535.
2. 1 buah *Power Supply* DC.
3. 1 unit komputer
4. 1 set mikrokontroler *writer*.

4.1.5.2. Langkah Pengujian

1. Hubungkan catu daya *Power Supply* pada minimum sistem mikrokontroler ATmega8535
2. Buat program pengujian seperti pada lampiran
3. *Compile* program pengujian
4. Isikan ke mikrokontroler ATmega8535
5. Hidupkan *Power Supply*
6. Catat hasil yang ditampilkan pada LCD

4.1.5.3. Hasil Pengujian

Hasil pengujian akan ditampilkan pada layar LCD sesuai dengan tulisan yang ingin di tampilkan



Gambar 4.5. Hasil Pengujian LCD

4.1.5.4. Kesimpulan

Dari komponen LCD yang dipakai untuk unit penampil dapat bekerja dengan baik yaitu dapat menampilkan 16 karakter di baris atas dan 16 karakter di baris bawah.

4.2. Pengujian *Memo* Dan Pengingat Saat Selakukan Panggilan

1. Rangkai alat dengan line telepon dan pesawat telepon
2. Hidupkan *Power Supply*
3. Tampilan utama akan muncul

Standby.....
00:00:00 00Err00

4. Angkat *handset* telepon dan tekan # maka akan muncul tampilan menu

1JM 2LM 3MB 4AL
*EXIT

5. Tekan tombol 2 untuk melihat memo yang ada dan tekan tombol 3 untuk membuat memo baru setelah itu tekan # untuk menyimpan atau * untuk keluar dari menu.
6. Sedangkan untuk pengingat saat melakukan panggilan setelah *handset* diangkat dan menekan # maka tekan tombol 4. Setelah itu set waktu pengingat dan tekan # untuk menyimpan.

BAB V

PENUTUP

5.1. Kesimpulan

Dari hasil perancangan dan pengujian alat detektor salah letak gagang telepon yang mempunyai fasilitas memo dan pengingat saat melakukan panggilan dapat diambil kesimpulan sebagai berikut:

1. Setiap rangkaian yang dirancang sesuai dengan hasil yang diharapkan yaitu dapat memasukkan huruf dan angka, dapat mendeteksi adanya dering, hook terangkat atau tertutup dan dapat mendeteksi frekuensi peringatan dari sentral jika gagang telepon salah letak.
2. Didalam pengujian detektor *hook* saat *hook* tertutup *error*nya sebesar 2% dan saat terangkat *error*nya 14% tetapi masih bisa dibaca *high* atau *low* oleh mikrokontroler sedangkan pada pengujian detektor dering pada saat ada dering terdapat *error* sebesar 0,8% yang tidak berpengaruh pada masukan mikrokontroler.

5.2. Saran

Untuk menyempurnakan kemampuan alat yang sudah dibuat pada skripsi ini, maka ada beberapa hal yang perlu diperhatikan yaitu:

1. Hendaknya juga disertakan fasilitas-fasilitas lain yang lebih lengkap seperti buku telepon elektronik, sms dan ID *caller* , sehingga kemudahan dalam hal berkomunikasi khususnya komunikasi dengan telepon rumah terdapat dalam satu perangkat.
2. Penggunaan tipe memori yang lebih tinggi dapat memperbanyak fasilitas penyimpanan memo, nama dan nomor telepon.

DAFTAR PUSTAKA

Buku:

- [1] Albert Paul Malvino, Ir. Alb. Joko Santoso MT, Prinsip-prinsip Elektronika, Salemba Teknika, Jakarta, 2003.
- [2] Wasito S, Vademekum Elektronika, Edisi Kedua, PT. Gramedia Pustaka Umum, Jakarta, 1995.
- [3] Moh. Ibnu Malik & Anistardi, Bereksperimen dengan Mikrokontroler 8031, PT. Elex Media Komputindo, Jakarta, 1997.
- [4] Lab.Pemeliharaan Dan Perbaikan Perancangan Elektronika, Institut Teknologi Nasional Malang,Malang,2006
- [6] Lingga Wardhana, Belajar Sendiri Mikrokontroler AVR seri ATmega8535, Simulasi,Hardware dan Aplkasi,C.VAndi Offset, Yogyakarta,2006

Websites:

- [7] www.datasheetcatalog.com
- [8] www.atmel.com
- [9] www.national.net
- [10] www.maxim-ic.com

DAFTAR ACUAN

1. Scweber,1988: 310-325
2. Sumber: Suhana dan Shigeki Shoji, 1994:33
3. Datasheet Atmel ATMega8535
4. Datasheet National Semiconductor, 1999
5. Data Sheet Mitel Semiconductor,1995
6. Datasheet Dallas Semiconductor
7. Datasheet Seiko Instrument LCD, 1987
8. Vademekum Elektronika
9. Malvino, Prinsip – Prinsip Elektronika

LAMPIRAN LAMPIRAN



INSTITUT TEKNOLOGI NASIONAL
Jl. Raya Karanglo Km 2
MALANG

FORM BIMBINGAN SKRIPSI

Nama :Lalu Riyadussholihin
NIM :02.17.093
Masa Bimbingan :10 Maret 2007 s/d 10 September 2007
Judul :Perancangan Dan Pembuatan Detektor Salah Letak Gagang
Telepon Dilengkapi Dengan Fasilitas Memo Dan Pengingat Saat
Melakukan Panggilan Berbasis Mikrokontroler ATMega8535

No	Tanggal	Uraian	Paraf
1	5/07	-Tupian, batasan masalah	
2		di perbaiki (Bab I)	
3		- Bab II	
4		- Ref. diambungkan	
5		- Bab Diagram Sistem	
6		di sempurnakan.	
7	6/07	See Bab II	
8		- Lengkapi Bab IV dst.	
9		Diagram Analisa	
10		Simulasi awal.	

3/07 See. di perbaiki

Malang, 2007
Dosen Pembimbing

(Ir. Purwanto,MS)

NIP. 131574847

Form S-4



INSTITUT TEKNOLOGI NASIONAL
Jl. Raya Karanglo Km 2
MALANG

FORM BIMBINGAN SKRIPSI

Nama :Lalu Riyadussholihin
NIM :02.17.093
Masa Bimbingan :10 Maret 2007 s/d 10 September 2007
Judul :Perancangan Dan Pembuatan Detektor Salah Letak Gagang
Telepon Dilengkapi Dengan Fasilitas Memo Dan Pengingat Saat
Melakukan Panggilan Berbasis Mikrokontroler ATmega8535

No	Tanggal	Uraian	Paraf
1	10/8	Bab I, II, III	A
2		Metodologi	A
3		Perancangan Rysan	A
4		Bab IV,	A
5		Perancangan Rysan	A
6		Hardware & Software	A
7		Bab V	A
8		Revisi Makalah	A
9		Acc Kompre	A
10			

Malang, 2007
Dosen Pembimbing

(M. Ashar, ST, MT)

1010560408



Form S-4



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

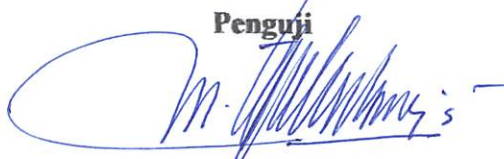
LEMBAR PERBAIKAN SKRIPSI

Nama : Lalu Riyadussolihin
Nim : 02.17.093
Jurusan : Teknik Elektro S1
Konsentrasi : Teknik Elektronika
Judul : "PERANCANGAN DAN PEMBUATAN DETEKTOR
SALAH LETAK GAGANG TELEPON YANG
MEMPUNYAI FASILITAS MEMO BERBASIS
MIKROKONTROLER ATMEGA 8535"
Hari/Tgl Skripsi : Selasa, 4 September 2007

No.	Materi Perbaikan	Paraf
1.	Sebaiknya pengujian ditambahkan nilai errornya dan dimasukkan dalam kesimpulan	
2	Tulisan tugas akhir harap dirubah skripsi pada bab I	

Diperiksa / Disetujui


Penguji



Ir. Teguh Herbasuki, MT
NIP.Y. 1038900209

Mengetahui

Dosen Pembimbing I

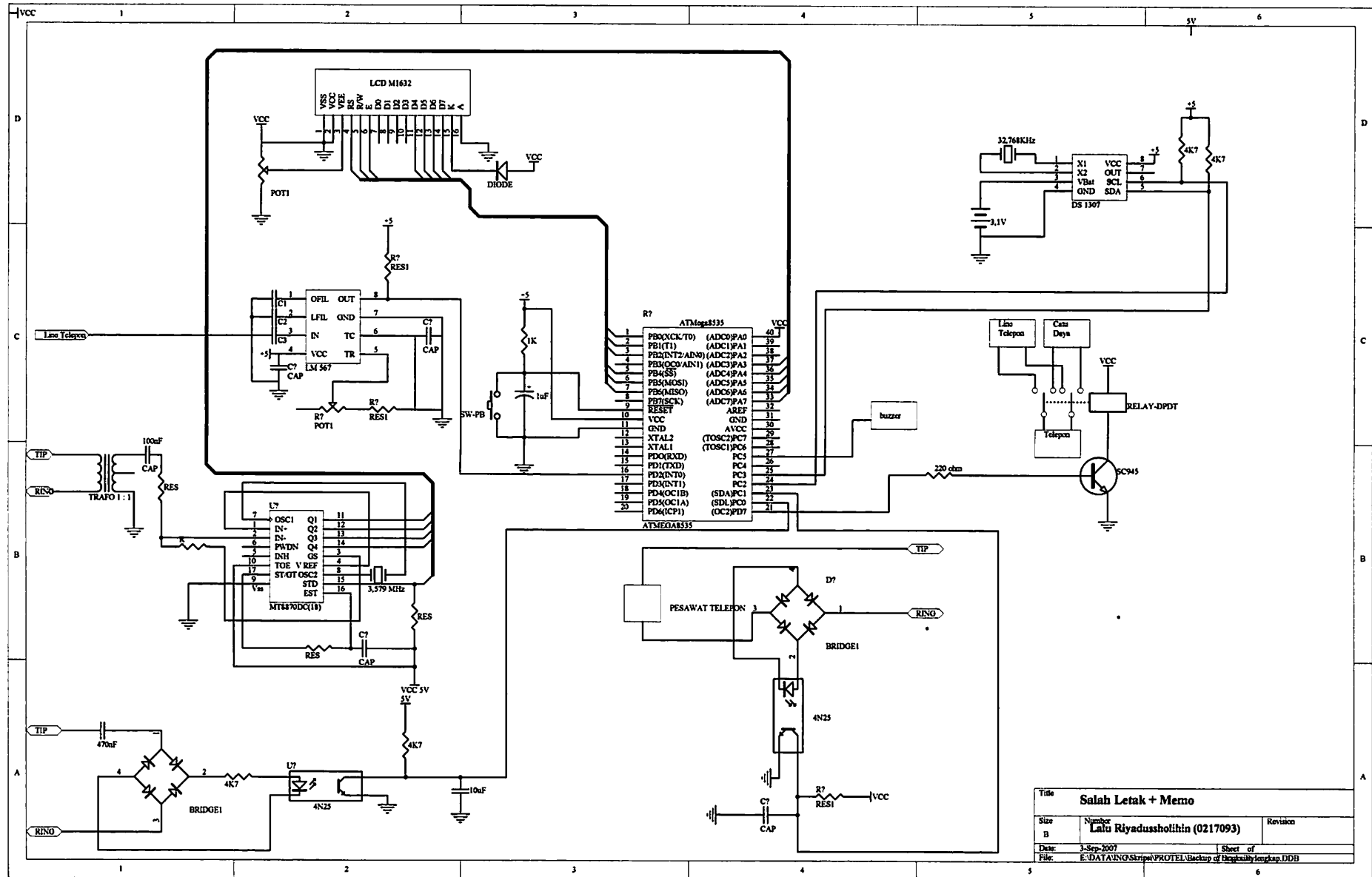


Ir. Purwanto, MS
NIP.P.131574847

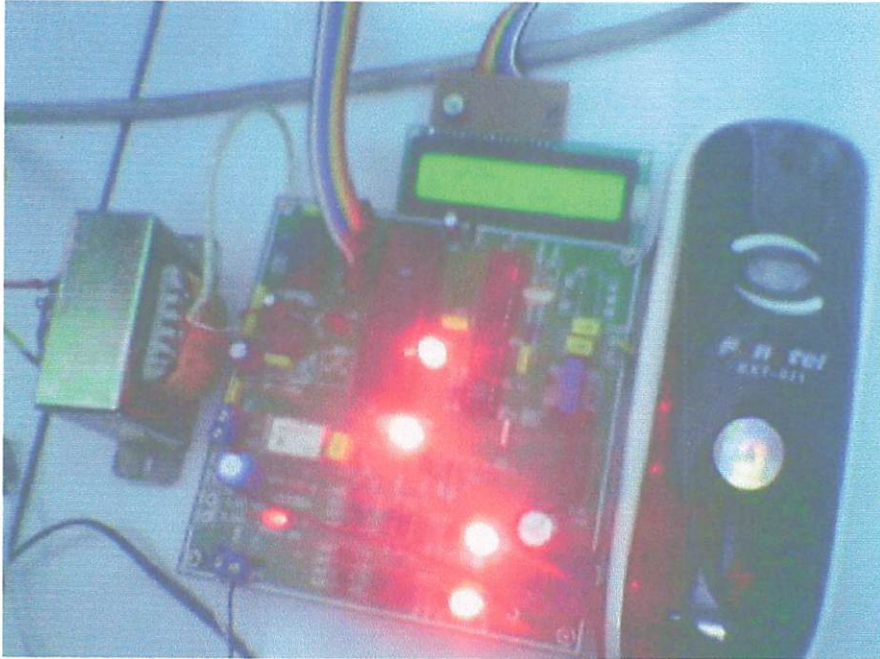
Dosen Pembimbing II



M. Ashar, ST. MT
NIP. 1030500408



Gambar Alat Keseluruhan



Gambar Alat Keseluruhan



Tabel Karakteristik signaling

Jenis	Standart		
<i>On Hook</i> (tak terpakai)	Saluran open sirkuit dan resistansi dc minimum adalah 30 k Ω		
<i>Off Hook</i> (terpakai)	Saluran sirkuit tertutup dan resistansi dc maksimum 200 Ω		
Tegangan Baterai	48 Volt		
Arus Kerja	20 – 80 mA, 40 mA typical		
Resistansi teg. pelanggan	0 – 1300 Ω , 3600 Ω (max)		
Loop Loos	8 dB (typical), 17 dB (max)		
Tegangan ringing	90 Vrms, 20 Hz (typical), 2 s on, 4 s off		
Dialing pulsa			
Kecapatan pulsa	10 pulsa/detik \pm 10%		
<i>Duty Cycle</i>	58 – 64 % break (open)		
Waktu antar digit	600 ms minimum		
Kode pulsa	1 pulsa = 1, 2 pulsa = 2 10 pulsa = 0		
<i>Tone dialing</i>	Menggunakan 2 <i>tone</i> , frekuensi rendah dan tinggi		
<hr/>			
	Frek. Tinggi (Hz)		
Frek. rendah	1209	1336	1477
697	1	2	3
770	4	5	6
852	7	8	9

	941 [0 #
Level tiap <i>tone</i>	- 6 sampai – 4 dBm
Lebar pulsa	50 mS
Waktu antar digit	45 mS minimum
<i>Dial Tone</i>	350 sampai 440 Hz
<i>Busy Tone</i>	480 sampai 620 Hz dengan 60 interupsi permenit

DATASHEET

Features

- High-performance, Low-power AVR® 8-bit Microcontroller
- Advanced RISC Architecture
 - 130 Powerful Instructions – Most Single Clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
 - Up to 16 MIPS Throughput at 16 MHz
 - On-chip 2-cycle Multiplier
- Non-volatile Program and Data Memories
 - 8K Bytes of In-System Self-Programmable Flash
 - Endurance: 10,000 Write/Erase Cycles
 - Optional Boot Code Section with Independent Lock Bits
 - In-System Programming by On-chip Boot Program
 - True Read-While-Write Operation
- 512 Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
- 512 Bytes Internal SRAM
- Programming Lock for Software Security
- Peripheral Features
 - Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
 - One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
 - Real Time Counter with Separate Oscillator
 - Four PWM Channels
 - 8-channel, 10-bit ADC
 - 8 Single-ended Channels
 - 7 Differential Channels for TQFP Package Only
 - 2 Differential Channels with Programmable Gain at 1x, 10x, or 200x for TQFP Package Only
- Byte-oriented Two-wire Serial Interface
- Programmable Serial USART
- Master/Slave SPI Serial Interface
- Programmable Watchdog Timer with Separate On-chip Oscillator
- On-chip Analog Comparator
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated RC Oscillator
 - External and Internal Interrupt Sources
 - Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby and Extended Standby
- Pin Configurations and Packages
 - 32 Programmable I/O Lines
 - 40-pin PDIP, 44-lead TQFP, 44-lead PLCC, and 44-pad MLF
- Operating Voltages
 - 2.7 - 5.5V for ATmega8535L
 - 4.5 - 5.5V for ATmega8535
- Speed Grades
 - 0 - 8 MHz for ATmega8535L
 - 0 - 16 MHz for ATmega8535



8-bit AVR[®] Microcontroller with 8K Bytes In-System Programmable Flash

ATmega8535
ATmega8535L

Preliminary Summary

Rev. 2502ES-AVR-12/03

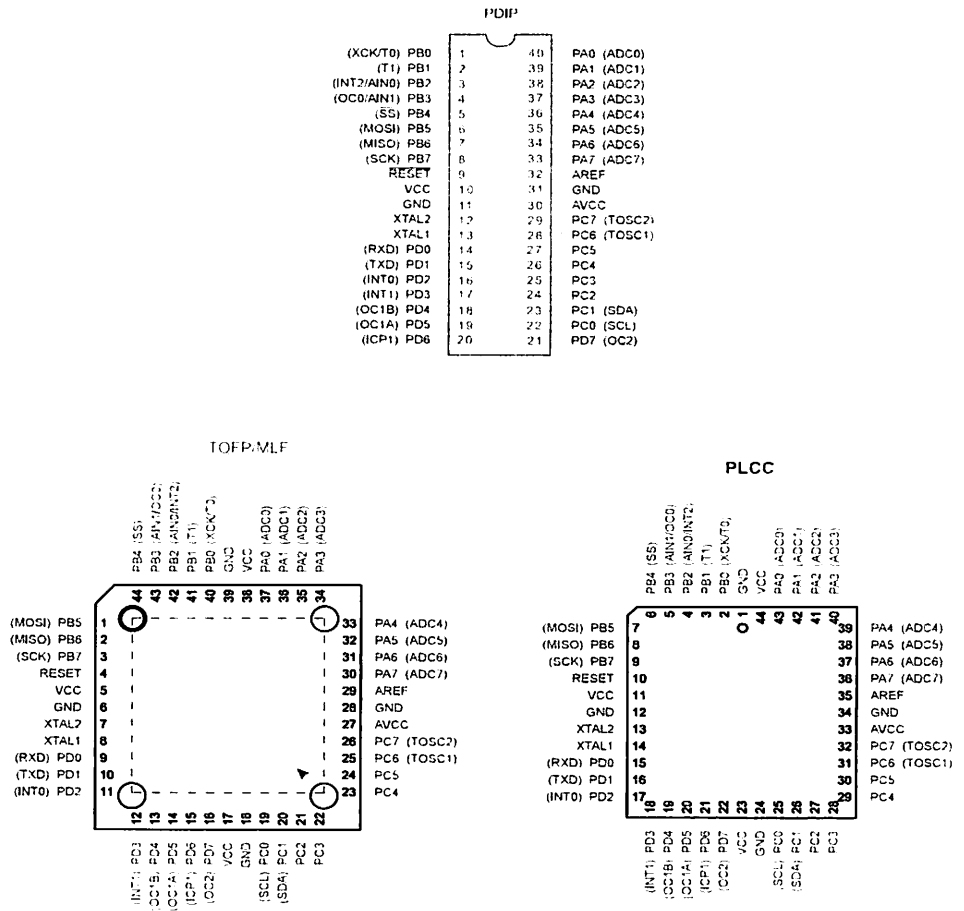


Note: This is a summary document. A complete document is available on our Web site at www.atmel.com.



Configurations

Figure 1. Pinout ATmega8535



laimer

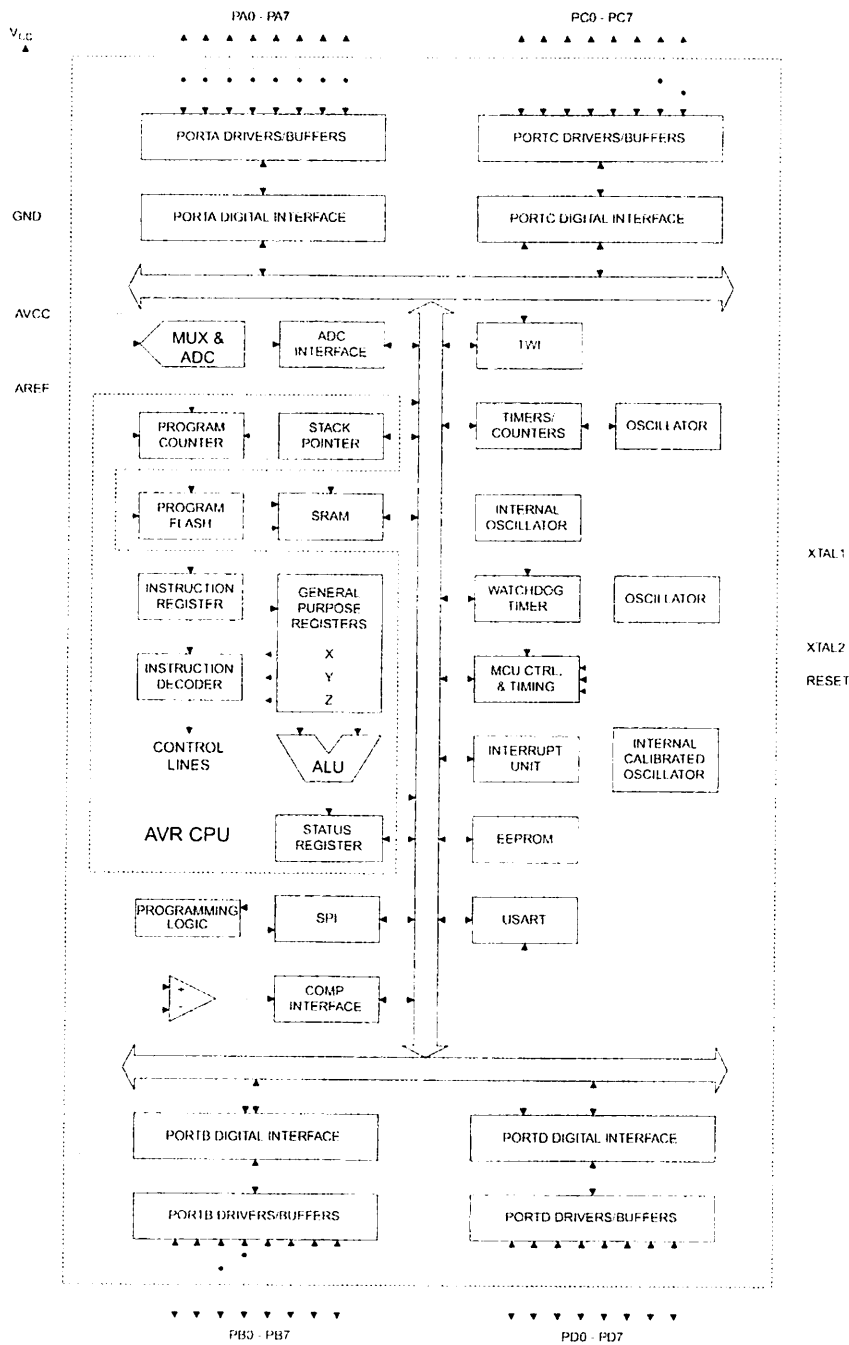
Typical values contained in this data sheet are based on simulations and characterization of other AVR microcontrollers manufactured on the same process technology. Min and Max values will be available after the device is characterized.

Overview

The ATmega8535 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing instructions in a single clock cycle, the ATmega8535 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

Block Diagram

Figure 2. Block Diagram





The AVR core combines a rich instruction set with 32 general purpose working registers. All 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega8535 provides the following features: 8K bytes of In-System Programmable Flash with Read-While-Write capabilities, 512 bytes EEPROM, 512 bytes SRAM, 32 general purpose I/O lines, 32 general purpose working registers, three flexible Timer/Counters with compare modes, internal and external interrupts, a serial programmable USART, a byte oriented Two-wire Serial Interface, an 8-channel, 10-bit ADC with optional differential input stage with programmable gain in TQFP package, a programmable Watchdog Timer with Internal Oscillator, an SPI serial port, and six software selectable power saving modes. The Idle mode stops the CPU while allowing the SRAM, Timer/Counters, SPI port, and interrupt system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next interrupt or Hardware Reset. In Power-save mode, the asynchronous timer continues to run, allowing the user to maintain a timer base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except asynchronous timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the crystal/resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low-power consumption. In Extended Standby mode, both the main Oscillator and the asynchronous timer continue to run.

The device is manufactured using Atmel's high density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed In-System through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the Application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega8535 is a powerful microcontroller that provides a highly flexible and cost effective solution to many embedded control applications.

The ATmega8535 AVR is supported with a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators, In-Circuit Emulators, and evaluation kits.

AT90S8535 Compatibility

The ATmega8535 provides all the features of the AT90S8535. In addition, several new features are added. The ATmega8535 is backward compatible with AT90S8535 in most cases. However, some incompatibilities between the two microcontrollers exist. To solve this problem, an AT90S8535 compatibility mode can be selected by programming the S8535C fuse. ATmega8535 is pin compatible with AT90S8535, and can replace the AT90S8535 on current Printed Circuit Boards. However, the location of fuse bits and the electrical characteristics differs between the two devices.

AT90S8535 Compatibility

Programming the S8535C fuse will change the following functionality:

- The timed sequence for changing the Watchdog Time-out period is disabled. See "Timed Sequences for Changing the Configuration of the Watchdog Timer" on page 43 for details.
- The double buffering of the USART Receive Register is disabled. See "AVR USART vs. AVR UART – Compatibility" on page 143 for details.

ATmega8535(L)

Descriptions

Digital supply voltage.

Ground.

A (PA7..PA0)

Port A serves as the analog inputs to the A/D Converter.

Port A also serves as an 8-bit bi-directional I/O port, if the A/D Converter is not used. Port pins can provide internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled low, they will source current if the internal pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.

B (PB7..PB0)

Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port B also serves the functions of various special features of the ATmega8535 as listed on page 58.

C (PC7..PC0)

Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running.

D (PD7..PD0)

Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port D also serves the functions of various special features of the ATmega8535 as listed on page 62.

RESET

Reset input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in Table 15 on page 35. Shorter pulses are not guaranteed to generate a reset.

1

Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.

2

Output from the inverting Oscillator amplifier.

AVCC

AVCC is the supply voltage pin for Port A and the A/D Converter. It should be externally connected to V_{CC} , even if the ADC is not used. If the ADC is used, it should be connected to V_{CC} through a low-pass filter.

AREF

AREF is the analog reference pin for the A/D Converter.



Register Summary

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
(0x5F)	SREG	I	T	H	S	V	N	Z	C	8
(0x5E)	SPH	-	-	-	-	-	SP10	SP9	SP8	10
(0x5D)	SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	10
(0x5C)	OCR0	Timer/Counter0 Output Compare Register								
(0x5B)	GICR	INT1	INT0	INT2	-	-	-	IVSEL	IVCE	47, 67
(0x5A)	GIFR	INTF1	INTF0	INTF2	-	-	-	-	-	68
(0x59)	TIMSK	OCIE2	TOIE2	TCIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	83, 113, 131
(0x58)	TIFR	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	84, 114, 132
(0x57)	SPMCR	SPMIE	RWWSB	-	RWWSRE	BLBSET	PGWRT	PGERS	SPMEN	225
(0x56)	TWCR	TWINT	TWSTA	SM1	TWST0	TWMC	TWEN	-	TWIE	178
(0x55)	MCLUCR	SM2	SE	SM0	SM0	ISC11	ISC10	ISC01	ISC00	30, 66
(0x54)	MCUCSR	-	ISC2	-	-	WDRF	BORF	EXTRF	PORF	38, 67
(0x53)	TCCR0	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	81
(0x52)	TCNT0	Timer/Counter0 (8 Bits)								
(0x51)	OSCCAL	Oscillator Calibration Register								
(0x50)	SF0R	ADTS2	ADTS1	ADTS0	-	ACME	PUD	PSR2	PSR10	28
(0x4F)	TCCR1A	COM1A1	COM1A0	COM1B1	COM1B0	FOC1A	FOC1B	WGM11	WGM10	57, 86, 133, 200, 220
(0x4E)	TCCR1B	ICNC1	ICES1	-	WGM13	WGM12	CS12	CS11	CS10	108
(0x4D)	TCNT1H	Timer/Counter1 – Counter Register High Byte								
(0x4C)	TCNT1L	Timer/Counter1 – Counter Register Low Byte								
(0x4B)	OCR1AH	Timer/Counter1 – Output Compare Register A High Byte								
(0x4A)	OCR1AL	Timer/Counter1 – Output Compare Register A Low Byte								
(0x49)	OCR1BH	Timer/Counter1 – Output Compare Register B High Byte								
(0x48)	OCR1BL	Timer/Counter1 – Output Compare Register B Low Byte								
(0x47)	ICR1H	Timer/Counter1 – Input Capture Register High Byte								
(0x46)	ICR1L	Timer/Counter1 – Input Capture Register Low Byte								
(0x45)	TCCR2	FOC2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20	126
(0x44)	TCNT2	Timer/Counter2 (8 Bits)								
(0x43)	OCR2	Timer/Counter2 Output Compare Register								
(0x42)	ASSR	-	-	-	-	AS2	TCN2UB	OCR2UB	TCR2UB	129
(0x41)	WDTCR	-	-	-	WDCE	WDE	WDP2	WDP1	WDP0	40
(0x40) ⁽¹⁾	UBRRH	URSEL	-	-	-	-	UBRR[11:8]			166
(0x3F)	EEARH	URSEL	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL	164
(0x3E)	EEARL	-	-	-	-	-	-	-	EEAR8	17
(0x3D)	EEDR	EEPROM Address Register Low Byte								
(0x3C)	EEDR	EEPROM Data Register								
(0x3B)	PORTA	PORTA7	PORTA6	PORTA5	PORTA4	PORTA3	EEMWE	EEMWE	EERE	17
(0x3A)	DDRA	DDA7	DDA6	DDA5	DDA4	DDA3	PORTA2	PORTA1	PORTA0	64
(0x39)	PINA	PINA7	PINA6	PINA5	PINA4	PINA3	PINA2	PINA1	PINA0	64
(0x38)	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	64
(0x37)	DDRB	DRB7	DRB6	DRB5	DRB4	DRB3	DRB2	DRB1	DRB0	64
(0x36)	PINB	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	65
(0x35)	PORTC	PORTC7	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	65
(0x34)	DDRC	DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	65
(0x33)	PINC	PINC7	PINC6	PINC5	PINC4	PINC3	PINC2	PINC1	PINC0	65
(0x32)	PORTD	PORTD7	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	65
(0x31)	DDRD	DDD7	DDD6	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	65
(0x30)	PIND	PIND7	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	65
(0x2F)	SPDR	SPI Data Register								
(0x2E)	SPSR	SPIF	WCOL	-	-	-	-	-	SPI2X	140
(0x2D)	SPCR	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	138
(0x2C)	UDR	RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM	161
(0x2B)	UCSRA	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	162
(0x2A)	UCSRB	USART I/O Data Register								
(0x29)	UBRRL	USART Baud Rate Register Low Byte								
(0x28)	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	200
(0x27)	ADMUX	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0	216
(0x26)	ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	218
(0x25)	ADCH	ADC Data Register High Byte								
(0x24)	ADCL	ADC Data Register Low Byte								
(0x23)	TWDR	Two-wire Serial Interface Data Register								
(0x22)	TWAR	TWA6	TWA5	TWA4	TWA3	TWA2	TWA1	TWA0	TWGC	180
(0x21)	TWSR	TWS7	TWS6	TWS5	TWS4	TWS3	-	TWPS1	TWPS0	180

ATmega8535(L)

Register Summary (Continued)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x00 (0x20)	TWBR	Two-wire Serial Interface Bit Rate Register								178

- Notes:
1. Refer to the USART description for details on how to access UBRRH and UCSRC.
 2. For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.
 3. Some of the status flags are cleared by writing a logical one to them. Note that the CBI and SBI instructions will operate on all bits in the I/O Register, writing a one back into any flag read as set, thus clearing the flag. The CBI and SBI instructions work with registers 0x00 to 0x1F only.



Instruction Set Summary

mnemonics	Operands	Description	Operation	Flags	#Clocks
ARITHMETIC AND LOGIC INSTRUCTIONS					
	Rd, Rr	Add two Registers	$Rd \leftarrow Rd + Rr$	Z,C,N,V,H	1
	Rd, Rr	Add with Carry two Registers	$Rd \leftarrow Rd + Rr + C$	Z,C,N,V,H	1
	Rd, K	Add Immediate to Word	$Rd \leftarrow Rd + K$	Z,C,N,V,S	2
	Rd, Rr	Subtract two Registers	$Rd \leftarrow Rd - Rr$	Z,C,N,V,H	1
	Rd, K	Subtract Constant from Register	$Rd \leftarrow Rd - K$	Z,C,N,V,H	1
	Rd, Rr	Subtract with Carry two Registers	$Rd \leftarrow Rd - Rr - C$	Z,C,N,V,H	1
	Rd, K	Subtract with Carry Constant from Reg.	$Rd \leftarrow Rd - K - C$	Z,C,N,V,H	1
	Rd, K	Subtract Immediate from Word	$Rd \leftarrow Rd - K$	Z,C,N,V,S	2
	Rd, Rr	Logical AND Registers	$Rd \leftarrow Rd \wedge Rr$	Z,N,V	1
	Rd, K	Logical AND Register and Constant	$Rd \leftarrow Rd \wedge K$	Z,N,V	1
	Rd, Rr	Logical OR Registers	$Rd \leftarrow Rd \vee Rr$	Z,N,V	1
	Rd, K	Logical OR Register and Constant	$Rd \leftarrow Rd \vee K$	Z,N,V	1
	Rd, Rr	Exclusive OR Registers	$Rd \leftarrow Rd \oplus Rr$	Z,N,V	1
	Rd	One's Complement	$Rd \leftarrow \sim Rd$	Z,C,N,V	1
	Rd	Two's Complement	$Rd \leftarrow \sim Rd + 1$	Z,C,N,V,H	1
	Rd, K	Set Bit(s) in Register	$Rd \leftarrow Rd \vee K$	Z,N,V	1
	Rd, K	Clear Bit(s) in Register	$Rd \leftarrow Rd \wedge (\sim K)$	Z,N,V	1
	Rd	Increment	$Rd \leftarrow Rd + 1$	Z,N,V	1
	Rd	Decrement	$Rd \leftarrow Rd - 1$	Z,N,V	1
	Rd	Test for Zero or Minus	$Rd \leftarrow Rd$	Z,N,V	1
	Rd	Clear Register	$Rd \leftarrow 0$	Z,N,V	1
	Rd	Set Register	$Rd \leftarrow 0xFF$	None	1
	Rd, Rr	Multiply Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
	Rd, Rr	Multiply Signed	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
	Rd, Rr	Multiply Signed with Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
	Rd, Rr	Fractional Multiply Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \ll 1$	Z,C	2
	Rd, Rr	Fractional Multiply Signed	$R1:R0 \leftarrow (Rd \times Rr) \ll 1$	Z,C	2
	Rd, Rr	Fractional Multiply Signed with Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \ll 1$	Z,C	2
BRANCH INSTRUCTIONS					
	k	Relative Jump	$PC \leftarrow PC + k + 1$	None	2
		Indirect Jump to (Z)	$PC \leftarrow Z$	None	2
	k	Relative Subroutine Call	$PC \leftarrow PC + k + 1$	None	3
		Indirect Call to (Z)	$PC \leftarrow Z$	None	3
		Subroutine Return	$PC \leftarrow STACK$	None	4
		Interrupt Return	$PC \leftarrow STACK$	I	4
	Rd, Rr	Compare, Skip if Equal	if $(Rd = Rr)$ $PC \leftarrow PC + 2$ or 3	None	1 / 2 / 3
	Rd, Rr	Compare	$Rd - Rr$	Z, N, V, C, H	1
	Rd, Rr	Compare with Carry	$Rd - Rr - C$	Z, N, V, C, H	1
	Rd, K	Compare Register with Immediate	$Rd - K$	Z, N, V, C, H	1
	Rr, b	Skip if Bit in Register Cleared	if $(Rr(b)=0)$ $PC \leftarrow PC + 2$ or 3	None	1 / 2 / 3
	Rr, b	Skip if Bit in Register is Set	if $(Rr(b)=1)$ $PC \leftarrow PC + 2$ or 3	None	1 / 2 / 3
	P, b	Skip if Bit in I/O Register Cleared	if $(P(b)=0)$ $PC \leftarrow PC + 2$ or 3	None	1 / 2 / 3
	P, b	Skip if Bit in I/O Register is Set	if $(P(b)=1)$ $PC \leftarrow PC + 2$ or 3	None	1 / 2 / 3
	s, k	Branch if Status Flag Set	if $(SREG(s) = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	s, k	Branch if Status Flag Cleared	if $(SREG(s) = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Equal	if $(Z = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Not Equal	if $(Z = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Carry Set	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Carry Cleared	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Same or Higher	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Lower	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Minus	if $(N = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Plus	if $(N = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Greater or Equal, Signed	if $(N \oplus V = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Less Than Zero, Signed	if $(N \oplus V = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Half Carry Flag Set	if $(H = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Half Carry Flag Cleared	if $(H = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if T Flag Set	if $(T = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if T Flag Cleared	if $(T = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Overflow Flag is Set	if $(V = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Overflow Flag is Cleared	if $(V = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Interrupt Enabled	if $(I = 1)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
	k	Branch if Interrupt Disabled	if $(I = 0)$ then $PC \leftarrow PC + k + 1$	None	1 / 2
TRANSFER INSTRUCTIONS					

Monics	Operands	Description	Operation	Flags	#Clocks
	Rd, Rr	Move Between Registers	$Rd \leftarrow Rr$	None	1
V	Rd, Rr	Copy Register Word	$Rd+1:Rd \leftarrow Rr+1:Rr$	None	1
	Rd, K	Load Immediate	$Rd \leftarrow K$	None	1
	Rd, X	Load Indirect	$Rd \leftarrow (X)$	None	2
	Rd, X+	Load Indirect and Post-Inc.	$Rd \leftarrow (X), X \leftarrow X + 1$	None	2
	Rd, -X	Load Indirect and Pre-Dec.	$X \leftarrow X - 1, Rd \leftarrow (X)$	None	2
	Rd, Y	Load Indirect	$Rd \leftarrow (Y)$	None	2
	Rd, Y+	Load Indirect and Post-Inc.	$Rd \leftarrow (Y), Y \leftarrow Y + 1$	None	2
	Rd, -Y	Load Indirect and Pre-Dec.	$Y \leftarrow Y - 1, Rd \leftarrow (Y)$	None	2
	Rd, Y+q	Load Indirect with Displacement	$Rd \leftarrow (Y + q)$	None	2
	Rd, Z	Load Indirect	$Rd \leftarrow (Z)$	None	2
	Rd, Z+	Load Indirect and Post-Inc.	$Rd \leftarrow (Z), Z \leftarrow Z + 1$	None	2
	Rd, -Z	Load Indirect and Pre-Dec.	$Z \leftarrow Z - 1, Rd \leftarrow (Z)$	None	2
	Rd, Z+q	Load Indirect with Displacement	$Rd \leftarrow (Z + q)$	None	2
	Rd, k	Load Direct from SRAM	$Rd \leftarrow (k)$	None	2
	X, Rr	Store Indirect	$(X) \leftarrow Rr$	None	2
	X+, Rr	Store Indirect and Post-Inc.	$(X) \leftarrow Rr, X \leftarrow X + 1$	None	2
	-X, Rr	Store Indirect and Pre-Dec.	$X \leftarrow X - 1, (X) \leftarrow Rr$	None	2
	Y, Rr	Store Indirect	$(Y) \leftarrow Rr$	None	2
	Y+, Rr	Store Indirect and Post-Inc.	$(Y) \leftarrow Rr, Y \leftarrow Y + 1$	None	2
	-Y, Rr	Store Indirect and Pre-Dec.	$Y \leftarrow Y - 1, (Y) \leftarrow Rr$	None	2
	Y+q, Rr	Store Indirect with Displacement	$(Y + q) \leftarrow Rr$	None	2
	Z, Rr	Store Indirect	$(Z) \leftarrow Rr$	None	2
	Z+, Rr	Store Indirect and Post-Inc.	$(Z) \leftarrow Rr, Z \leftarrow Z + 1$	None	2
	-Z, Rr	Store Indirect and Pre-Dec.	$Z \leftarrow Z - 1, (Z) \leftarrow Rr$	None	2
	Z+q, Rr	Store Indirect with Displacement	$(Z + q) \leftarrow Rr$	None	2
	k, Rr	Store Direct to SRAM	$(k) \leftarrow Rr$	None	2
		Load Program Memory	$R0 \leftarrow (Z)$	None	3
	Rd, Z	Load Program Memory	$Rd \leftarrow (Z)$	None	3
	Rd, Z+	Load Program Memory and Post-Inc	$Rd \leftarrow (Z), Z \leftarrow Z + 1$	None	3
		Store Program Memory	$(Z) \leftarrow R1:R0$	None	-
	Rd, P	In Port	$Rd \leftarrow P$	None	1
	P, Rr	Out Port	$P \leftarrow Rr$	None	1
	Rr	Push Register on Stack	$STACK \leftarrow Rr$	None	2
	Rd	Pop Register from Stack	$Rd \leftarrow STACK$	None	2
NO BIT-TEST INSTRUCTIONS					
	P.b	Set Bit in I/O Register	$I/O(P.b) \leftarrow 1$	None	2
	P.b	Clear Bit in I/O Register	$I/O(P.b) \leftarrow 0$	None	2
	Rd	Logical Shift Left	$Rd(n+1) \leftarrow Rd(n), Rd(0) \leftarrow 0$	Z,C,N,V	1
	Rd	Logical Shift Right	$Rd(n) \leftarrow Rd(n+1), Rd(7) \leftarrow 0$	Z,C,N,V	1
	Rd	Rotate Left Through Carry	$Rd(0) \leftarrow C, Rd(n+1) \leftarrow Rd(n), C \leftarrow Rd(7)$	Z,C,N,V	1
	Rd	Rotate Right Through Carry	$Rd(7) \leftarrow C, Rd(n) \leftarrow Rd(n+1), C \leftarrow Rd(0)$	Z,C,N,V	1
	Rd	Arithmetic Shift Right	$Rd(n) \leftarrow Rd(n+1), n=0..6$	Z,C,N,V	1
	Rd	Swap Nibbles	$Rd(3..0) \leftarrow Rd(7..4), Rd(7..4) \leftarrow Rd(3..0)$	None	1
	s	Flag Set	$SREG(s) \leftarrow 1$	SREG(s)	1
	s	Flag Clear	$SREG(s) \leftarrow 0$	SREG(s)	1
	Rr, b	Bit Store from Register to T	$T \leftarrow Rr(b)$	T	1
	Rd, b	Bit load from T to Register	$Rd(b) \leftarrow T$	None	1
		Set Carry	$C \leftarrow 1$	C	1
		Clear Carry	$C \leftarrow 0$	C	1
		Set Negative Flag	$N \leftarrow 1$	N	1
		Clear Negative Flag	$N \leftarrow 0$	N	1
		Set Zero Flag	$Z \leftarrow 1$	Z	1
		Clear Zero Flag	$Z \leftarrow 0$	Z	1
		Global Interrupt Enable	$I \leftarrow 1$	I	1
		Global Interrupt Disable	$I \leftarrow 0$	I	1
		Set Signed Test Flag	$S \leftarrow 1$	S	1
		Clear Signed Test Flag	$S \leftarrow 0$	S	1
		Set Twos Complement Overflow.	$V \leftarrow 1$	V	1
		Clear Twos Complement Overflow	$V \leftarrow 0$	V	1
		Set T in SREG	$T \leftarrow 1$	T	1
		Clear T in SREG	$T \leftarrow 0$	T	1
		Set Half Carry Flag in SREG	$H \leftarrow 1$	H	1
		Clear Half Carry Flag in SREG	$H \leftarrow 0$	H	1
CONTROL INSTRUCTIONS					
		No Operation		None	1



nonics	Operands	Description	Operation	Flags	#Clocks
		Sleep	(see specific descr. for Sleep function)	None	1
		Watchdog Reset	(see specific descr. for WDR/Timer)	None	1
		Break	For On-chip Debug Only	None	N/A

Ordering Information

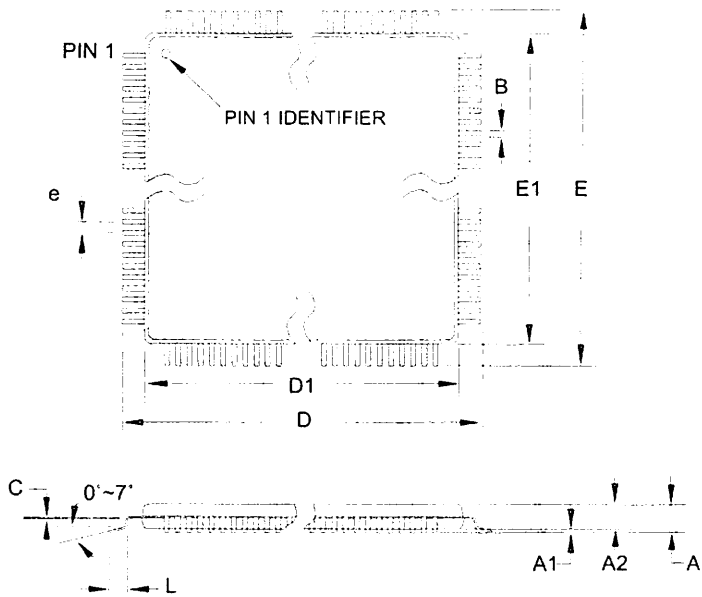
Speed (MHz)	Power Supply	Ordering Code	Package ⁽¹⁾	Operation Range
8	2.7 - 5.5V	ATmega8535L-8AC	44A	Commercial (0°C to 70°C)
		ATmega8535L-8PC	40P6	
		ATmega8535L-8JC	44J	
		ATmega8535L-8MC	44M1	
		ATmega8535L-8AI	44A	Industrial (-40°C to 85°C)
		ATmega8535L-8PI	40P6	
		ATmega8535L-8JI	44J	
		ATmega8535L-8MI	44M1	
16	4.5 - 5.5V	ATmega8535-16AC	44A	Commercial (0°C to 70°C)
		ATmega8535-16PC	40P6	
		ATmega8535-16JC	44J	
		ATmega8535-16MC	44M1	
		ATmega8535-16AI	44A	Industrial (-40°C to 85°C)
		ATmega8535-16PI	40P6	
		ATmega8535-16JI	44J	
		ATmega8535-16MI	44M1	

1. This device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.

Package Type	
	44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
	44-lead, Plastic J-leaded Chip Carrier (PLCC)
-A	44-pad, 7 x 7 x 1.0 mm body, lead pitch 0.50 mm, Micro Lead Frame Package (MLF)



Packaging Information




COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	–	–	1.20	
A1	0.05	–	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	–	0.45	
C	0.09	–	0.20	
L	0.45	–	0.75	
e	0.80 TYP			

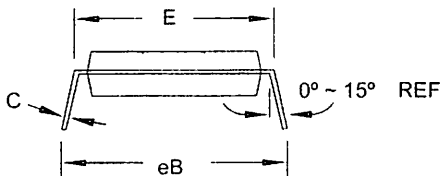
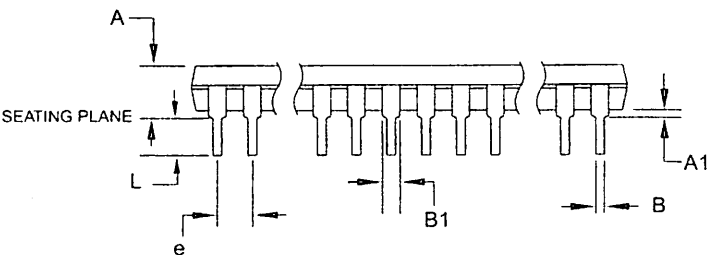
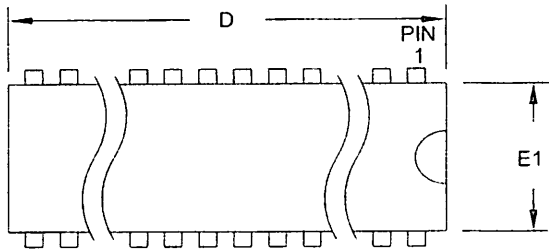
- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

10/5/2001

 2325 Orchard Parkway San Jose, CA 95131	TITLE 44A , 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness, 0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)	DRAWING NO.	REV.
		44A	B

ATmega8535(L)

2502ES-AVR-12/03




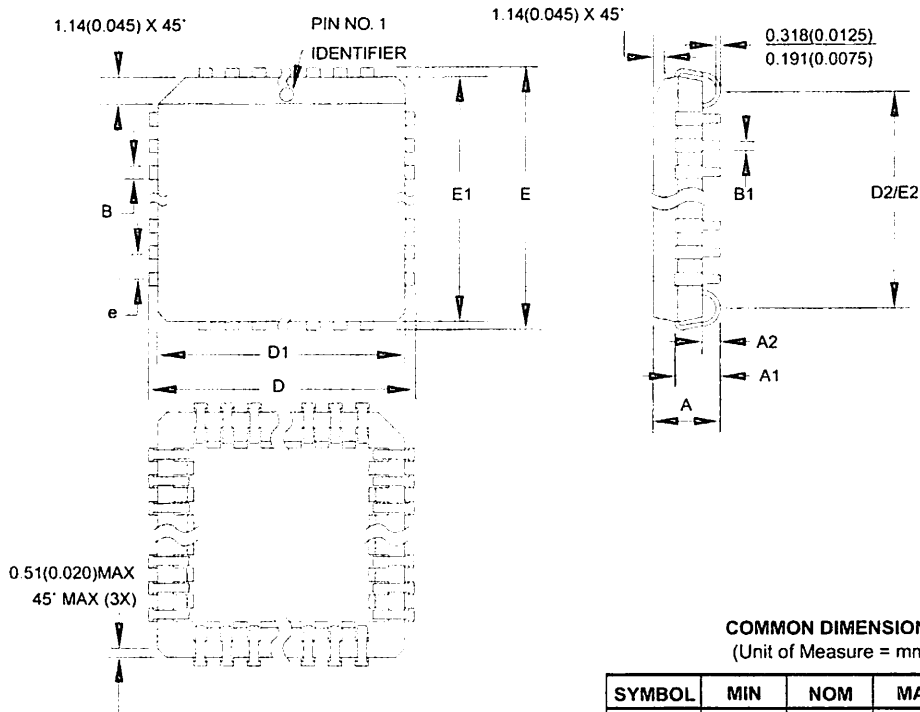
COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	–	–	4.826	
A1	0.381	–	–	
D	52.070	–	52.578	Note 2
E	15.240	–	15.875	
E1	13.462	–	13.970	Note 2
B	0.356	–	0.559	
B1	1.041	–	1.651	
L	3.048	–	3.556	
C	0.203	–	0.381	
eB	15.494	–	17.526	
e	2.540 TYP			

Notes: 1. This package conforms to JEDEC reference MS-011, Variation AC.
2. Dimensions D and E1 do not include mold Flash or Protrusion.
Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01

 2325 Orchard Parkway San Jose, CA 95131	TITLE 40P6 , 40-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP)	DRAWING NO.	REV.
		40P6	B




COMMON DIMENSIONS
(Unit of Measure = mm)

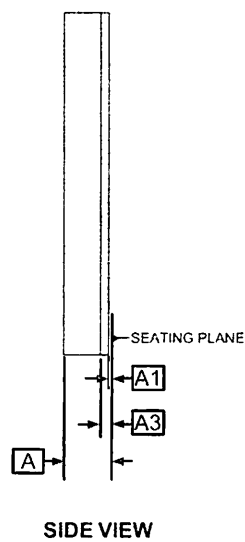
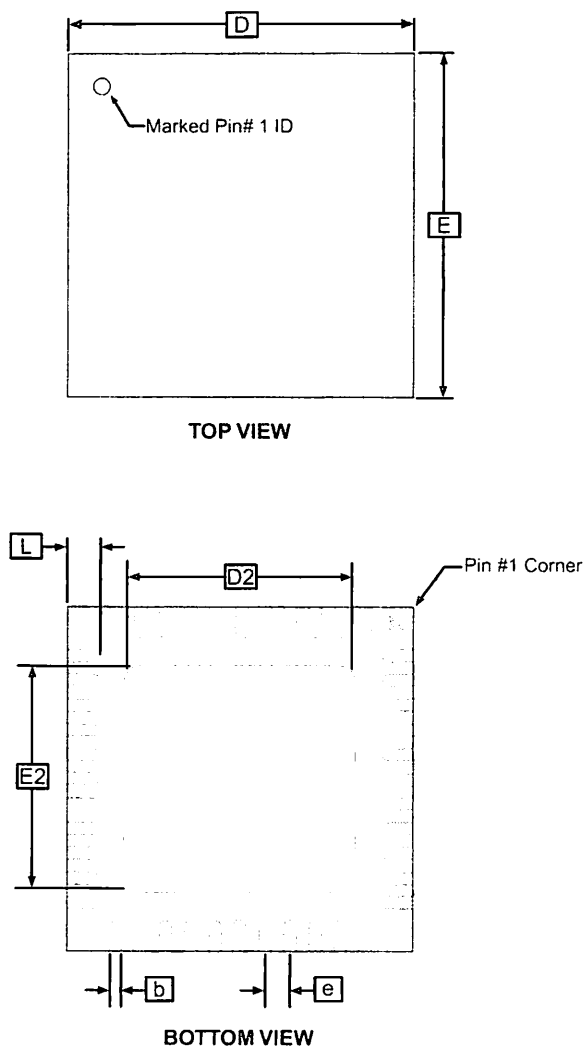
SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	–	4.572	
A1	2.286	–	3.048	
A2	0.508	–	–	
D	17.399	–	17.653	
D1	16.510	–	16.662	Note 2
E	17.399	–	17.653	
E1	16.510	–	16.662	Note 2
D2/E2	14.986	–	16.002	
B	0.660	–	0.813	
B1	0.330	–	0.533	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-018, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is .010"(0.254 mm) per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is 0.004" (0.102 mm) maximum.

10/04/01

	2325 Orchard Parkway San Jose, CA 95131	TITLE 44J , 44-lead, Plastic J-leaded Chip Carrier (PLCC)	DRAWING NO. 44J	REV. B

I-A




COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	0.80	0.90	1.00	
A1	-	0.02	0.05	
A3	0.25 REF			
b	0.18	0.23	0.30	
D	7.00 BSC			
D2	5.00	5.20	5.40	
E	7.00 BSC			
E2	5.00	5.20	5.40	
e	0.50 BSC			
L	0.35	0.55	0.75	

Notes: 1. JEDEC Standard MO-220, Fig. 1 (SAW Singulation) VKKD-1.

01/15/03

 2325 Orchard Parkway San Jose, CA 95131	TITLE 44M1 , 44-pad, 7 x 7 x 1.0 mm Body, Lead Pitch 0.50 mm Micro Lead Frame Package (MLF)	DRAWING NO.	REV.
		44M1	C



Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 487-2600

Regional Headquarters

Europe
Atmel Sarl
Route des Arsenaux 41
Case Postale 80
CH-1705 Fribourg
Switzerland
Tel: (41) 26-426-5555
Fax: (41) 26-426-5500

Asia
Room 1219
Shinachem Golden Plaza
1 Mody Road Tsimshatsui
East Kowloon
Hong Kong
Tel: (852) 2721-9778
Fax: (852) 2722-1369

Japan
Atmel, Tonetsu Shinkawa Bldg.
24-8 Shinkawa
Huo-ku, Tokyo 104-0033
Japan
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Atmel Operations

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

La Chantry
BP 70602
44306 Nantes Cedex 3, France
Tel: (33) 2-40-18-18-18
Fax: (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex, France
Tel: (33) 4-42-53-60-00
Fax: (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
Tel: (44) 1355-803-000
Fax: (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
Tel: (49) 71-31-67-0
Fax: (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Biometrics/Imaging/Hi-Rel MPU/ High Speed Converters/RF Datacom

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
Tel: (33) 4-76-58-30-00
Fax: (33) 4-76-58-34-80

Literature Requests

www.atmel.com/literature

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard terms and conditions which are located on the Company's web site. The Company assumes no responsibility for any errors or omissions which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use in life support devices or systems.

© Atmel Corporation 2003. All rights reserved. Atmel®, and combinations thereof, AVR®, and AVR Studio® are the registered trademarks of Atmel Corporation or its subsidiaries. Microsoft®, Windows®, Windows NT®, and Windows XP® are the registered trademarks of Microsoft Corporation. Other terms and product names may be the trademarks of others.

Printed on recycled paper.

2502ES-AVR-12/03



ISO²-CMOS MT8870D/MT8870D-1

Integrated DTMF Receiver

Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 3

May1995

Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DC/DC-1	18 Pin Ceramic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
MT8870DT/DT-1	20 Pin TSSOP
-40 °C to +85 °C	

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

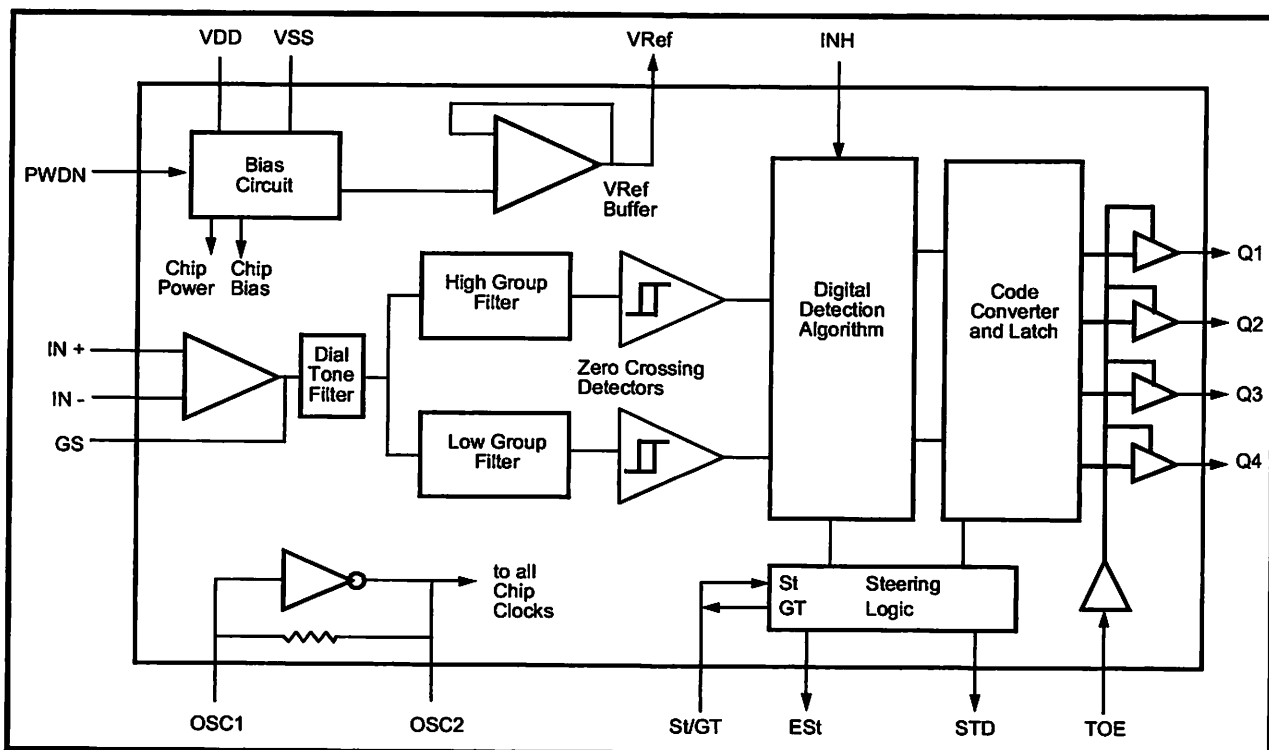


Figure 1 - Functional Block Diagram

'8870D/MT8870D-1 ISO²-CMOS

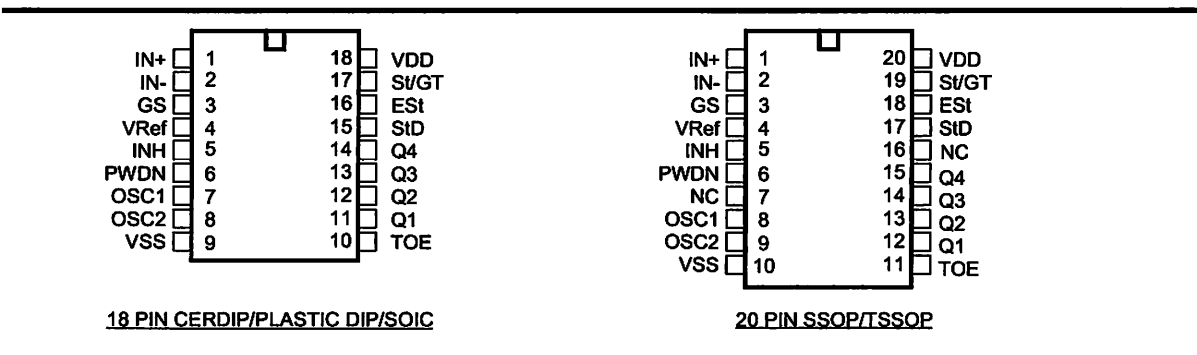


Figure 2 - Pin Connections

Description

Pin #	Name	Description
1	IN+	Non-Inverting Op-Amp (Input).
2	IN-	Inverting Op-Amp (Input).
3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V _{Ref}	Reference Voltage (Output). Nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
8	OSC1	Clock (Input).
9	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
10	V _{SS}	Ground (Input). 0V typical.
11	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
12-15	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
17	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V _{TSt} .
18	ESt	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
19	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V _{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
20	V _{DD}	Positive power supply (Input). +5V typical.
7, 16	NC	No Connection.

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

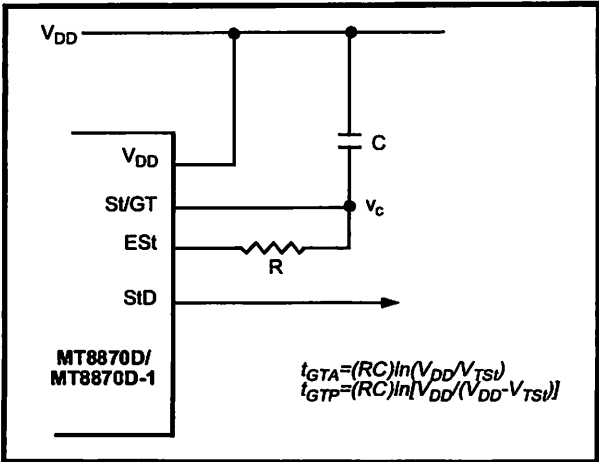


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the “signal condition” in some industry specifications) the “Early Steering” (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see “Steering Circuit”).

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

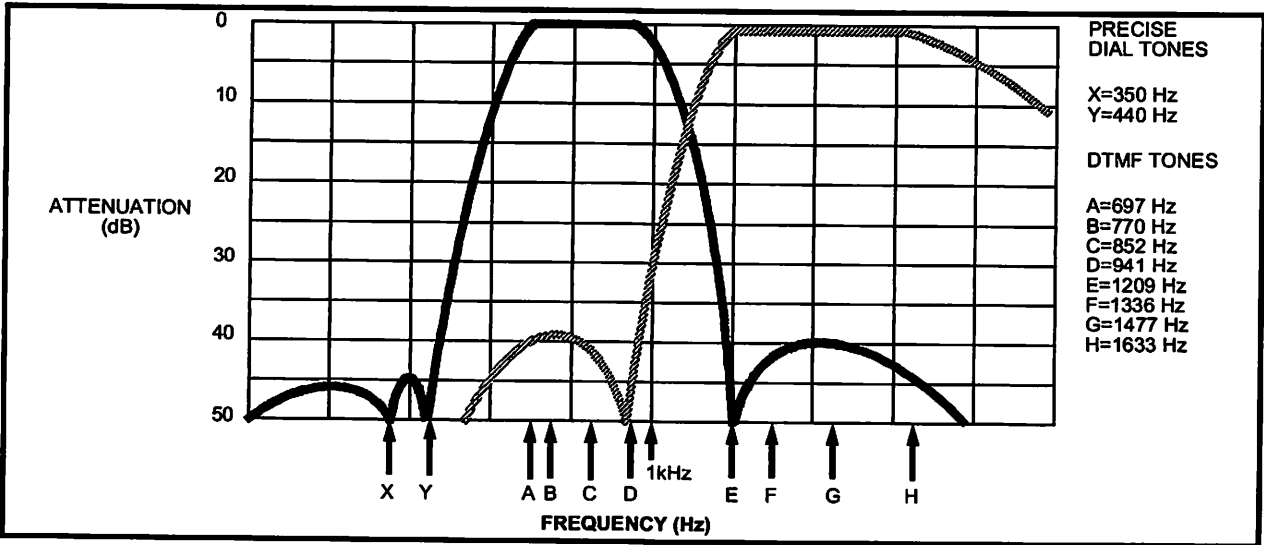


Figure 3 - Filter Response

dition is maintained (EST remains high) for the duration period (t_{GTP}), v_c reaches the threshold (v_{ST}) of the steering logic to register the tone pair, assigning its corresponding 4-bit code (see Table 1) to the output latch. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive v_c as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three steering control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as detecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$
$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 4) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μF is

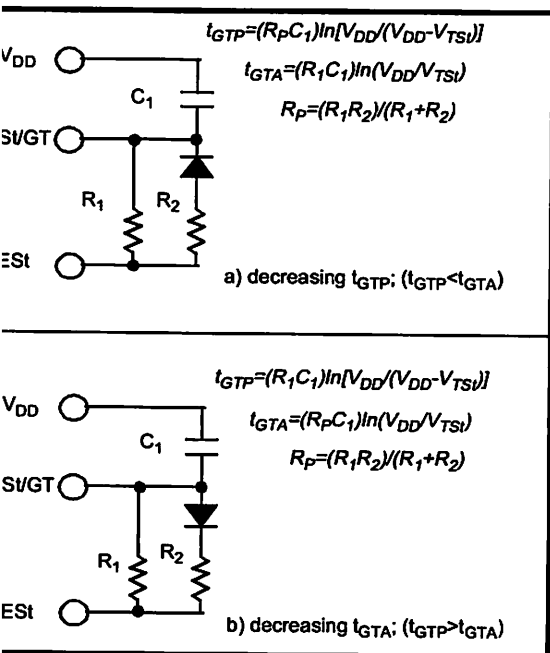


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	EST	Q ₄	Q ₃	Q ₂	Q ₁
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $\frac{1}{2}V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5 .

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

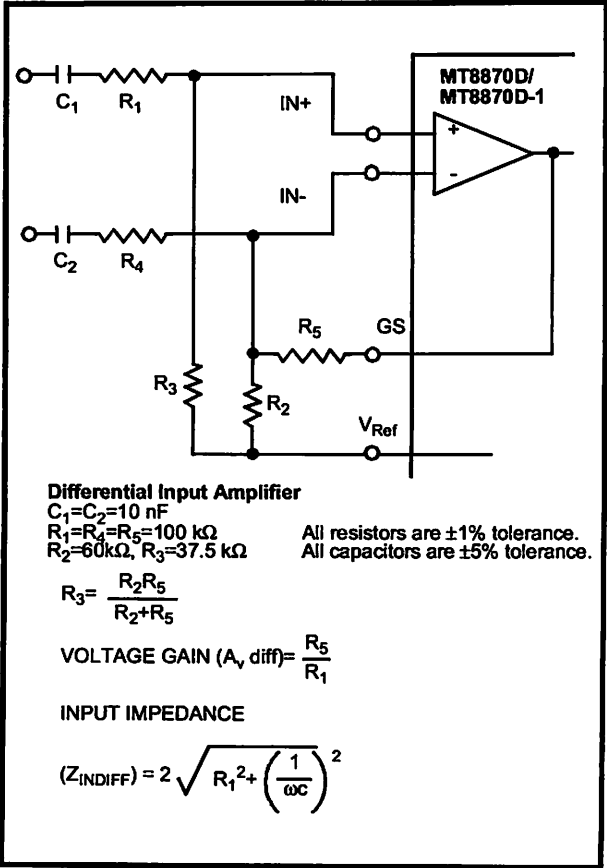


Figure 6 - Differential Input Configuration

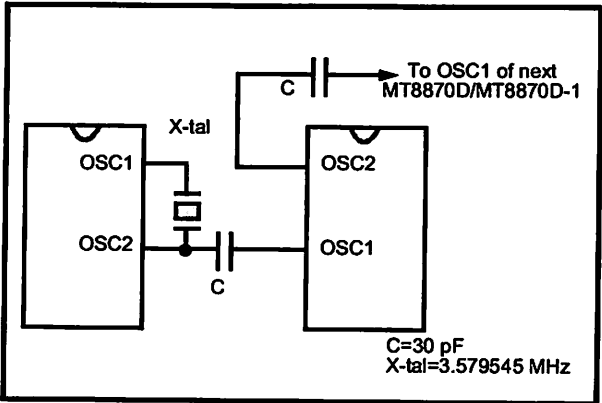


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	$\pm 0.2\%$

Table 2. Recommended Resonator Specifications
Note: Qm=quality factor of RLC model, i.e., $1/2\pi f R1C1$.

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM GSM 1151

The circuit shown in Fig. 9 illustrates the use of the MT8870D-1 device in a typical receiver system. BT defines the input signals less than -34 dBm as non-operate level. This condition can be achieved by choosing suitable values of R_1 and R_2 to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting GS of MT8870D-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is $\pm 1\%$. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

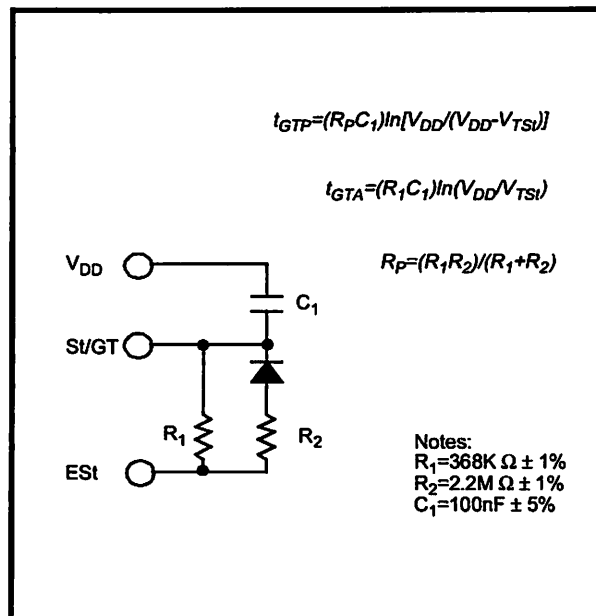


Figure 8 - Non-Symmetric Guard Time Circuit

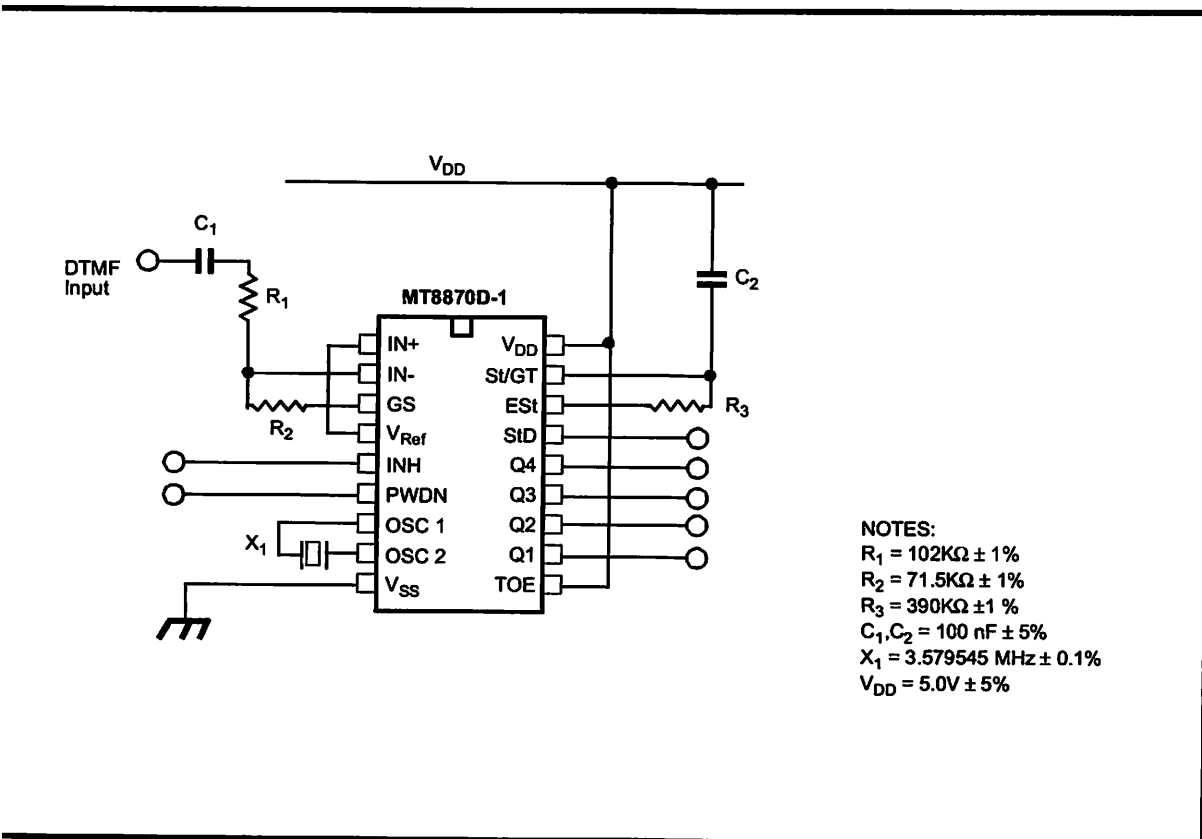


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

Absolute Maximum Ratings[†]

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V _{DD}		7	V
2	Voltage on any pin	V _I	V _{SS} -0.3	V _{DD} +0.3	V
3	Current at any pin (other than supply)	I _I		10	mA
4	Storage temperature	T _{STG}	-65	+150	°C
5	Package power dissipation	P _D		500	mW

[†] Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.
Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	DC Power Supply Voltage	V _{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T _O	-40		+85	°C	
3	Crystal/Clock Frequency	fc		3.579545		MHz	
4	Crystal/Clock Freq.Tolerance	Δfc		±0.1		%	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics - V_{DD}=5.0V± 5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C, unless otherwise stated.

		Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	SUPPLY	Standby supply current	I _{DDQ}		10	25	μA	PWDN=V _{DD}
2		Operating supply current	I _{DD}		3.0	9.0	mA	
3		Power consumption	P _O		15		mW	fc=3.579545 MHz
4	INPUTS	High level input	V _{IH}	3.5			V	V _{DD} =5.0V
5		Low level input voltage	V _{IL}			1.5	V	V _{DD} =5.0V
6		Input leakage current	I _{IH} /I _{IL}		0.1		μA	V _{IN} =V _{SS} or V _{DD}
7		Pull up (source) current	I _{SO}		7.5	20	μA	TOE (pin 10)=0, V _{DD} =5.0V
8		Pull down (sink) current	I _{SI}		15	45	μA	INH=5.0V, PWDN=5.0V, V _{DD} =5.0V
9		Input impedance (IN+, IN-)	R _{IN}		10		MΩ	@ 1 kHz
10		Steering threshold voltage	V _{TSt}	2.2	2.4	2.5	V	V _{DD} = 5.0V
11	OUTPUTS	Low level output voltage	V _{OL}			V _{SS} +0.03	V	No load
12		High level output voltage	V _{OH}	V _{DD} -0.03			V	No load
13		Output low (sink) current	I _{OL}	1.0	2.5		mA	V _{OUT} =0.4 V
14		Output high (source) current	I _{OH}	0.4	0.8		mA	V _{OUT} =4.6 V
15		V _{Ref} output voltage	V _{Ref}	2.3	2.5	2.7	V	No load, V _{DD} = 5.0V
16		V _{Ref} output resistance	R _{OR}		1		kΩ	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

MT8870D/MT8870D-1 ISO²-CMOS

Operating Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, unless otherwise stated.

Setting Amplifier

Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
Input leakage current	I_{IN}			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
Input resistance	R_{IN}	10			M Ω	
Input offset voltage	V_{OS}			25	mV	
Power supply rejection	PSRR	50			dB	1 kHz
Common mode rejection	CMRR	40			dB	$0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref}=2.5 V$
DC open loop voltage gain	A_{VOL}	32			dB	
Unity gain bandwidth	f_C	0.30			MHz	
Output voltage swing	V_O	4.0			V_{pp}	Load $\geq 100 k\Omega$ to V_{SS} @ GS
Maximum capacitive load (GS)	C_L			100	pF	
Resistive load (GS)	R_L			50	k Ω	
Common mode range	V_{CM}	2.5			V_{pp}	No Load

MT8870D AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
		27.5		869	mV _{RMS}	1,2,3,5,6,9
Negative twist accept				8	dB	2,3,6,9,12
Positive twist accept				8	dB	2,3,6,9,12
Frequency deviation accept		$\pm 1.5\% \pm 2 \text{ Hz}$				2,3,5,9
Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
Third tone tolerance			-16		dB	2,3,4,5,9,10
Noise tolerance			-12		dB	2,3,4,5,7,9,10
Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

cal figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

ES

m= decibels above or below a reference power of 1 mW into a 600 ohm load.

jit sequence consists of all DTMF tones.

ne duration= 40 ms, tone pause= 40 ms.

nal condition consists of nominal DTMF frequencies.

th tones in composite signal have an equal amplitude.

ne pair is deviated by $\pm 1.5\% \pm 2 \text{ Hz}$.

ndwidth limited (3 kHz) Gaussian noise.

ne precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.

an error rate of better than 1 in 10,000.

referenced to lowest level frequency component in DTMF signal.

referenced to the minimum valid accept level.

aranteed by design and characterization.

MT8870D-1 AC Electrical Characteristics - $V_{DD}=5.0V\pm5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV _{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV _{RMS}	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2\text{ Hz}$				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

[‡] Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

- *NOTES**
- 1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
 - 2. Digit sequence consists of all DTMF tones.
 - 3. Tone duration= 40 ms, tone pause= 40 ms.
 - 4. Signal condition consists of nominal DTMF frequencies.
 - 5. Both tones in composite signal have an equal amplitude.
 - 6. Tone pair is deviated by $\pm 1.5\% \pm 2\text{ Hz}$.
 - 7. Bandwidth limited (3 kHz) Gaussian noise.
 - 8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
 - 9. For an error rate of better than 1 in 10,000.
 - 10. Referenced to lowest level frequency component in DTMF signal.
 - 11. Referenced to the minimum valid accept level.
 - 12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
 - 13. Guaranteed by design and characterization.

8870D/MT8870D-1 ISO²-CMOS

Electrical Characteristics - $V_{DD}=5.0V\pm5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_o \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [†]	Max	Units	Conditions
T I M I N G	Tone present detect time	t_{DP}	5	11	14	ms	Note 1
	Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
	Tone duration accept	t_{REC}			40	ms	Note 2
	Tone duration reject	$\overline{t_{REC}}$	20			ms	Note 2
	Interdigit pause accept	t_{ID}			40	ms	Note 2
	Interdigit pause reject	t_{DO}	20			ms	Note 2
O U T P U T S	Propagation delay (St to Q)	t_{PQ}		8	11	μs	TOE= V_{DD}
	Propagation delay (St to StD)	t_{PSID}		12	16	μs	TOE= V_{DD}
	Output data set up (Q to StD)	t_{QSID}		3.4		μs	TOE= V_{DD}
	Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 k Ω , 50 pF
	Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 k Ω , 50 pF
P D W N	Power-up time	t_{PU}		30		ms	Note 3
	Power-down time	t_{PD}		20		ms	
C L O C K	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
	Clock input rise time	t_{LHCL}			110	ns	Ext. clock
	Clock input fall time	t_{HLCL}			110	ns	Ext. clock
	Clock input duty cycle	DC _{CL}	40	50	60	%	Ext. clock
	Capacitive load (OSC2)	C _{LO}			30	pF	

† Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

S: Used for guard-time calculation purposes only.
These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
With valid tone present at input, t_{PU} equals time from PDWN going low until EST going high.

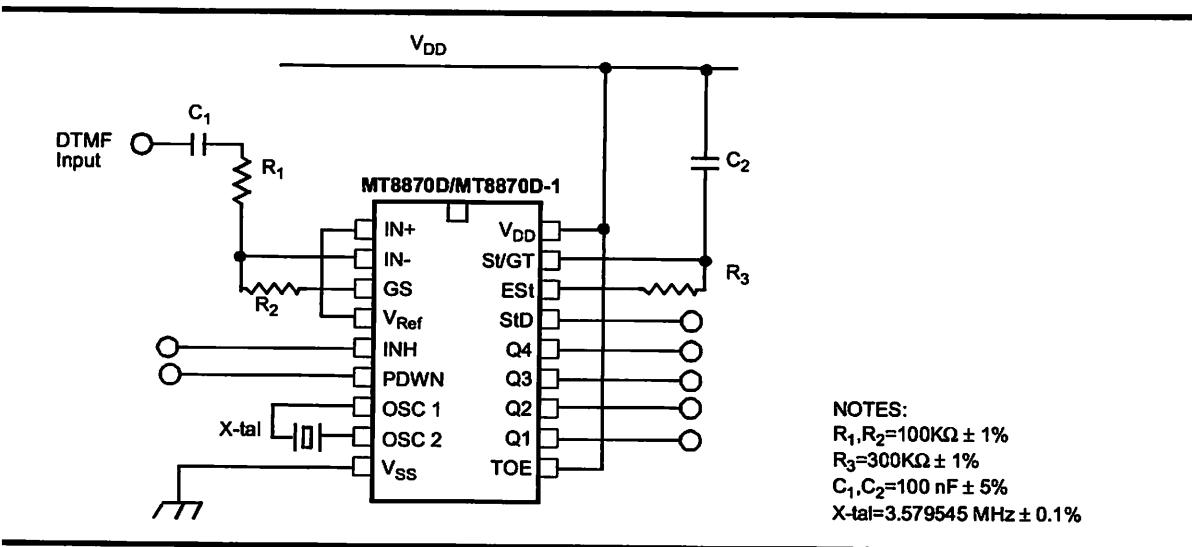
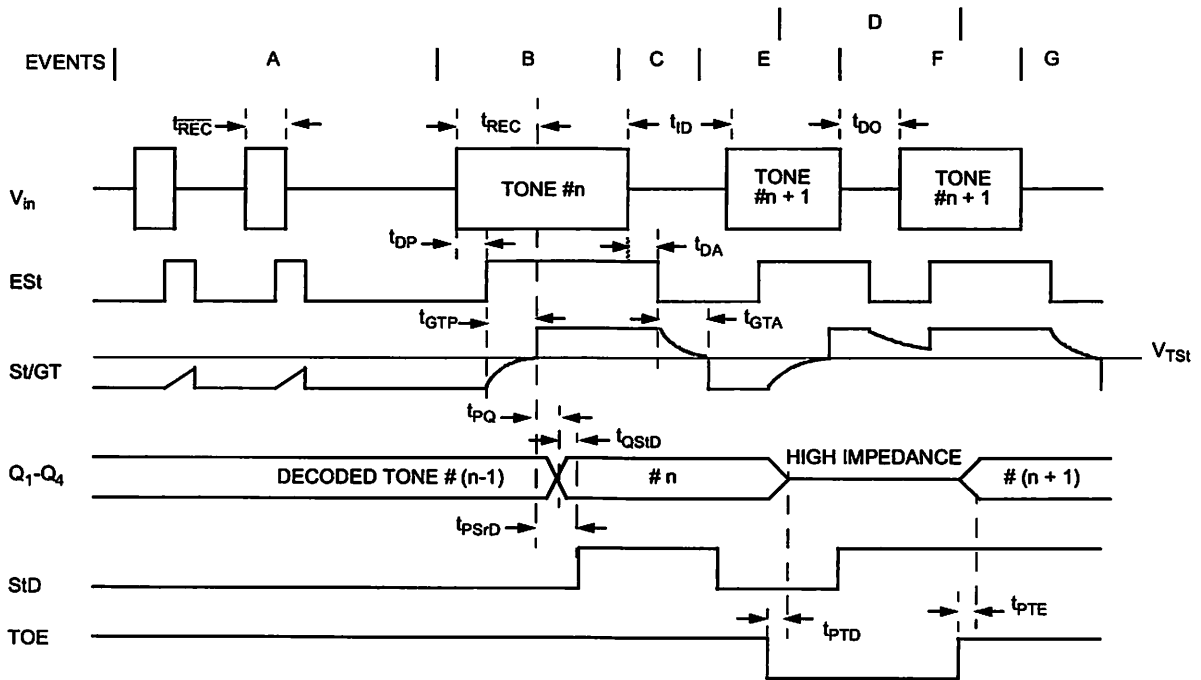


Figure 10 - Single-Ended Input Configuration



EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
- B) TONE $\#n$ DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS
- C) END OF TONE $\#n$ DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMIAN LATCHED UNTIL NEXT VALID TONE.
- D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
- E) TONE $\#n + 1$ DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).
- F) ACCEPTABLE DROPOUT OF TONE $\#n + 1$, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.
- G) END OF TONE $\#n + 1$ DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

- V_{in} DTMF COMPOSITE INPUT SIGNAL.
- EST EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- SI/GT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- Q_1-Q_4 4-BIT DECODED TONE OUTPUT.
- SID DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
- TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECED AS VALID
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION
- t_{ID} MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
- t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram

LM567/LM567C Tone Decoder

General Description

The LM567 and LM567C are general purpose tone decoders designed to provide a saturated transistor switch to ground when an input signal is present within the passband. The circuit consists of an I and Q detector driven by a voltage controlled oscillator which determines the center frequency of the decoder. External components are used to independently set center frequency, bandwidth and output delay.

Features

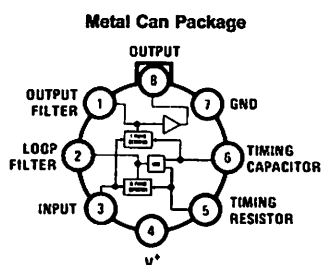
- 20 to 1 frequency range with an external resistor
- Logic compatible output with 100 mA current sinking capability
- Bandwidth adjustable from 0 to 14%

- High rejection of out of band signals and noise
- Immunity to false signals
- Highly stable center frequency
- Center frequency adjustable from 0.01 Hz to 500 kHz

Applications

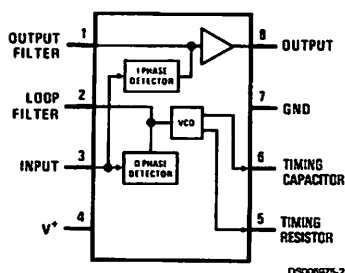
- Touch tone decoding
- Precision oscillator
- Frequency monitoring and control
- Wide band FSK demodulation
- Ultrasonic controls
- Carrier current remote controls
- Communications paging decoders

Connection Diagrams



Top View
Order Number LM567H or LM567CH
See NS Package Number H08C

Dual-In-Line and Small Outline Packages



Top View
Order Number LM567CM
See NS Package Number M08A
Order Number LM567CN
See NS Package Number N08E

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage Pin	9V
Power Dissipation (Note 2)	1100 mW
V_B	15V
V_3	-10V
V_3	$V_4 + 0.5V$
Storage Temperature Range	-65°C to +150°C

Operating Temperature Range

LM567H	-55°C to +125°C
LM567CH, LM567CM, LM567CN	0°C to +70°C

Soldering Information

Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics

AC Test Circuit, $T_A = 25^\circ\text{C}$, $V^* = 5V$

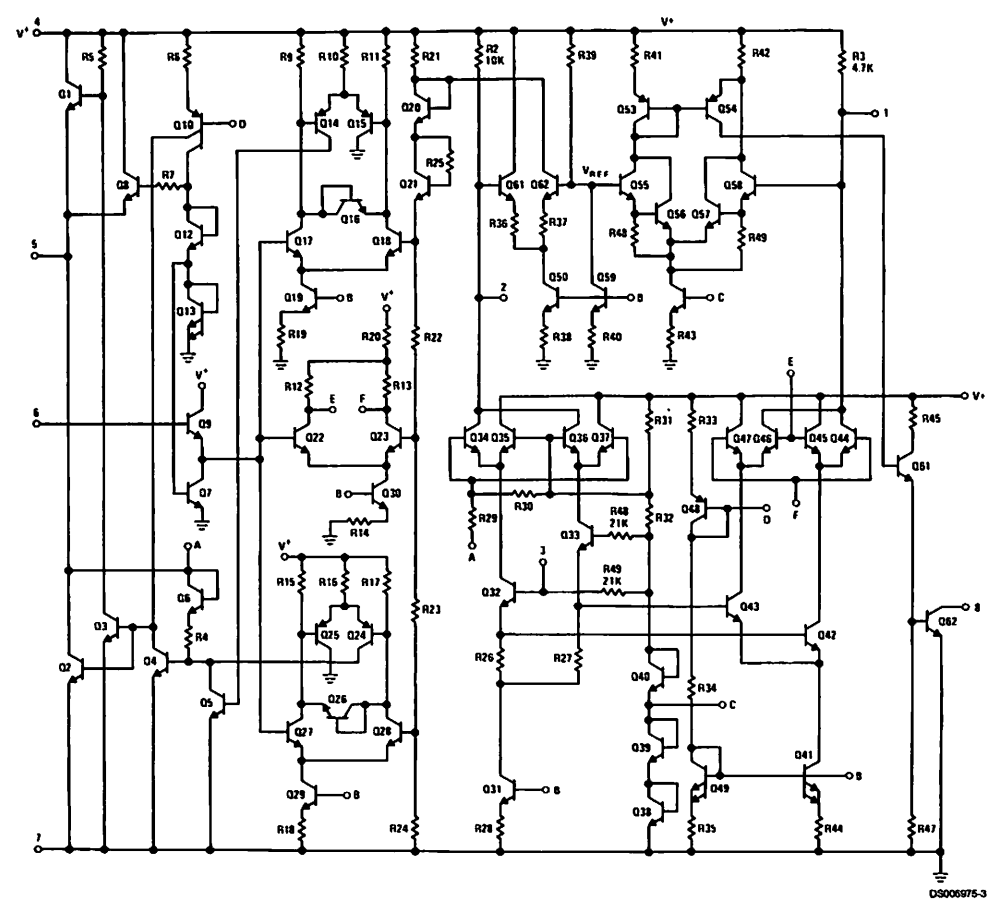
Parameters	Conditions	LM567			LM567C/LM567CM			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Voltage Range		4.75	5.0	9.0	4.75	5.0	9.0	V
Power Supply Current Quiescent	$R_L = 20k$		6	8		7	10	mA
Power Supply Current Activated	$R_L = 20k$		11	13		12	15	mA
Input Resistance		18	20		15	20		kΩ
Smallest Detectable Input Voltage	$I_L = 100\text{ mA}$, $f_i = f_o$		20	25		20	25	mVrms
Largest No Output Input Voltage	$I_C = 100\text{ mA}$, $f_i = f_o$	10	15		10	15		mVrms
Largest Simultaneous Outband Signal to Inband Signal Ratio			6			6		dB
Minimum Input Signal to Wideband Noise Ratio	$B_n = 140\text{ kHz}$		-6			-6		dB
Largest Detection Bandwidth		12	14	16	10	14	18	% of f_o
Largest Detection Bandwidth Skew			1	2		2	3	% of f_o
Largest Detection Bandwidth Variation with Temperature			±0.1			±0.1		%/°C
Largest Detection Bandwidth Variation with Supply Voltage	4.75–6.75V		±1	±2		±1	±5	%V
Highest Center Frequency		100	500		100	500		kHz
Center Frequency Stability (4.75–5.75V)	$0 < T_A < 70$ $-55 < T_A < +125$		35 ± 60 35 ± 140			35 ± 60 35 ± 140		ppm/°C ppm/°C
Center Frequency Shift with Supply Voltage	4.75V–6.75V 4.75V–9V		0.5 2.0	1.0 2.0		0.4 2.0	2.0 2.0	%V %V
Fastest ON-OFF Cycling Rate			$f_o/20$			$f_o/20$		
Output Leakage Current	$V_B = 15V$		0.01	25		0.01	25	μA
Output Saturation Voltage	$e_i = 25\text{ mV}$, $I_B = 30\text{ mA}$ $e_i = 25\text{ mV}$, $I_B = 100\text{ mA}$		0.2 0.6	0.4 1.0		0.2 0.6	0.4 1.0	V
Output Fall Time			30			30		ns
Output Rise Time			150			150		ns

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

Note 2: The maximum junction temperature of the LM567 and LM567C is 150°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient or 45°C/W, junction to case. For the DIP the device must be derated based on a thermal resistance of 110°C/W, junction to ambient. For the Small Outline package, the device must be derated based on a thermal resistance of 160°C/W, junction to ambient.

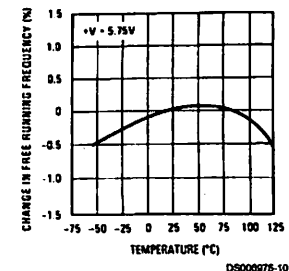
Note 3: Refer to RETS567X drawing for specifications of military LM567H version.

Schematic Diagram

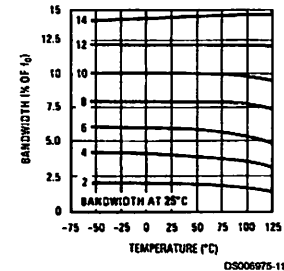


Typical Performance Characteristics

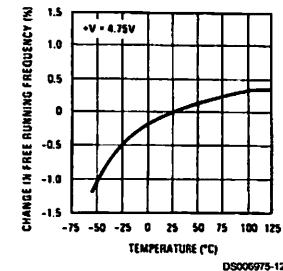
Typical Frequency Drift



Typical Bandwidth Variation

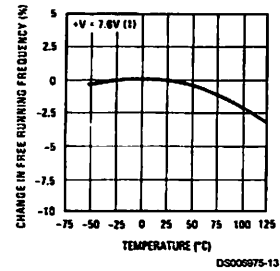


Typical Frequency Drift

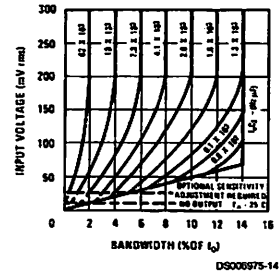


Typical Performance Characteristics (Continued)

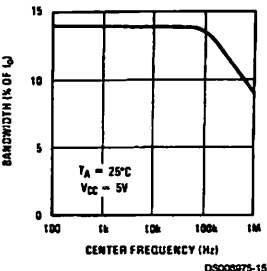
Typical Frequency Drift



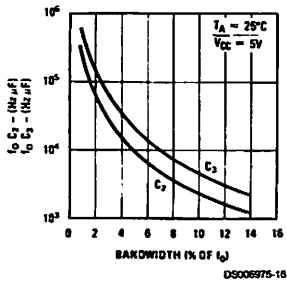
Bandwidth vs Input Signal Amplitude



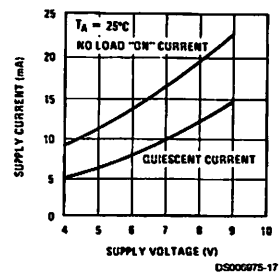
Largest Detection Bandwidth



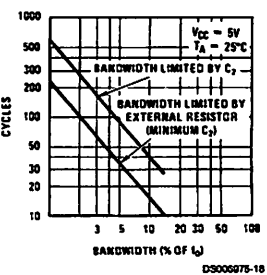
Detection Bandwidth as a Function of C_2 and C_3



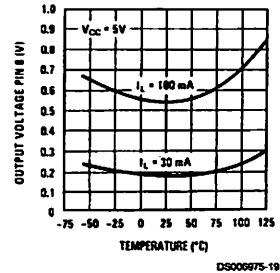
Typical Supply Current vs Supply Voltage



Greatest Number of Cycles Before Output

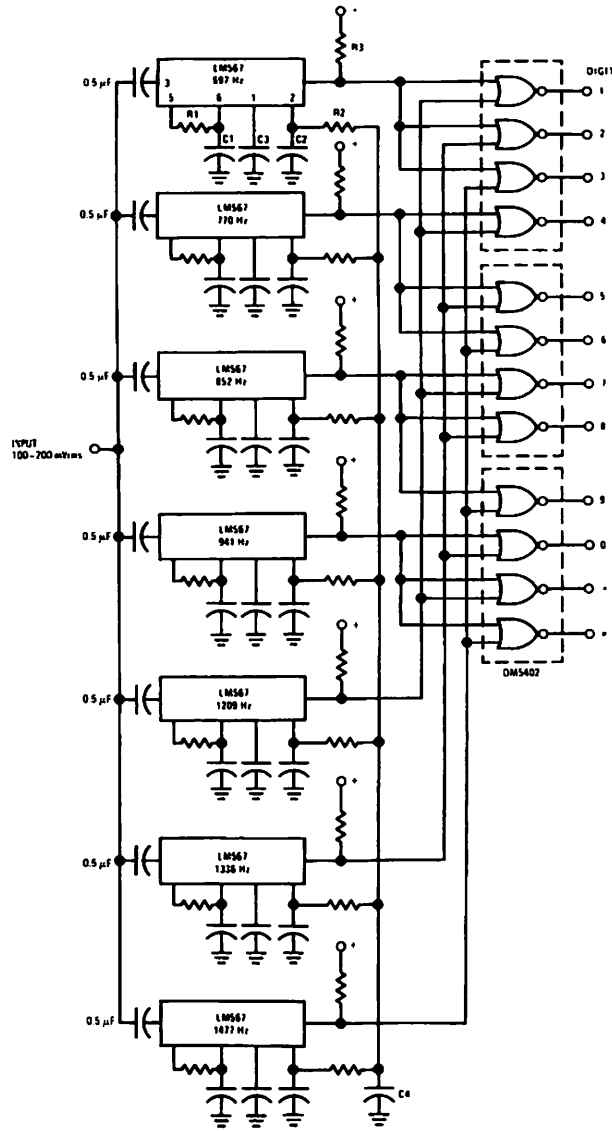


Typical Output Voltage vs Temperature



Typical Applications

Touch-Tone Decoder

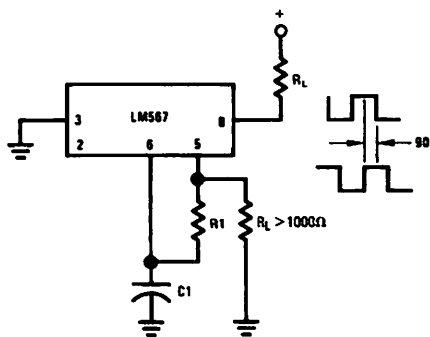


- Component values (typ)
- R1 6.8 to 15k
 - R2 4.7k
 - R3 20k
 - C1 0.10 mfd
 - C2 1.0 mfd 6V
 - C3 2.2 mfd 6V
 - C4 250 mfd 6V

DS0006975-5

Typical Applications (Continued)

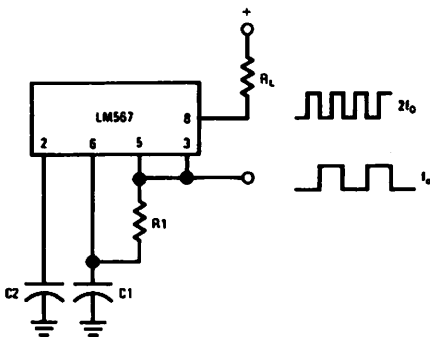
Oscillator with Quadrature Output



DS000975-6

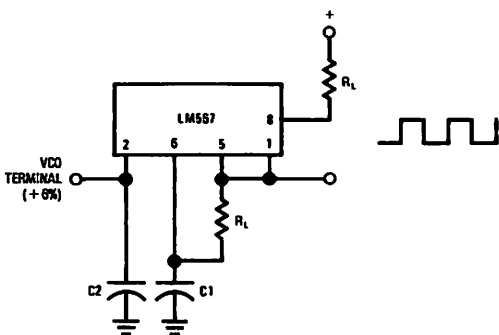
Connect Pin 3 to 2.8V to Invert Output

Oscillator with Double Frequency Output



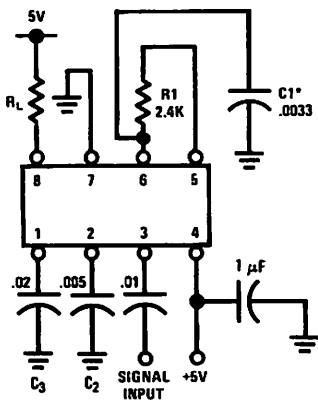
DS000975-7

Precision Oscillator Drive 100 mA Loads



DS000975-8

AC Test Circuit



DS000975-9

$f_i = 100 \text{ kHz} + 5V$
*Note: Adjust for $f_o = 100 \text{ kHz}$.

Applications Information

The center frequency of the tone decoder is equal to the free running frequency of the VCO. This is given by

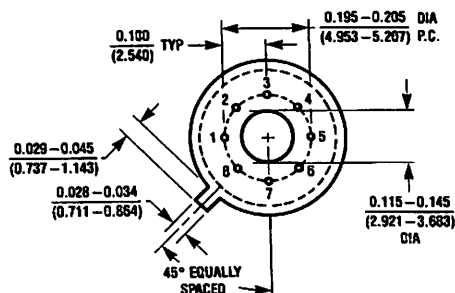
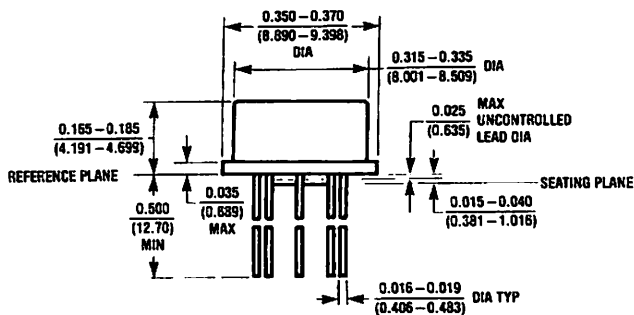
$$f_o \cong \frac{1}{1.1 R_1 C_1}$$

The bandwidth of the filter may be found from the approximation

$$BW = 1070 \sqrt{\frac{V_i}{f_o C_2}} \text{ in \% of } f_o$$

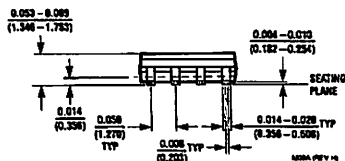
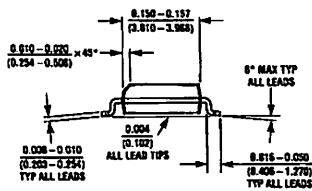
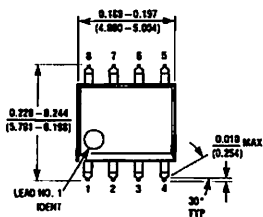
Where:

V_i = Input voltage (volts rms), $V_i \leq 200 \text{ mV}$
 C_2 = Capacitance at Pin 2 (μF)

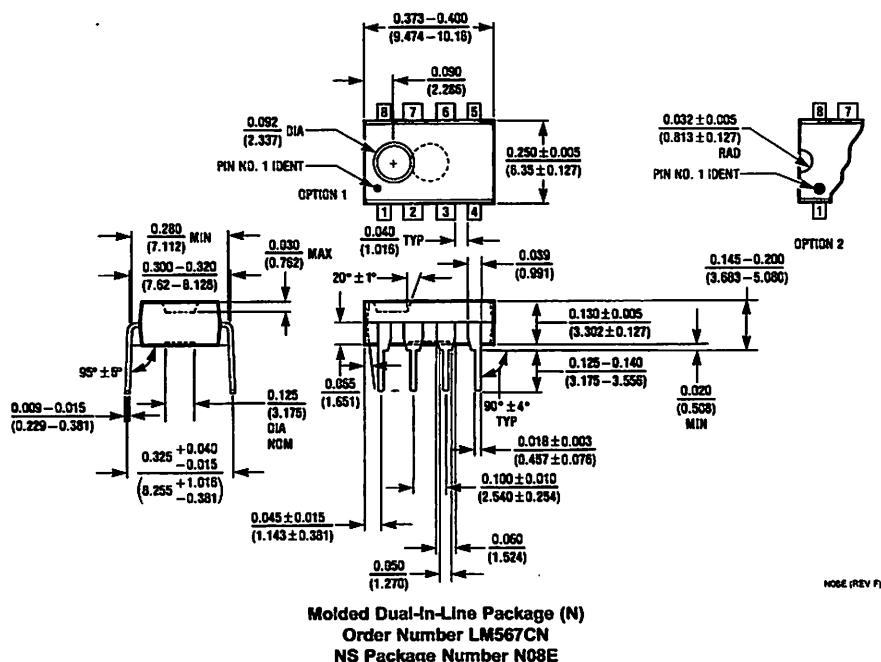
Physical Dimensions inches (millimeters) unless otherwise noted

H08C (REV E)

Metal Can Package (H)
Order Number LM567H or LM567CH
NS Package Number H08C




**Small Outline Package (M)
Order Number LM567CM
NS Package Number M08A**

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 **National Semiconductor Corporation**
Americas
Tel: 1-800-272-8959
Fax: 1-800-737-7018
Email: support@nsc.com
www.national.com

National Semiconductor
Europe
Fax: +49 (0) 1 80-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 1 80-530 85 85
English Tel: +49 (0) 1 80-532 78 32
Français Tel: +49 (0) 1 80-532 93 58
Italiano Tel: +49 (0) 1 80-534 16 80

National Semiconductor
Asia Pacific Customer
Response Group
Tel: 65-2544488
Fax: 65-2504488
Email: sea.support@nsc.com

**National Semiconductor
Japan Ltd.**
Tel: 81-3-5639-7560
Fax: 81-3-5639-7507

FEATURES

- Real-time clock (RTC) counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap-year compensation valid up to 2100
- 64-bit, battery-backed, nonvolatile (NV) SRAM for data storage
- Two-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500nA in battery backup mode with oscillator running
- Optional industrial temperature range: -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Underwriters Laboratory (UL) recognized

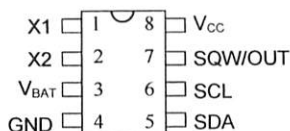
ORDERING INFORMATION

DS1307	8-Pin DIP (300-mil)
DS1307Z	8-Pin SOIC (150-mil)
DS1307N	8-Pin DIP (Industrial)
DS1307ZN	8-Pin SOIC (Industrial)

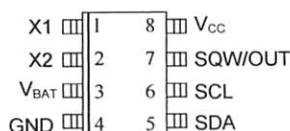
DESCRIPTION

The DS1307 Serial Real-Time Clock is a low-power, full binary-coded decimal (BCD) clock/calendar with 56 bytes of NV SRAM. Address and data are transferred serially via a 2-wire, bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit that detects power failures and automatically switches to the battery supply.

PIN ASSIGNMENT



DS1307 8-Pin DIP (300-mil)

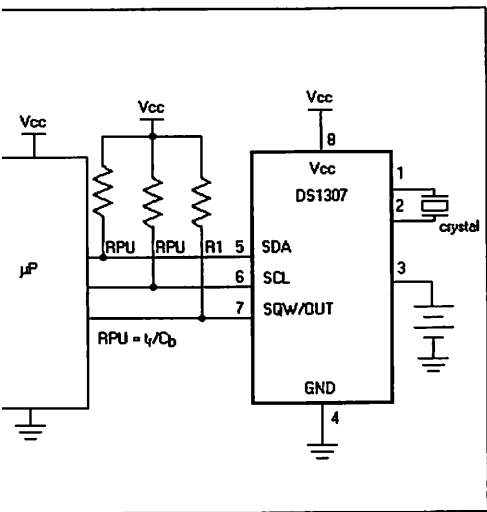


DS1307 8-Pin SOIC (150-mil)

PIN DESCRIPTION

V _{CC}	- Primary Power Supply
X1, X2	- 32.768kHz Crystal Connection
V _{BAT}	- +3V Battery Input
GND	- Ground
SDA	- Serial Data
SCL	- Serial Clock
SQW/OUT	- Square Wave/Output Driver

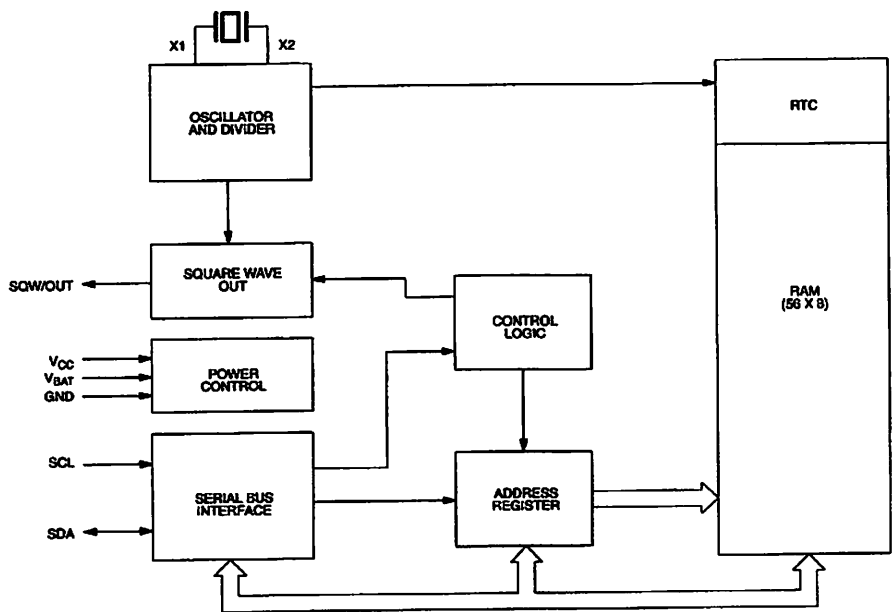
PHYSICAL OPERATING CIRCUIT



OPERATION

DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers are accessed sequentially until a STOP condition is executed. When V_{CC} falls below $1.25 \times V_{BAT}$ the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an output of a bus system. When V_{CC} falls below V_{BAT} the device switches into a low-current battery backup mode. Upon power-up, the device switches from battery to V_{CC} when V_{CC} is greater than $V_{BAT} + 0.2V$. The device recognizes inputs when V_{CC} is greater than $1.25 \times V_{BAT}$. The block diagram in Figure 1 shows the internal elements of the serial RTC.

DS1307 BLOCK DIAGRAM Figure 1



COMMENDED LAYOUT FOR CRYSTAL



CLOCK ACCURACY

Accuracy of the clock is dependent upon the accuracy of the crystal and the accuracy of the match between the capacitive load of the oscillator circuit and the capacitive load for which the crystal was tuned. Additional error will be added by crystal frequency drift caused by temperature shifts. External noise coupled into the oscillator circuit may result in the clock running fast. See Application Note "Crystal Considerations with Dallas Real-Time Clocks" for detailed information.

For more information, please review Application Note 95, "Interfacing the DS1307 with a 8051-Compatible Microcontroller" for additional information.

ADDRESS AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The RTC registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

DS1307 ADDRESS MAP Figure 2

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

CLOCK AND CALENDAR

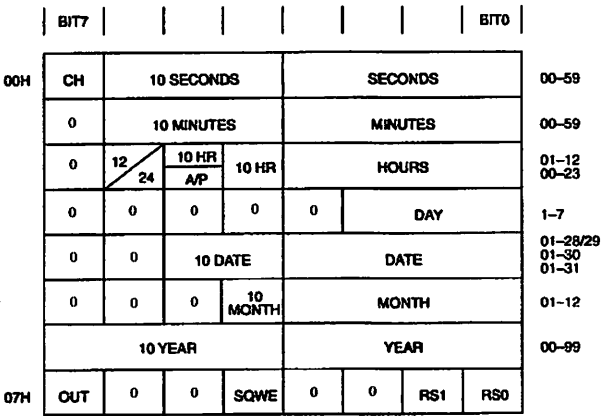
Time and calendar information is obtained by reading the appropriate register bytes. The RTC registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the BCD format. Bit 7 of register 0 is the clock halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

Please note that the initial power-on state of all registers is not defined. Therefore, it is important to enable the oscillator (CH bit = 0) during initial configuration.

The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-24 hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-initialize the registers in case of an update of the main registers during a read.

307 TIMEKEEPER REGISTERS Figure 3



NTROL REGISTER

DS1307 control register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	0	0	SQWE	0	0	RS1	RS0

OUT (Output control): This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE = 0, the logic level on the SQW/OUT pin is 1 if OUT = 1 and is 0 if OUT = 0.

SQWE (Square Wave Enable): This bit, when set to a logic 1, will enable the oscillator output. The frequency of the square wave output depends upon the value of the RS0 and RS1 bits. With the square wave output set to 1Hz, the clock registers update on the falling edge of the square wave.

Rate Select): These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

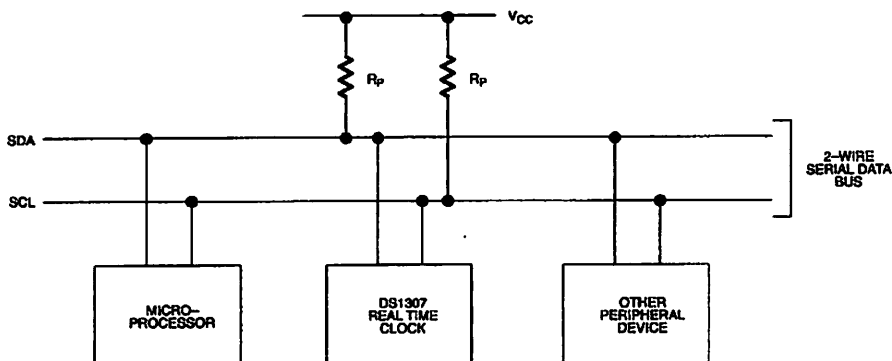
SQWAVE OUTPUT FREQUENCY Table 1

RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1Hz
0	1	4.096kHz
1	0	8.192kHz
1	1	32.768kHz

2-WIRE SERIAL DATA BUS

DS1307 supports a bi-directional, 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device that generates the serial clock (SCL), controls the data access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is shown in Figure 4.

TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

Data transfer may be initiated only when the bus is not busy.

During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

Bus not busy: Both data and clock lines remain HIGH.

START condition: A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

STOP condition: A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

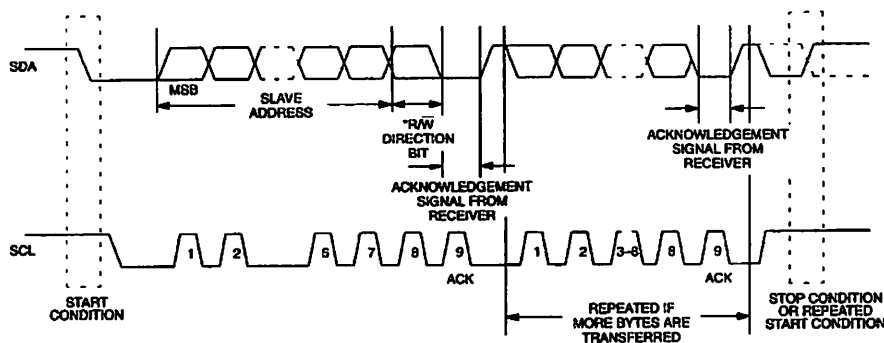
Valid data: The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a 1-bit. Within the 2-wire bus specifications a regular mode (100kHz clock rate) and a fast mode (400kHz clock rate) are defined. The DS1307 operates in the regular mode (100kHz) only.

Acknowledge: Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with the acknowledge bit.

Any device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave without generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

DATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the $\overline{R/\overline{W}}$ bit, two types of data transfer are possible:

Data transfer from a master transmitter to a slave receiver. The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.

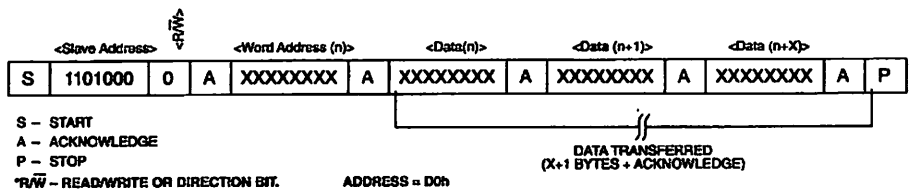
Data transfer from a slave transmitter to a master receiver. The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a “not acknowledge” is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

DS1307 may operate in the following two modes:

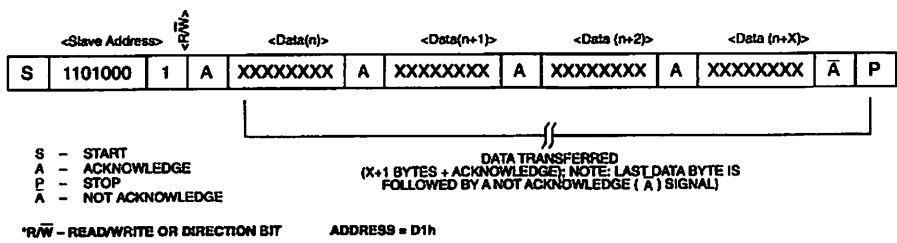
Slave receiver mode (DS1307 write mode): Serial data and clock are received through SDA and CL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and *direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the *direction bit ($\overline{R/\overline{W}}$) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307. This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

DATA WRITE – SLAVE RECEIVER MODE Figure 6



Slave transmitter mode (DS1307 read mode): The first byte is received and handled as in the slave receiver mode. However, in this mode, the *direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the direction bit ($\overline{R/\overline{W}}$) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a “not acknowledge” to end a read.

DATA READ – SLAVE TRANSMITTER MODE Figure 7



ABSOLUTE MAXIMUM RATINGS*

Storage on Any Pin Relative to Ground	-0.5V to +7.0V
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds DIP
	See JPC/JEDEC Standard J-STD-020A for Surface Mount Devices

This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

Range	Temperature	V _{CC}
Commercial	0°C to +70°C	4.5V to 5.5V V _{CC1}
Industrial	-40°C to +85°C	4.5V to 5.5V V _{CC1}

RECOMMENDED DC OPERATING CONDITIONS

(Over the operating range*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V _{CC}	4.5	5.0	5.5	V	
Logic 1	V _{IH}	2.2		V _{CC} + 0.3	V	
Logic 0	V _{IL}	-0.5		+0.8	V	
Low Battery Voltage	V _{BAT}	2.0		3.5	V	

Unless otherwise specified.

ELECTRICAL CHARACTERISTICS

(Over the operating range*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage (SCL)	I _{LI}			1	μA	
Input Leakage (SDA & W/O) (W/OUT)	I _{LO}			1	μA	
Logic 0 Output (I _{OL} = 5mA)	V _{OL}			0.4	V	
Active Supply Current	I _{CCA}			1.5	mA	7
Standby Current	I _{CCS}			200	μA	1
Supply Current (OSC ON); W/OUT OFF	I _{BAT1}		300	500	nA	2
Supply Current (OSC ON); W/OUT ON (32kHz)	I _{BAT2}		480	800	nA	
Over-Fail Voltage	V _{PF}	1.216 x V _{BAT}	1.25 x V _{BAT}	1.284 x V _{BAT}	V	8

Unless otherwise specified.

ELECTRICAL CHARACTERISTICS

(Over the operating range*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Clock Frequency	f _{SCL}	0		100	kHz	
Free Time Between a STOP and RT Condition	t _{BUF}	4.7			μs	
Hold Time (Repeated) START Condition	t _{HD:STA}	4.0			μs	3
Low Period of SCL Clock	t _{LOW}	4.7			μs	
High Period of SCL Clock	t _{HIGH}	4.0			μs	
Setup Time for a Repeated START Condition	t _{SU:STA}	4.7			μs	
Hold Time	t _{HD:DAT}	0			μs	4,5
Set-up Time	t _{SU:DAT}	250			ns	
Time of Both SDA and SCL Signals	t _R			1000	ns	
Time of Both SDA and SCL Signals	t _F			300	ns	
Setup Time for STOP Condition	t _{SU:STO}	4.7			μs	
Capacitive Load for each Bus Line	C _B			400	pF	6
Capacitance (T _A = 25°C)	C _{I/O}		10		pF	
Total Specified Load Capacitance (T _A = 25°C)			12.5		pF	

Unless otherwise specified.

TESTING:

I_{CCS} specified with V_{CC} = 5.0V and SDA, SCL = 5.0V.

V_{CC} = 0V, V_{BAT} = 3V.

After this period, the first clock pulse is generated.

A device must internally provide a hold time of at least 300ns for the SDA signal (referred to the V_{IHMIN} of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.

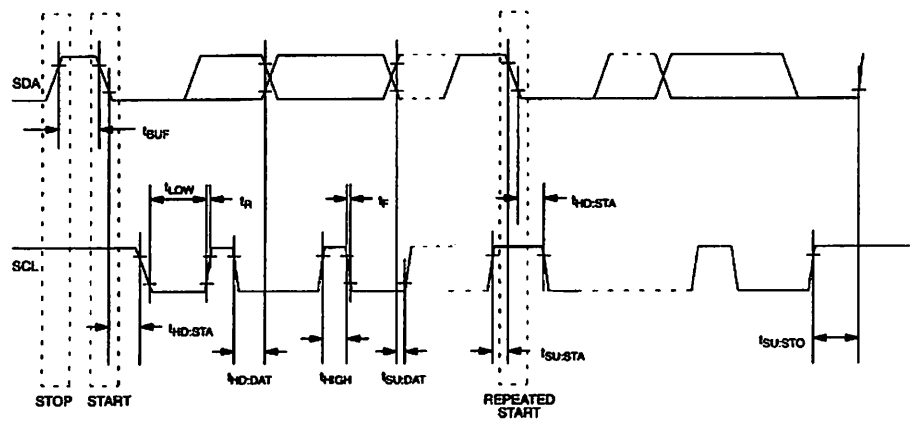
The maximum t_{HD:DAT} has only to be met if the device does not stretch the LOW period (t_{LOW}) of the SCL signal.

C_B – Total capacitance of one bus line in pF.

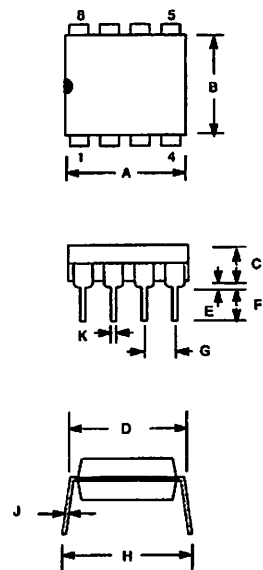
I_{CCA} – SCL clocking at max frequency = 100kHz.

V_{PF} measured at V_{BAT} = 3.0V.

Timing Diagram Figure 8

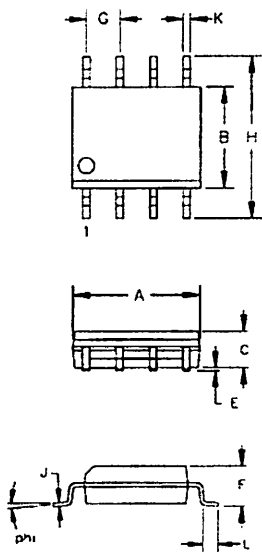


DS1307 64 X 8 SERIAL REAL-TIME CLOCK
IN DIP MECHANICAL DIMENSIONS



PKG	8-PIN	
	DIM	
A	IN.	0.360
	MM	9.14
B	IN.	0.240
	MM	6.10
C	IN.	0.120
	MM	3.05
D	IN.	0.300
	MM	7.62
E	IN.	0.015
	MM	0.38
F	IN.	0.120
	MM	3.04
G	IN.	0.090
	MM	2.29
H	IN.	0.320
	MM	8.13
J	IN.	0.008
	MM	0.20
K	IN.	0.015
	MM	0.38

1307Z 64 X 8 SERIAL REAL-TIME CLOCK
IN SOIC (150-MIL) MECHANICAL DIMENSIONS



PKG	8-PIN (150 MIL)	
DIM	MIN	MAX
A IN.	0.188	0.196
MM	4.78	4.98
B IN.	0.150	0.158
MM	3.81	4.01
C IN.	0.048	0.062
MM	1.22	1.57
E IN.	0.004	0.010
MM	0.10	0.25
F IN.	0.053	0.069
MM	1.35	1.75
G IN.	0.050 BSC	
MM	1.27 BSC	
H IN.	0.230	0.244
MM	5.84	6.20
J IN.	0.007	0.011
MM	0.18	0.28
K IN.	0.012	0.020
MM	0.30	0.51
L IN.	0.016	0.050
MM	0.41	1.27
phi	0°	8°

56-G2008-001

SOFTWARE

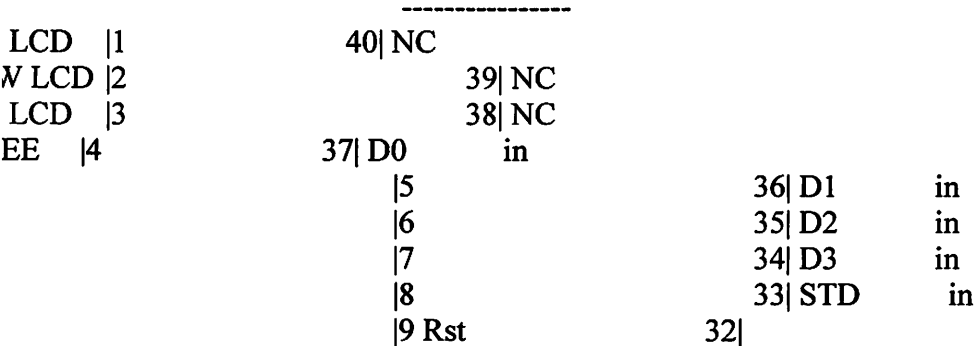
ernal EEPROM size 512 bytes

pping per pesan

sial (1)
n (1)
nit (1)
ggal (1)
an (1)
un (1)
pesan (30)
al (36)

PROM size = 512
gth/message = 36
asitas = 512/36
= 14 record (sisas 8 byte)

c d e f yyyyyyyyyyyyyyyyyyyyyyyyyyyyyyy
2 3 4 5 6
-- 35 1
-- 71 2
-- 107 3
} -- 143 4
4 -- 179 5
0 -- 215 6
5 -- 251 7
2 -- 287 8
3 -- 323 9
4 -- 359 10
0 -- 395 11
5 -- 431 12
2 -- 467 13
3 -- 503 14



				riyadus
	10		31	
	11		30	
L1	12	29		
L2	13		28 NC	
	14	27 Buzer		
	15	26 Lampu Kedip	out	
ag	16	25 SDA	o/i	
ut	17	24 SCL	out	
ut	18		23 Hook	in
ut	19		22 Ringing	in
ut	20		21 Relay	out

```

lude <mega8535.h>
lude <delay.h>
lue "MyEEP.C"
1
__lcd_port=0x18 ;PORTB
asm
lude <lcd.h>
lude <iic.c>
lude <iface.c>

```

```

ine TOIE1      2
ine diangkat   1
ine diletakkan 0
ine true       1
ine false      0
ine ring_on    1
ine ring_off   0

```

```

ine message_length 30
ine frame_length   36
ine max_rec         14

```

```

igned char tombol,jam,menit,detik,tim,
tanggal,bulan,tahun,header,
jam_memo,menit_memo,tanggal_memo,
bulan_memo,tahun_memo,jumkar,
run_mode,t_proses,menit_warning,
nilai_warning,isimemo[30],b_tamp[16];
igned int  ttek,ttekan,tkedip,index,i_temp;

sudahtek,exitread,waktu_gate,exitisijam,

```

riyadus

timer_gate,pernahtekan,exitset,exitmenu;

```
char MatrixKey[10][6] =
{
    {' ',' ',' ',' ',' ','0'}, //0
    {' ',' ',' ',' ',' ','1'}, //1
    {' ','a','b','c','2',' '}, //2
    {' ','d','e','f','3',' '}, //3
    {' ','g','h','i','4',' '}, //4
    {' ','j','k','l','5',' '}, //5
    {' ','m','n','o','6',' '}, //6
    {' ','p','q','r','s','7'}, //7
    {' ','t','u','v','8',' '}, //8
    {' ','w','x','y','z','9'} //9
};
```

```
char *textbulan[13] =

    "Err","Jan","Feb","Mar","Apr","Mei","Jun",
    "Jul","Ags","Sep","Okt","Nov","Des"
```

```
prototype fungsi*/
timer1_init(void);
port_init(void);
readchar();
readnum();
scankey();
baca_waktu(void);
```

```
inkey(int dele);
tampil_waktu();
tampilan_waktu();
menu_utama();
tulisan_menu();
back2mode0();
```

```
mode0();
mode1();
mode2();
mode3();
mode4();
```

```
igned char cari_yg_kosong();
isijammemo();
clear_b_tamp();
```

```
cekmemo();
```

```
rogram interrupt timer 1*/
```

```
rupt [TIM1_OVF] void timer1_ovf_isr(void)
```

```
WT1H = 0xF0; //setup
```

```
WT1L = 0x60;
```

```
++;
```

```
un++;
```

```
+t_proses>=150)
```

```
roses=0;
```

```
er_gate    =true;
```

```
ktu_gate    =true;
```

```
+tkedip>=500)
```

```
dip        =0;
```

```
mpu_kedip  =!lampu_kedip;
```

```
=====*/
```

```
PROGRAM UTAMA*/
```

```
=====*/
```

```
main(void)
```

```
t_init();
```

```
_init(16);
```

```
_init();
```

```
er1_init();
```

```
te_rtc(rtc_detik,50);
```

```
k=50;
```

```
k2mode0();
```

```
i_warning=3;
```

```
er_off();
```

```
m("sei");
```

```
le (1)
```

```
ca_waktu();
```

```
witch(run_mode)
```

```
ase 0: mode0();
```

```
break;
```

```
ase 1: mode1();
```

```
break;
```

```
ase 2: mode2();
```

```
break;
```

```

ase 3: mode3();
    break;
ase 4: mode4();
    break;
efault: run_mode=0;
    break;

===== AKHIR PROGRAM UTAMA =====*/

*/

timer1_init(void)

CR1B = 0x00;    //stop
NT1H = 0xF0;    //setup
NT1L = 0x60;
CR1A = 0x00;
CR1B = 0x01;    //start Timer
ISK |= (1<<TOIE1); //set 8-bit Timer/Counter1 Overflow Interrupt Enable

port_init(void)

RC.0 = 0;//in ringing
RC.1 = 0;//in hook
RC.4 = 1;//out kedip
RD.2 = 0;//in error letak gagang
RD.7 = 1;//out relay
RA  = 0x00;//all in
RTA = 0xFF;//pullup all

readchar()

r jmldigit;

tread=false;
digit=0;
while (!exitread)

(hook==diletakkan) return 15;
switch(scankey())

case 1: if (!sudahtek)
{
    sudahtek=true;

```

riyadus

```
if ( (tombol==11) || (tombol==12) )
{
    return tombol;
}
else if ((tombol==7) || (tombol==9))
{
    if (++jmldigit>=6) jmldigit=1;
}
else
{
    if (++jmldigit>=5) jmldigit=1;
}
}
ttek=0;
break;
se 0: if ((ttek>=800) &&(jmldigit!=0))
exitread=true;
break;
```

```
return MatrixKey[tombol][jmldigit];
```

```
readnum()
```

```
return tmptombol;
read=false;
while (!exitread)
```

```
(hook==diletakkan) return 15;
((scankey()==1) && (!sudahtek))
```

```
sudahtek=true;
if (tombol==10) tombol=0;
tmptombol=tombol;
exitread=true;
```

```
return tmptombol;
```

```
scankey()
```

```
tmp;
```

```
tmp=0;
```

```

if (dtmf_std)
{
    tmp=1;
    tombol=baca_dtmf();
    if (tombol==10) tombol=0;
}
else
    sudahtek=false;

return tmp;

```

```

void baca_waktu(void)
{
    (timer_gate)

    timer_gate=false;
    jam    = read_rtc(rtc_jam);
    menit  = read_rtc(rtc_menit);
    detik  = read_rtc(rtc_detik);
    tanggal = read_rtc(rtc_tanggal);
    bulan  = read_rtc(rtc_bulan);
    tahun  = read_rtc(rtc_tahun);
}

```

```

int inkey(int dele)
{
    (dtmf_std)

    if (!pernahtekan)
    {
        pernahtekan=true;
        ttekan=0;
        return baca_dtmf();
    }
    else
    {
        if (ttekan>=dele)
        {
            ttekan=0;
            return baca_dtmf();
        }
    }
}

```



```

ernahtekan=false;
ekan=0;

urn 15;

set_waktu()

ur tmptom;
tset=false;
_clear();
_gotoxy(0,0);
a_waktu();
ampil_waktu();
_gotoxy(0,1);
    00:00:00 00xxx00
_putsf("1 2   3 4 5");
ile(dtmf_std);
ile(!exitset)

nptom=inkey(300);
(tmptom != 15)

switch(tmptom)
{
case 1 : if (++jam>=24) jam=0;
        break;
case 2 : if (++menit>=60) menit=0;
        break;
case 3 : if (++tanggal>=32) tanggal=1;
        break;
case 4 : if (++bulan>=13) bulan=1;
        break;
case 5 : if (++tahun>=100) tahun=0;
        break;
case 11 : exitset=true;
        break;
case 12 : write_rtc(rtc_jam,jam);
        write_rtc(rtc_menit,menit);
        write_rtc(rtc_tanggal,tanggal);
        write_rtc(rtc_bulan,bulan);
        write_rtc(rtc_tahun,tahun);
        exitset=true;
        break;
}
lcd_gotoxy(0,0);
tampil_waktu();

```

```
f (hook==diletakkan) exitset=true;
```

```
d set_alarm()
```

```
var tmptom;
```

```
exitset=false;
```

```
d_clear();
```

```
d_gotoxy(0,0);lcd_putsf("Alarm: Menit");
```

```
d_gotoxy(0,1);lcd_putsf("1UP 2DN *EXIT");
```

```
d_gotoxy(7,0);
```

```
d_putchar(nilai_warning/10%10|0x30);
```

```
d_putchar(nilai_warning%10|0x30);
```

```
while(dtmf_std);
```

```
while(!exitset)
```

```
tmptom=inkey(300);
```

```
f (tmptom != 15)
```

```
switch(tmptom)
```

```
{
```

```
case 1 : if (++nilai_warning>=99) nilai_warning=0;
break;
```

```
case 2 : if (--nilai_warning==255) nilai_warning=99;
break;
```

```
case 11 : exitset=true;
break;
```

```
}
```

```
lcd_gotoxy(7,0);
```

```
lcd_putchar(nilai_warning/10%10|0x30);
```

```
lcd_putchar(nilai_warning%10|0x30);
```

```
f (hook==diletakkan) exitset=true;
```

```
d load_memo(unsigned int nrec)
```

```
temp = nrec*frame_length;
```

```
ader = ext_eeprom_read_char(0,i_temp);
```

```
m_memo = ext_eeprom_read_char(0,i_temp+1);
```

```
enit_memo = ext_eeprom_read_char(0,i_temp+2);
```

```
nggal_memo = ext_eeprom_read_char(0,i_temp+3);
```

```
ulan_memo = ext_eeprom_read_char(0,i_temp+4);
```

```
hun_memo = ext_eeprom_read_char(0,i_temp+5);
```

```
r (index=0;index<message_length;index++)
```

riyadus

```
isimemo[index] = ext_eeprom_read_char(0,i_temp+6+index);
```

```
id tomtam()
```

```
lcd_clear();
```

```
lcd_gotoxy(0,1);lcd_putsf("Rec: ");
```

```
id lihatmemo(char mulainya)
```

```
signed char tmptom;
```

```
signed int i,norec;
```

```
exitset=false;
```

```
norec=mulainya;
```

```
tomtam();
```

```
load_memo(norec);
```

```
clear_b_tamp();
```

```
lcd_gotoxy(0,1);lcd_putsf("Rec: 00");
```

```
while(dtmf_std);
```

```
while(!exitset)
```

```
if (hook==diletakkan) exitset=true;
```

```
tmptom=inkey(100);
```

```
if (tmptom!=15)
```

```
if (tmptom==11) exitset=true;
```

```
else if (tmptom==4)//left
```

```
{
```

```
if (jumkar>0)
```

```
{
```

```
jumkar--;
```

```
lcd_gotoxy(13,1);
```

```
for (i=15;i>0;i--) b_tamp[i]=b_tamp[i-1];
```

```
if ( jumkar <16 ) b_tamp[0]='';
```

```
else b_tamp[0]=isimemo[jumkar-16];
```

```
lcd_gotoxy(0,0);
```

```
for (i=0;i<16;i++) lcd_putchar(b_tamp[i]);
```

```
}
```

```
else load_memo(norec);
```

```
}
```

```
else if (tmptom==6)//right
```

```
{
```

```
if(jumkar<message_length)
```

```
{
```

```
lcd_gotoxy(13,1);
```

```

                                riyaadus
                                for (i=0;i<16;i++) b_tamp[i]=b_tamp[i+1];
                                b_tamp[15]=isimemo[jumkar];
                                lcd_gotoxy(0,0);
                                for (i=0;i<16;i++) lcd_putchar(b_tamp[i]);
                                jumkar++;
                                }
                                }
else if (tmptom==2)//up
{
    if (++norec>=max_rec) nosec=0;
    load_memo(norec);
    clear_b_tamp();
    jumkar=0;
    delay_ms(300);
}
else if (tmptom==5)//down
{
    if (--norec==65535) nosec=max_rec-1;
    load_memo(norec);
    clear_b_tamp();
    jumkar=0;
    delay_ms(300);
}
else if (tmptom==8)//del
{
    ext_eeprom_write_char(0,i_temp,0);
    lcd_clear();
    lcd_putsf("Hapus data");
    i_temp      = nosec*frame_length;
    ext_eeprom_write_char(0,i_temp,0);
    ext_eeprom_write_char(0,i_temp+1,0);
    ext_eeprom_write_char(0,i_temp+2,0);
    ext_eeprom_write_char(0,i_temp+3,0);
    ext_eeprom_write_char(0,i_temp+4,0);
    ext_eeprom_write_char(0,i_temp+5,0);
    for (i=0;i<message_length;i++) ext_eeprom_write_char(0,i_temp+6+i,' ');
    lcd_putsf(" Oke");
    while(scankey()){;}
    clear_b_tamp();
    tomtam();
    nosec=0;
    load_memo(norec);
    jumkar=0;
}
else if (tmptom==0)//
{
    lcd_clear();
    load_memo(norec);

```

```

jam    =jam_memo;
menit  =menit_memo;
detik  =0;
tanggal=tanggal_memo;
bulan  =bulan_memo;
tahun  =tahun_memo;
tampil_waktu();
while(scankey()){;}
lcd_clear();
clear_b_tamp();
jumkar=0;
}
lcd_gotoxy(0,1);lcd_putsf("Rec: ");
lcd_putchar(norec/10%10|0x30);
lcd_putchar(norec%10|0x30);
lcd_gotoxy(14,1);
lcd_putchar((jumkar)/10%10|0x30);
lcd_putchar((jumkar)%10|0x30);

```

l memobaru()

```

igned char tmptom,jio,jumkar;
iREC,i;

tset=false;
_clear();
_gotoxy(0,1);lcd_putsf("*DEL #ENTER  ");
ar_b_tamp();
(i=0;i<message_length;i++) isimemo[i]=' ';
nkar=0;
);
ile(dtmf_std);
ile(!exitset)

ptom=readchar();
(tmptom==15) exitset=true;
se if (tmptom==11)

```

```

if (jumkar>0)
{
    jumkar--;
    jio=jumkar+1;
    lcd_gotoxy(14,1);
    lcd_putchar(jio/10%10|0x30);

```

```

    lcd_putchar(jio%10|0x30);
    isimemo[jumkar]=0;
    for (i=15;i>0;i--) b_tamp[i]=b_tamp[i-1];
    if (isimemo[jumkar-16]<'0') b_tamp[0]=' ';
    else b_tamp[0]=isimemo[jumkar-16];
        lcd_gotoxy(0,0);
    for (i=0;i<16;i++) lcd_putchar(b_tamp[i]);
}
else if (jumkar==0)
{
    lcd_gotoxy(14,1);
    lcd_putchar('0');
    lcd_putchar('0');
}

else if (tmptom==12)
{
    isijammemo();
    nREC=cari_yg_kosong();
    if (nREC!=255)
    {
        index=nREC*36;
        lcd_clear();
        lcd_putchar(nREC/10%10|0x30);
        lcd_putchar(nREC%10|0x30);
        lcd_clear();lcd_putsf("Menyimpan");
        delay_ms(500);
        ext_eeprom_write_char(0,index+0,1);
        ext_eeprom_write_char(0,index+1,jam);
        ext_eeprom_write_char(0,index+2,menit);
        ext_eeprom_write_char(0,index+3,tanggal);
        ext_eeprom_write_char(0,index+4,bulan);
        ext_eeprom_write_char(0,index+5,tahun);
        for (i=0;i<message_length;i++) ext_eeprom_write_char(0,index+i+6,isimemo[i]);
        lcd_clear();
        lcd_gotoxy(0,0);lcd_putsf("Memo Tersimpan");
        lcd_gotoxy(0,1);lcd_putsf("Rec. No: ");
        lcd_putchar(nREC/10%10|0x30);
        lcd_putchar(nREC%10|0x30);
        delay_ms(2000);
        exitset=true;
    }
}
else
{
    lcd_clear();
    lcd_gotoxy(0,0);
    lcd_putsf("Disk Full");
    delay_ms(2000);
}

```

```

exitset=true;
}
}
else
{
    if(jumkar<30)
    {
        jio=jumkar+1;
        lcd_gotoxy(14,1);
        lcd_putchar(jio/10%10|0x30);
        lcd_putchar(jio%10|0x30);
        for (i=0;i<16;i++) b_tamp[i]=b_tamp[i+1];
        isimemo[jumkar]=tmptom;
        b_tamp[15]=tmptom;
        lcd_gotoxy(0,0);
        for (i=0;i<16;i++) lcd_putchar(b_tamp[i]);
        jumkar++;
    }
}

```

d tampil_waktu()

```

    lcd_putchar(jam/10%10|0x30);
    lcd_putchar(jam%10|0x30);
    lcd_putchar(':');
    lcd_putchar(menit/10%10|0x30);
    lcd_putchar(menit%10|0x30);
    lcd_putchar(':');
    lcd_putchar(detik/10%10|0x30);
    lcd_putchar(detik%10|0x30);
    lcd_putchar(' ');
    lcd_putchar(tanggal/10%10|0x30);
    lcd_putchar(tanggal%10|0x30);
    printf(textbulan[bulan]);
    lcd_putchar(tahun/10%10|0x30);
    lcd_putchar(tahun%10|0x30);

```

1 tulisan_menu()

```

    lcd_gotoxy(0,0);
    lcd_putsf("1Jm 2LM 3MB 4Al ");
    lcd_gotoxy(0,1);
    lcd_putsf("      *Exit");

```

```

d menu_utama()

char tmp_tombol;
lcd_clear();
tulisan_menu();
exitmenu=false;
while(!exitmenu)

tmp_tombol=readnum(); // baca keypad
switch ( tmp_tombol ) // lakukan perbandingan
{
case 1 : set_waktu();
        break;
case 2 : lihatmemo(0);
        break;
case 3 : memobaru();
        break;
case 4 : set_alarm();
        break;
case 11 : exitmenu=true;
        detik=12;
        break;
case 15 : exitmenu=true;
        detik=12;
        break;
}
lcd_clear();
tulisan_menu();

l back2mode0()

d_gotoxy(0,0);lcd_putsf("Standby.....");
n_mode=0;

l mode0() //mode standby

mbung_ke_sentral();
mpilan_waktu();
kmemo();
(hook==diangkat)
//jika hook diangkat lakukan yg di dalam kurung
d_gotoxy(0,0);lcd_putsf("Menu tekan # ");
un_mode=1;

```



```

delay_ms(500);

mode1() //mode tunggu permintaan pemakai = dial / menu
unsigned char tmp_tombol;

mpikan_waktu();
(hook==diletakkan) back2mode0();
mp_tombol=inkey(500); //jk hook masih diangkat, scan keypad
(tmp_tombol==12)

sambung_ke_internal_power();
delay_ms(1000);
menu_utama(); //jk yg ditekan # masuk ke menu
back2mode0(); // kembali ke mode 0 stanby

se if (tmp_tombol<=10)
/jk yg ditekan angka 0 - 9 berarti pemakai mau dial
run_mode=2;
cd_gotoxy(0,0);lcd_putsf("Dialing      ");

se if (tmp_tombol==11)
//jk yang ditekan tombol bintang
sambung_ke_internal_power(); //putuskan sambungan sentral
delay_ms(1000); // jeda 1 Detik
back2mode0(); // kembali ke mode 0 stanby

(!DSL) run_mode=3; // jk terdeteksi sinyal bloking pindah ke mode 3

mode2() //mode dial / mau nelpon / sedang telepon
igned char timo;
mpikan_waktu();

(!DSL) run_mode=3; // jk terdeteksi sinyal bloking pindah ke mode 3
(hook==diletakkan) back2mode0();
(dtmf_std) menit_warning=menit;
(detik==0)

cek nilai kelipatan alarm peringatan
mo=(menit-menit_warning)%nilai_warning;
?((timo==0) && (detik==0))

buzer_on();
delay_ms(200);

```

riyadus

```
buzzer_off();  
delay_ms(300);  
buzzer_on();  
delay_ms(200);  
buzzer_off();  
delay_ms(300);  
}
```

```
mode3()
```

```
   ambung_ke_internal_power();  
    hook==diletakkan) back2mode0();  
    ring==ring_on) buzzer_on();  
    e buzzer_off();
```

```
mode4()
```

```
(scankey())
```

```
if (tombol==12)
```

```
    lihatmemo(tim);  
    back2mode0();
```

```
else if (tombol==11) back2mode0();
```

```
tampilan_waktu()
```

```
waktu_gate)
```

```
waktu_gate=false;  
    gotoxy(0,1);  
    tampil_waktu();
```

cari tempat di EEPROM yang belum ada isinya
function ini akan mengembalikan 255 jika tidak ada yang kosong
function ini akan mengembalikan no record jika ada yang kosong

```

signed char cari_yg_kosong()

signed int b,c;
signed char d,e,hasil;

lcd_clear();
c=d=0;
hasil=255;
while (c<14)

    b=c*36;
    e=ext_eeprom_read_char(0,b);
    if (e!=1)
    {
        hasil=c;
        c=15;
    }
    else
    {
        c++;
    }

return hasil;

void isijammemo()

char tmptom;
itisijam=false;
lcd_clear();
lcd_gotoxy(0,0);
jam=menit=detik=tanggal=bulan=tahun=0;
tampil_waktu();
lcd_gotoxy(0,1);
    00:00:00 00xxx00
lcd_putsf("1 2 3 4 5");
while(dtmf_std);
while(!exitisijam)

tmptom=inkey(300);
if (tmptom != 15)

switch(tmptom)
{
    case 1 : if (++jam>=24) jam=0;
              break;
    case 2 : if (++menit>=60) menit=0;
              break;

```

riyadus

```
case 3 : if (++tanggal>=32) tanggal=1;
        break;
case 4 : if (++bulan>=13) bulan=1;
        break;
case 5 : if (++tahun>=100) tahun=0;
        break;
case 11 : exitset=true;
        break;
case 12 : jam_memo=jam;
        menit_memo=menit;
        tanggal_memo=tanggal;
        bulan_memo=bulan;
        tahun_memo=tahun;
        exitisijam=true;
        break;
}
lcd_gotoxy(0,0);
tampil_waktu();

if (hook==diletakkan) exitisijam=true;

}

void clear_b_tamp()
{
    (index=0;index<16;index++) b_tamp[index]=' ';
}

void cekmemo()
{
    unsigned char j,k;
    unsigned int loop;
    (detik==0)

    loop=0;
    k=255;

    while (loop<max_rec)
    {
        i_temp=loop*frame_length;
        j=ext_eeprom_read_char(0,i_temp);
        if (j==1)
        {
            jam_memo = ext_eeprom_read_char(0,i_temp+1);
            menit_memo = ext_eeprom_read_char(0,i_temp+2);
            tanggal_memo = ext_eeprom_read_char(0,i_temp+3);
        }
    }
}
```

```

                                riyadus
bulan_memo    = ext_eeprom_read_char(0,i_temp+4);
tahun_memo    = ext_eeprom_read_char(0,i_temp+5);
if ( (jam_memo==jam) &&
    (menit_memo==menit) &&
    (tanggal_memo==tanggal) &&
    (bulan_memo==bulan) &&
    (tahun_memo==tahun)
)
{
    k=loop;
    loop=max_rec;
}
}
loop++;
} //exit loop while
if (k!=255)
{
    lcd_clear();
    lcd_putsf("Ada Agenda Memo");
    lcd_gotoxy(0,1);lcd_putsf("#>Lihat");
    run_mode=4;
    tim=k;
}

```

iic

```
__i2c_port=0x15 ;portc
__sda_bit=3
__scl_bit=2
asm
#include <i2c.h>
```

```
#define eeprom_addr 0xa0
#define rtc_addr 0xd0
```

```
#define rtc_detik 0
#define rtc_menit 1
#define rtc_jam 2
#define rtc_hari 3
#define rtc_tanggal 4
#define rtc_bulan 5
#define rtc_tahun 6
```

```
unsigned char bcd2dec(unsigned char input)
```

```
unsigned char tmp_data, tmp1;
```

```
tmp_data = input;
tmp1 = tmp_data % 16;
if (tmp_data > 15) tmp_data = tmp_data / 16;
tmp_data = 0;
tmp_data = (tmp_data * 10) + tmp1;
return tmp_data;
```

```
unsigned char dec2bcd(unsigned char input)
```

```
unsigned char tmp_data;
```

```
if (input > 9) tmp_data = ((input / 10) * 16) + (input % 10);
else
tmp_data = input;
return tmp_data;
```

```
unsigned char read_rtc(unsigned char alamat)
```

```
unsigned char tmp_data;
```

```
I2C_start();
I2C_write(rtc_addr);
```

iic

```
c_write(alamat);
c_stop();
c_start();
c_write(rtc_addr | 1);
tmp_data = i2c_read(0);
c_stop();
return bcd2dec(tmp_data);
```

```
==*/
write_rtc(unsigned char alamat, unsigned char datax)
```

```
    i2c_start();
c_write(rtc_addr);
c_write(alamat);
while(alamat < 7)
    i2c_write(dec2bcd(datax));
else
    i2c_write(datax);
c_stop();
```

```
==*/
unsigned char ext_eeprom_read_char(unsigned char chip_addr, unsigned int address)
```

```
unsigned char datax;
unsigned char addresshi;
unsigned char addresslo;
unsigned char chip;

addresshi = address >> 8;
addresslo = address;
chip = chip_addr << 1;
```

```
start();
write(eeprom_addr | chip );
write(addresshi);
write(addresslo);
stop();
start();
write(eeprom_addr | (chip | 1 ));
datax = i2c_read(0);
stop();
return datax;
```

```
=*/
ext_eeprom_write_char( unsigned char chip_addr,unsigned int address,
    unsigned char nilai)

    unsigned char addresshi;
    unsigned char addresslo;
    unsigned char chip;
    addresshi = address >> 8;
    addresslo = address;
    chip = chip_addr << 1;

    start();
    write(eeprom_addr | chip );
    write(addresshi);
    write(addresslo);
    write(nilai);
    stop();
    delay_ms(10);
```